



STM32C0電源バックアップレジスタのプレゼンテーションへようこそ

- STM32C0のPWRバックアップレジスタは、STANDBYがリセットされ、その後STANDBYから再開される間のアプリケーションの状態に関する重要な情報を保持することを目的としている
- 二次電源がないため(バッテリーオプション)、メインのVDD電圧が存在する限り、PWRバックアップレジスタが情報を保持

アプリケーション側の利点

- SHUTDOWNを除くすべての低電力モードおよび再開後も情報を保持
- STANDBYモードからウェイクアップした後にアプリケーションのコンテキストを復元するために使用可能



life.augmented

STM32C0のPWRバックアップレジスタは、低電力モード中のアプリケーションの状態に関するいくつかの重要な情報を保持し、SHUTDOWNを除く、そこから再開することを目的としています。

バッテリーなどの二次電源がないため、メインのVDD電圧が存在する限り、PWRバックアップレジスタは情報を保持します。

バックアップ・レジスタ 主な機能

- バックアップ・レジスタは、APBメモリ空間に格納される4つの16ビット・レジスタ BKPxR[15:0]で構成
- バックアップ・レジスタは、STANDBYモードを終了するとき、およびRCC_APBRRSTRレジスタのPWRRSTビットがセットされてもリセットされない
- 標準のAPBアクセスと比較して、3(書込み)、または2(読取り)の追加のAPBクロック・サイクルが必要



バックアップレジスタは、APBメモリ空間に格納される4つの16ビットレジスタで構成されます。

STANDBYの電源状態に切り替えるときに保持される状態情報を保存できます。

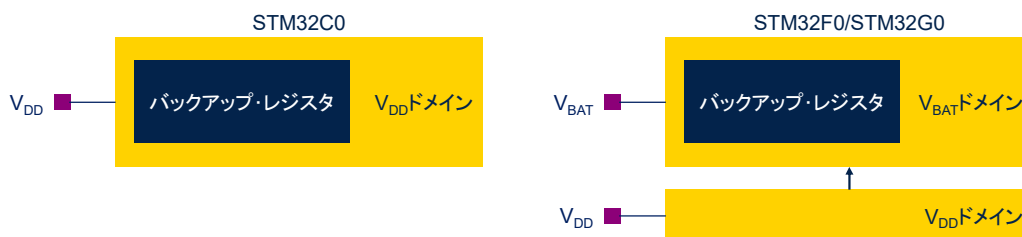
バックアップレジスタは、STANDBYモードを終了するとき、およびRCC_APBRRSTRレジスタのPWRRST制御ビットがセットされたときリセットされません。

このPWRRST制御ビットは、PWRドメインをリセットするために使用されます。

待機状態に関しては、バックアップレジスタへのアクセスには、標準のAPBアクセスと比較して、書き込み時に3つの追加のAPBクロックサイクル、読み込み時に2つの追加のAPBクロックサイクルが必要です。

C0 / F0 / G0での主な違い

- STM32F0xおよびSTM32G0xとの主な違いは、バックアップ・レジスタへの電源
- VBATドメインが実装されていないため、STM32C0xのバックアップ・レジスタはVDDドメインから電力を供給される



4

VBATドメインが実装されていないため、STM32C0xのバックアップレジスタはVDDドメインから電力を供給されます。STM32F0およびSTM32G0シリーズでは、VDD電源がオフになってもバックアップレジスタの内容が保持される場合があります。

関連ペリフェラル

- このペリフェラルにリンクされた次のトレーニング・モジュールを参照してください。
 - STM32C0電源制御(PWR)



このプレゼンテーションに加えて、電源制御のトレーニングモジュールも役立つかもしれません。

Our technology starts with You



Find out more at www.st.com

© STMicroelectronics - All rights reserved.

ST logo is a trademark or a registered trademark of STMicroelectronics International NV or its affiliates in the EU and/or other countries.

For additional information about ST trademarks, please refer to www.st.com/trademarks.

All other product or service names are the property of their respective owners.



ありがとうございました。