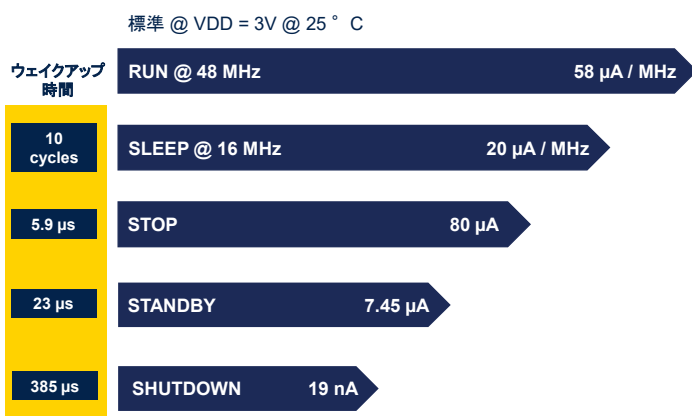




STM32C0 - PWR (電源制御)

STM32C0電源コントローラのプレゼンテーションへようこそ。
STM32C0の電源管理機能とすべての低消費電力モードについてもこのプレゼンテーションで説明します。

概要



柔軟な電力制御

- 効率的実行
- 5種類の電力モード
- 高い柔軟性

アプリケーション側の利点

- 高性能
 - CoreMarkスコア = 2.42 / MHz
- 抜群の電力効率



life.augmented

2

STM32C0デバイスは、電力モード管理の柔軟性を高め、アプリケーション全体の消費量をさらに削減するように設計された電力制御ユニットを備えています。

RUNモードは、最大48MHzで動作するシステムクロックをわずか58 μ A/MHzでサポートできます。

STM32C0デバイスは、RUN、SLEEP、STOP、STANDBY、およびSHUTDOWNモードの5つの主な電力モードをサポートします。

柔軟性の高い電源管理により、CoreMarkスコアで125@48MHzという高性能と抜群の電力効率の両方が実現されます。

主な機能

- 4種類の低消費電力モードと高速ウェイクアップ
 - I/Oウェイクアップでは19nAまで低減
 - IWDGでは8nAまで低減
 - 多数のペリフェラルからウェイクアップ可能
- RUNモードで58 μ A/MHz
- STANDBY時に保持される4x16bitのバックアップ・レジスタ
- 電源ペア V_{DD}/V_{DDA}

アプリケーション側の利点

- アクティブなペリフェラル、要求性能、および必要なウェイクアップソースに応じて消費電力を低減できる高い柔軟性
- バッテリ寿命の延長

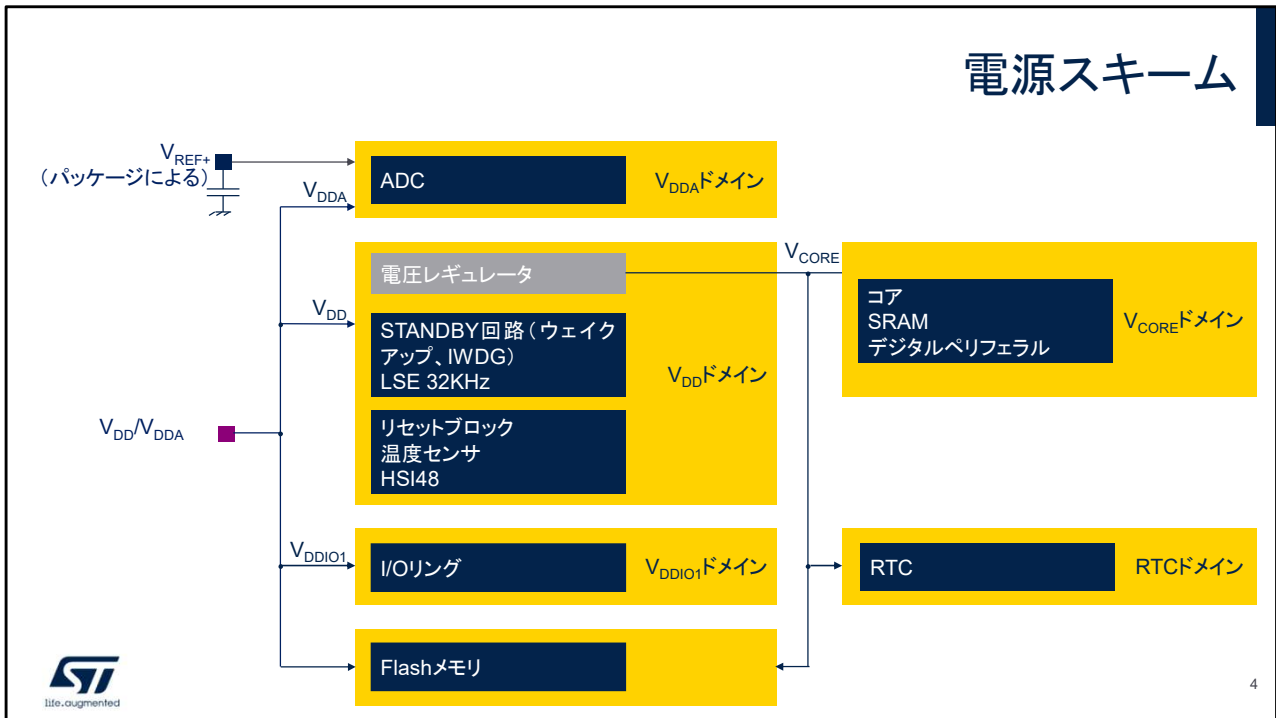


3

STM32C0には、電源管理に関するさまざまな機能があります。

- 複数の低消費電力モード。19nAまで低減してもなおI/Oからのイベントによりマイクロコントローラをウェイクアップできます。
- 多くのペリフェラルが、さまざまな低消費電力モードからウェイクアップできます。
- Flashメモリから実行している場合、動的消費電流は58 μ A/MHzまで低減します。
- STM32C0デバイスは多数の電力モードを備えているので、高い柔軟性で電力消費を最小化でき、アクティブなペリフェラル、要求性能、および必要なウェイクアップソースに応じて電力消費を調整できます。

電源スキーム



STM32C0の主電源はVDD/VDDAピンで、すべてのI/O、リセットブロック、温度センサー、およびすべての内部クロックソースに供給されます。

さらに、ウェイクアップロジックと独立したウォッチドッグを含むスタンバイ回路を提供します。

VDDは、V_{core}電源を供給する電圧レギュレータに供給します。

V_{core}は、デジタルペリフェラル、SRAMやFlashコントローラのほとんどに電圧を供給します。

VDDA電圧はVDD電圧と同じであり、アナログペリフェラルに電圧を供給します。

V_{REF+}ピンは、A/Dコンバータに基準電圧を提供し、アプリケーションの外部バッファ基準として使用できます。

Flashは2つの電源レール（メモリ用のVDDとコントローラ用のV_{core}）に接続されていることに注意してください。

独立した電源供給によって電源と性能を最適化

- STM32C0デバイスには2.0Vから3.6Vの動作電源電圧(V_{DD})が必要
 - 特定のペリフェラルにはいくつかの異なる電源が供給される
 - V_{DD} : 2.0~3.6V
 - V_{DDA} : 2.0~3.6V
 - V_{DDA} は常に V_{DD} と共有(結合)される
 - V_{REF+} : 2.0V~ V_{DDA}
 - V_{REF+} : ADCの基準電圧
 - 外部基準電圧から供給することも、 V_{DD} と共有することも可能
 - V_{REF+} ピンはピン数の少ないパッケージでは使用不可
 - これらのパッケージでは、このピンは V_{DD} と二重結合される



主電源VDDは、すべての電力モードで2.0~3.6Vを供給してフル装備の動作を保証します。

デバイスの機能は、パワーダウンリセットが生成される最小電圧2.0Vまで保証されます。

アナログ電源VDDAは常にVDDに接続されます。

VREF+はアナログペリフェラルへ入力される基準電圧です。

VREF+は2.0VとVDDAの間にある必要があります。

VREF+を使用するアナログペリフェラルがアクティブでない場合は、GNDへ接地できます。

VREF+ピンのないパッケージでは、VREF+は内部でVDDに接続されます。

電源供給スーパーバイザ

安全で超低消費電力のリセット管理

- PORおよびPDRはSHUTDOWNモードを除くすべてのモードで常に有効
- ブラウンアウトリセットは、BOR_ENオプションビットがセットされている場合、SHUTDOWNモードを除くすべてのモードで有効にできる
 - マイクロコントローラの電源電圧が選択されている閾値を下回ると、V_{DD}スロープに関係なく、直ちにリセットされることを保証
 - オプションバイトBORR_LEV[1:0]およびBORF_LEV[1:0]により4つの閾値を選択、立ち上がりエッジと立ち下がりエッジに対して個別に設定可能



6

電源スーパーバイザは、安全で超低電力のリセット管理を保証します。

STM32C0デバイスにはパワーオンリセット(POR)とパワーダウンリセット(PDR)が組み込まれており、シャットダウンモードを除くすべての電力モードで常に有効になります。

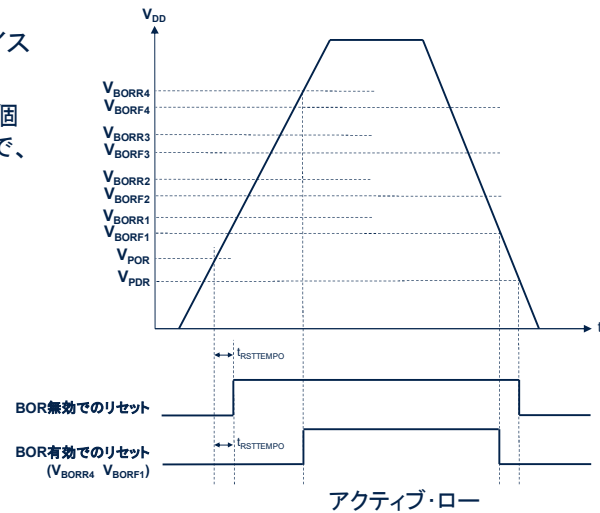
ブラウンアウトリセット(BOR)により、VDDの傾きに関係なく、マイクロコントローラの電源が選択した閾値を下回るとすぐにリセットが生成されます。

2.0~2.95Vの4つの閾値は、Flashメモリにプログラムされたオプションバイトにより、立ち上がりエッジと立ち下がりエッジに対して個別に選択できます。消費電力を節約するために無効にすることもできます。

ブラウンアウト・リセット

- BORは、希望の電源電圧に達するまでデバイスをリセット状態に維持
- 立ち上がりエッジと立ち下がりエッジに対して個別に設定可能な4つのBOR閾値が利用可能で、ユーザにヒステリシスの柔軟性を提供

	立ち上がり 閾値 (V)	立ち下り 閾値 (V)
POR/PDR	1.94	1.92
BOR1	2.1	2.0
BOR2	2.31	2.21
BOR3	2.62	2.52
BOR4	2.91	2.81



life.ougmented

7

電源リセット (BORとPOR) は、すべてのレジスタをリセットします。

STANDBYモードが終了すると、メインレギュレータから電力が供給されるすべてのレジスタがリセットされます。

SHUTDOWNモードが終了すると、電源リセットが生成されます。

BORが有効である場合、立ち上がり閾値および立ち下り閾値が個別に設定されたオプションバイトにより4つのBORレベルを選択できます。

RUNモード

- 各ペリフェラルクロックをONまたはOFFに設定可能
 - リセット後、Flashインタフェースクロックを除くすべてのペリフェラルクロックはOFFである
 - RUNモードではSRAMクロックは常時ONである



8

RUNモードでは、CPUにクロックが供給され、FLASHまたはSRAMメモリからプログラムを実行することができます。RUNモードでの消費電力は、システムクロックの周波数を低く選択、システムクロック周波数のスケールダウン、未使用のペリフェラルの無効化やそのクロックの停止（ペリフェラルクロックゲーティング）によって削減できます。各ペリフェラルクロックは、RUNモードおよび低電力RUNモードでオンまたはオフに設定できます。デフォルトでは、Flashインタフェースクロックを除くすべてのペリフェラルのクロックはオフです。SRAMクロックは、RUNモードでは常にオンです。デフォルトでは、システムまたは電源のリセット後、デバイスはRUNモードになります。

- RUNモードでの消費電流は、いくつかのパラメータに依存:
 - 実行されたバイナリコード(プログラム自体+コンパイラの影響)
 - メモリ内のプログラムの場所(実行コードのアドレスに応じる)
 - デバイスソフトウェアの設定(アプリケーションに応じる)
 - I/Oピンの読み込みとスイッチングレート
 - 温度
 - FlashメモリまたはSRAMからの実行
 - Flashメモリから実行する場合: アクセラレータの設定(キャッシュ、プリフェッチ)
 - プリフェッチ+キャッシュONでエネルギー効率が向上
 - SRAMから実行する場合
 - Flashと比べてエネルギー効率が向上



RUNモードでの消費電流は、いくつかのパラメータに依存します。

まず第一に、実行されるバイナリコード、つまりプログラム自体とコンパイラの影響です。

次に、メモリ内のプログラムの場所、デバイスのソフトウェア構成、I/Oピンの読み込みとスイッチングレート、温度、および命令がフェッチされるメモリ(FlashまたはSRAM)によって決まります。

コードがFlashから実行される場合、命令キャッシュとプリフェッチバッファはSRAMメモリに基づいているため、Flashアクセラレータが有効になっているとエネルギー効率が向上します。

SLEEPモード

すべてのペリフェラルを使用可能、ウェイクアップ時間は最短

- コアは停止し、各ペリフェラルクロックをゲートでオン／オフ可能
- **WFI**(Wait for Interrupt)または**WFE**(Wait for Event)を実行することにより移行
- このモードに移行する2つのメカニズム:
 - **Sleep Now**: マイクロコントローラはWFI/WFE命令の実行直後にSLEEPモードに移行
 - **Sleep on Exit**: マイクロコントローラは最も優先順位の低いIARの終了直後にSLEEPモードに移行
 - SLEEPモードに移行する前にスタックがポップされず、次の割込みの発生時にスタックがプッシュされないので実行時間が短縮される
 - Cortex-M0+システム制御レジスタ[SLEEPONEXIT]により制御



10

SLEEPモードでは、すべてのペリフェラルを使用でき、ウェイクアップ時間は最短です。

これらのモードではCPUは停止し、ソフトウェアで各ペリフェラルクロックをゲートでオン／オフするように設定できます。

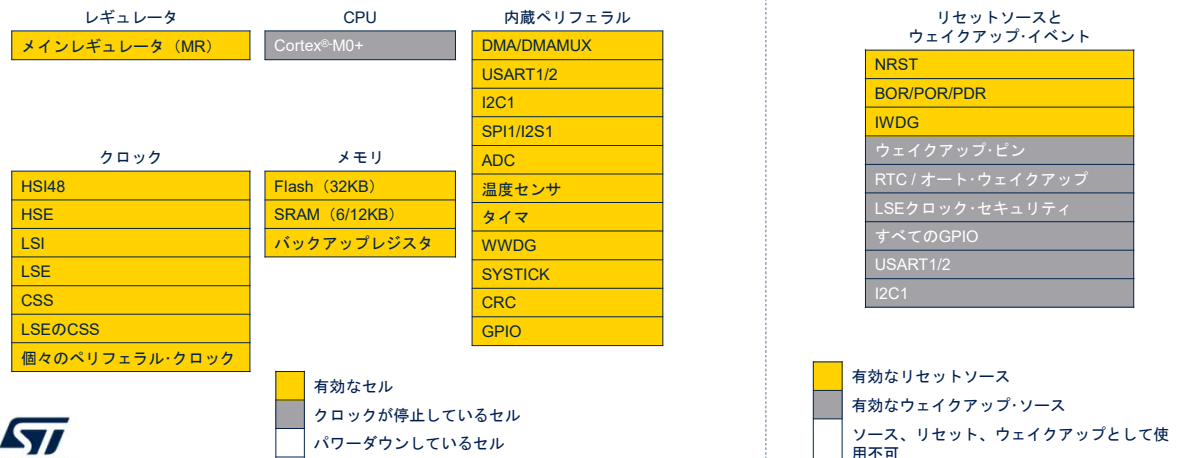
これらのモードに移行するには、アセンブラ命令のWFI(Wait for Interrupt)またはWFE(Wait for Event)を実行します。

Cortex®-M0+システム制御レジスタのSLEEPONEXITビットの設定に応じて、マイクロコントローラは、命令実行直後または最も優先順位の低い割込みサービスルーチンの終了直後にSLEEPモードに移行します。

この最後の設定を選択した場合、低消費電力モードの終了時に、スタックをポップおよびプッシュする必要がなくなり、時間と消費電力を節約できます。ただし、スレッドモードが使用されなくなったため、Cortex®-M0+ハンドラモードですべての計算を行う必要があります、

SLEEPモード

Flashメモリ・オン



SLEEPモードでは、CPUクロックはオフとなります。
 システムクロックの周波数は最大48MHzです。
 デフォルトでは、SRAMクロックは有効になっています。
 SLEEPモード中はソフトウェアによってゲートオフできます。
 Flashメモリがオンの場合、SLEEPモードの消費量は
 17 μ A/MHzです。
 SLEEPモードに入る前にFDP_SLPビットが1に設定されている
 場合、FlashメモリはSLEEPモードでパワーダウンすることに
 注意してください。

STOPモード

完全データ保持の最小消費電力モード、12MHzへのウェイクアップ時間が5.9 μ s

- SRAMおよびすべてのペリフェラル・レジスタが保持される
- すべて的高速クロックは停止する
- LSE (32.768KHz外部オシレータ)とLSI (32KHz内部オシレータ)は有効にできる
- さまざまなペリフェラルをアクティブにすることができ、それらはSTOPモードからウェイクアップできる
- ウェイクアップ時のシステム・クロックはHSI48/4
 - ウェイクアップ時間はRAM上では2.5 μ s
 - 電力が供給されていないSTOPでFlash上では5.9 μ s



12

STOPモードは、完全な保持を備えた最も低消費電力のモードで、12MHzでRUNモードまでのウェイクアップ時間はわずか2.5 μ sです。

STOPモードでは、SRAMおよびすべてのペリフェラルレジスタの内容が保持されます。

すべて的高速クロックが停止します。

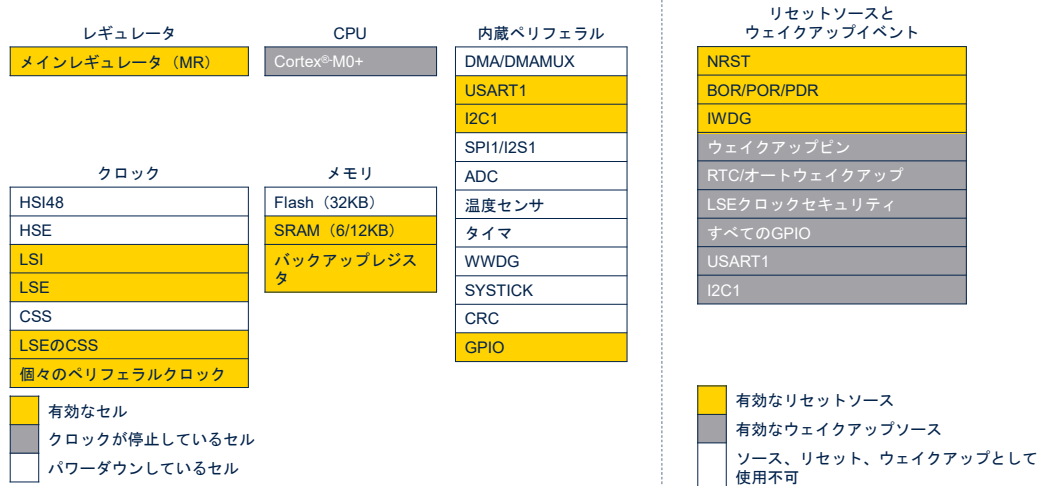
32.768KHz外部オシレータと32KHz内部オシレータを有効にできます。

さまざまなペリフェラルをアクティブにすることができ、それらはSTOPモードからウェイクアップできます。

ウェイクアップ時のシステムクロックは、12MHzの内部高速オシレータであり、RAMからのウェイクアップ時間はわずか2.5 μ s、FLASHからのウェイクアップ時間は5.9 μ sです。ウェイクアップ時にSYSCLKに対する分周器の設定は保持されます。

STOPモード

Flashパワーダウン



VCOREドメインのすべてのクロックが停止し、PLL、HSI48、およびHSEオシレータが無効になります。

内部または外部の低速オシレータからクロックが供給されているRTCは、アクティブなままにできます。

ブラウンアウトリセットは常に有効になります。ほとんどのペリフェラルクロックはゲートでオフされます。

STOPモードで機能するペリフェラルは次の通りです。: USART1/2、I2C、独立型ウォッチドッグ

すべてのI/Oからのイベントは、アクティブなペリフェラルによって生成された割込みと同様に、STOPモードからウェイクアップできます。I2CとUSART1/2は、STOPモード中にウェイクアップ条件を認識するためにHSI48をオンにし、ウェイクアップフレームではない場合はフレーム受信後にHSI48をオフにできます。

この場合、HSI48クロックはフレームをリクエストしているペリフェラルに対してのみ伝達されます。

この場合、HSI48クロックは、それを要求しているペリフェラルにのみ伝播されます。

STOPモードの消費電流 (typical、@3V) は、HSIが無効の場合80μA、HSI48が有効の場合605μAです。

STANDBYモード

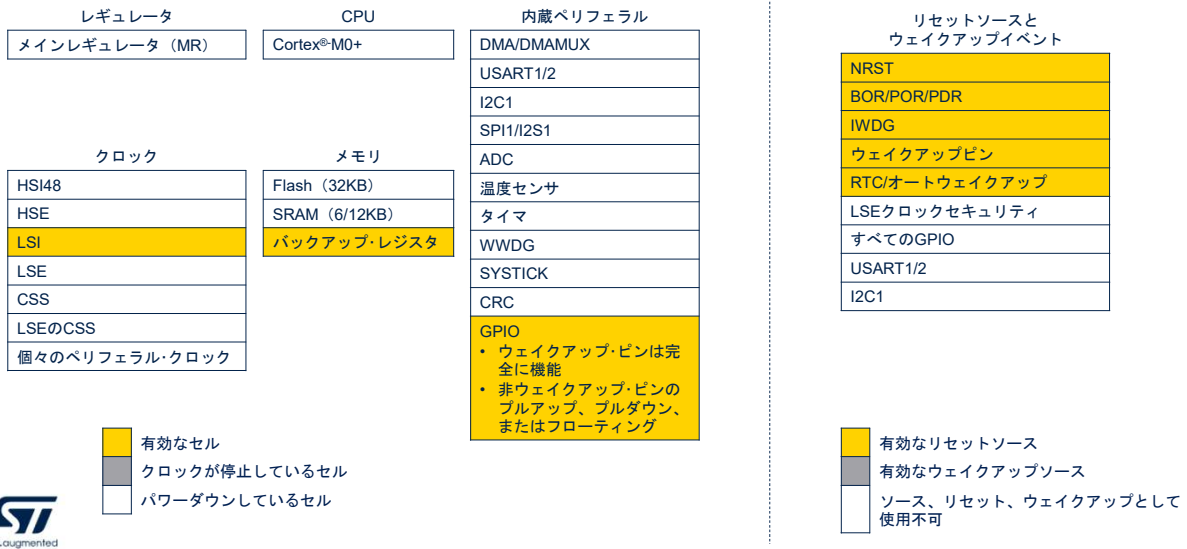
BORアクティブ、バックアップレジスタ保持、I/O制御の低電力モード

- SRAMもレジスタも保持されない(パワーダウン時の電圧レギュレータ)
 - 4x16ビットのバックアップ・レジスタは常に保持される
- 超低消費電力BOR設定可能: V_{DD} スロープに関係なく安全なリセット
- 各I/Oはプルアップ、プルダウンまたは無しに設定可能
 - PWR_CR3レジスタでAPCが設定されている場合、PWR_PUCRx / PWR_PDCRxレジスタ(x = A,B,...D)が適応される
 - 外部コンポーネントの入力状態を制御可能
- 5本のウェイクアップ・ピン: 各ウェイクアップ・ピンの極性を設定可能
- ウェイクアップ・クロックは、12MHzのHSI48/4



STANDBYモードは、コンテキスト情報を4つをPWRバックアップレジスタに保持できる低消費電力モードです。電圧レギュレータはパワーダウンモードであり、SRAMの内容とペリフェラルレジスタは失われます。超低消費電力のブラウンアウトリセット(BOR)は常時ONであり、 V_{DD} のスロープに関係ない安全なリセットを保証します。各I/Oは、プルアップまたはプルダウンのあり/なしを設定でき、この設定はAPC制御ビットによって適用および解除されます。これにより、STANDBYモード中でも外部コンポーネントの入力状態を制御できます。5本のウェイクアップピンが使用可能で、デバイスをSTANDBYモードからウェイクアップできます。5本のウェイクアップピンそれぞれの極性を設定可能です。ウェイクアップクロックはHSI48を4で分周したもので、周波数は12MHzです。

STANDBYモード



STANDBYモードでは、電圧レギュレータの電源がオフになります。

内部または外部の低速オシレータからクロックが供給されているRTCは、アクティブなままにできます。

ブラウンアウトリセットは常に有効にできます。独立型ウォッチドッグは、STANDBYモードでも有効にできます。

リセット、ブラウンアウトまたはパワーダウンリセット、独立型ウォッチドッグ、および5本のウェイクアップピンに対するイベントが発生すると、マイクロコントローラはSTANDBYモードを終了させることができます。

RTCを使用しないSTANDBYモードでの消費電力は、3Vで約7.45μAです。

SHUTDOWNモード

19nAの最小消費電力モード

- 次の点を除いてSTANDBYモードと同様
 - 電力監視なし: BORなし
 - 電源が2.0Vを下回った場合、マイクロコントローラの状態は保証されない
 - LSIなし、IWDGなし
 - SHUTDOWNモード終了時にORリセットを生成
 - すべてのレジスタがリセットされる
 - パッド上でリセットを生成
- ウェイクアップソース: 5本のウェイクアップピン
- ウェイクアップクロックはHSI48/4=12MHz



16

SHUTDOWNモードは、3.0Vでわずか19nAで動作する、最小消費電力モードです。

このモードはSTANDBYモードに似ていますが、電力監視がなく、ブラウンアウトリセットが無効になります。

したがって、電源が2.0V未満に低下した場合、マイクロコントローラの状態は保証されません。

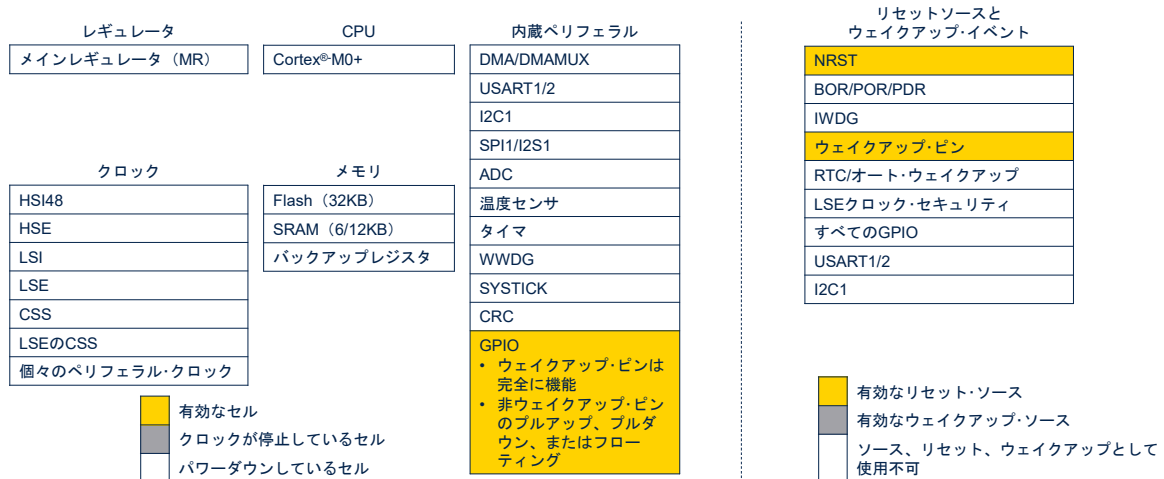
LSIは使用できず、独立型ウォッチドッグも使用できません。

デバイスがSHUTDOWNモードを終了すると、ブラウンアウトリセットが生成されます。すべてのレジスタがリセットされ、パッド上にリセット信号が生成されます。

ウェイクアップソースは5つのウェイクアップピンです。

SHUTDOWNモードを終了するとき、ウェイクアップクロックはHSI48/4、つまり12MHzです。

SHUTDOWNモード



SHUTDOWNモードでは、電圧レギュレータの電源がオフになります。
 ブラウンアウトリセットは無効になります。
 ウェイクアップイベントは、リセット入力と5つのウェイクアップピンです。

低消費電力モードの概要

モード	レギュレータ	CPU	Flash	SRAM	クロック	ペリフェラル	ウェイクアップ時間
RUN	オン	可能	オン ⁽¹⁾	オン	任意	すべて	N/A
SLEEP	オン	不可	オン ⁽¹⁾	オン ⁽²⁾	任意	すべて 任意の割込みまたはイベント	10サイクル
STOP	オン	不可	オフ	オン	LSE/LSI (HSI48)	リセットピン、すべてのI/O、BOR、 RTC、IWDG、USART1/2、I2C1	2.5μs RAM 5.9μs Flashメモリ
STANDBY	オフ	ダウン	オフ	ダウン	LSI	リセットピン、5本のWKUPxピン、 BOR、IWDG	23μs
SHUTDOWN	オフ	ダウン	オフ	ダウン	-	リセットピン、5本のWKUPxピン	385μs

(1) パワーダウンにすることができ、クロックをゲートでオフすることができる
(2) SRAMをゲートでオフすることができる

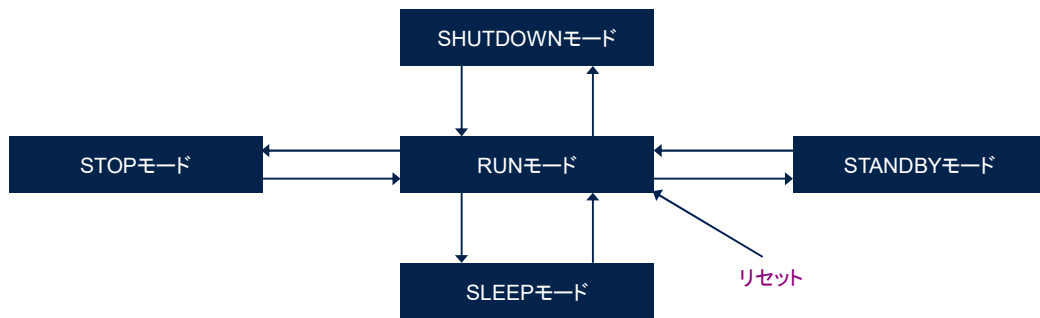


life.augmented

18

ここでは、STM32C0のすべての電源モードの概要を示します。

低消費電力モードの遷移



19

デバイスは、RUNモードから任意の低電力モード、および任意の低電力動作モードからRUNモードに移行できます。ある低電力モードから別の低電力モードに移行することはできません。

オプションバイト

- Flashのオプション・バイトの3つのオプション・ビットを設定して、特定の低消費電力モードを禁止できる:
 - nRST_SHDWN:
 - クリアされている場合、SHUTDOWNモードに移行する際にリセットが生成される
 - nRST_STDBY:
 - クリアされている場合、STANDBYモードに移行する際にリセットが生成される
 - nRST_STOP:
 - クリアされている場合、STOPモードに移行する際にリセットが生成される



Flashのオプションバイトの3つのビットを使用して、特定の低消費電力モードを禁止できます。
オプションビットをクリアすると、SHUTDOWNモードに入るときのリセット生成が設定されます。
別のビットはSTANDBYモードに入るときのリセット生成を設定し、最後のビットはSTOPモードに入るときのリセット生成を設定します。

デバッグ情報

- SLEEPモードでは、DBG接続は失われない
- DBGMCU_CRレジスタの次の2ビットを使用して、STOPモード、STANDBYモード、およびSHUTDOWNモード中もデバッグを実行できる:
 - DBG_STANDBY:
 - セットされている場合、STANDBYおよびSHUTDOWNモードではデジタル部は電源オフにならず、HCLKとFCLKはオンに維持され、内部RCから供給される
 - さらに、STANDBY/SHUTDOWN中はマイクロコントローラがシステム・リセット状態になる
 - DBG_STOP:
 - セットされている場合、HCLKとFCLKはSTOPモードでもオンに維持され、内部RCから供給される
- これらのビットがセットされている場合、低消費電力モード中もデバッグとの接続は維持される
 - ウェイクアップ後もデバッグは可能である



21

マイクロコントローラは、ユーザが低消費電力モードでソフトウェアをデバッグするための特殊な手段を備えています。

デフォルトでは、STOP、STANDBY、SHUTDOWNの各低消費電力モードでは、FCLKとHCLKが非アクティブになり、デバッグ機能が使えません。しかし、SLEEPモードでは、デバイスはFCLKとHCLKを常にアクティブにしています。STOP、STANDBY、SHUTDOWNの各モードでFCLKとHCLKをアクティブに保ち、デバッグ機能を維持するには、これらの低電力モードに入る前に、デバッグホストがDBG_CRレジスタのDBG_STOPビット(STOPの場合)またはDBG_STANDBYビット(STANDBYとSHUTDOWNの場合)を設定する必要があります。

該当ビットがセットされている場合、STANDBYモードとSHUTDOWNモードでレギュレータが維持され、HCLKとFCLKの両クロックは内部RCオシレータから供給されます。

これにより、低消費電力モード中もデバッグとの接続は維持され、ウェイクアップ後にデバッグが続行されます。

低消費電力モードでは消費電力が増加するので、マイクロコントローラがデバッグ中ではない場合は忘れずにこれらのビットをクリアしてください。

関連ペリフェラル

- ペリフェラルの電源モードとの依存関係の詳細については、次のペリフェラル・トレーニングのリストを参照:
 - リセットおよびクロック制御 (RCC)
 - 割込み (NVIC、EXTI)
 - 独立型ウォッチドッグ (IWDG)
 - リアルタイムクロック (RTC)
 - I2C (Inter-integrated circuit) インタフェース
 - USART (Universal synchronous asynchronous receiver transmitter)



このプレゼンテーションを補足するには、次のプレゼンテーションを参照してください。

- リセットおよびクロック制御
- 割込み
- STOPからのウェイクアップ機能を備えたペリフェラル

STM32G0との違い

- 電力コントローラーは、G0ファミリに実装されているものと比べて簡素化されている

	STM32G0	STM32C0
低電力モード	STOP1とSTOP0	STOP
STANDBYモードでのSRAM保持	SRAM全体	PWR内の4x16ビットレジスタ
PVD & BOR	立下りと立ち上がりの閾値の独立性	立ち下がりと立ち上がり閾値は2.1Vから独立しており、PVDはない
VBATモード	はい	いいえ
BOR & PDR (ULPEN)のサンプリングモード	はい	いいえ



life.augmented

23

このスライドの表は、電力制御の観点からSTM32C0とSTM32G0の機能を比較しています。STM32C0は独自のSTOPモードをサポートし、STM32G0は2つのSTOPモードをサポートします。STM32C0はSTANDBYモードでバックアップレジスタのみの保持を保証しますが、STM32G0はSRAMの保持も保証します。VBATモードはSTM32C0ではサポートされていません。BORおよびPDRのサンプリングモードは、STM32C0ではサポートされていません。STM32G0のSTOP0/1およびSTANDBYモードでは、PORおよびPDRを定期的に動作させて、消費電力を低減させることができます。

Our technology starts with You



Find out more at www.st.com

© STMicroelectronics - All rights reserved.

ST logo is a trademark or a registered trademark of STMicroelectronics International NV or its affiliates in the EU and/or other countries.

For additional information about ST trademarks, please refer to www.st.com/trademarks.

All other product or service names are the property of their respective owners.



ありがとうございました。