

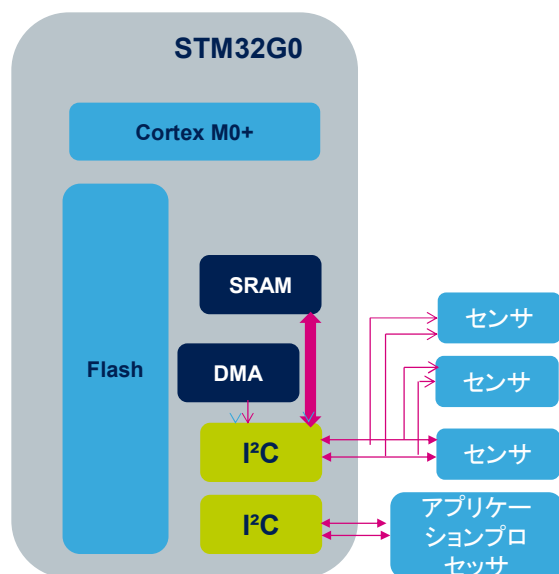
STM32G0 - I²C

Inter-Integrated Circuit

レビジョン 1.0



STM32 I²C インタフェースのプレゼンテーションへようこそ。
ここでは、マイクロコントローラ、センサ、シリアルインタフェースメモリなどのデバイスを接続するために広く使用されているこの通信インタフェースの主な機能について説明します。



• I²C通信インタフェースを提供

- I²Cバス仕様とユーザマニュアル・レビジョン3
 - 標準、高速、および高速モードプラス(1MHz)
- SMBus 3.0ハードウェアサポート
- PMBus 1.3互換性

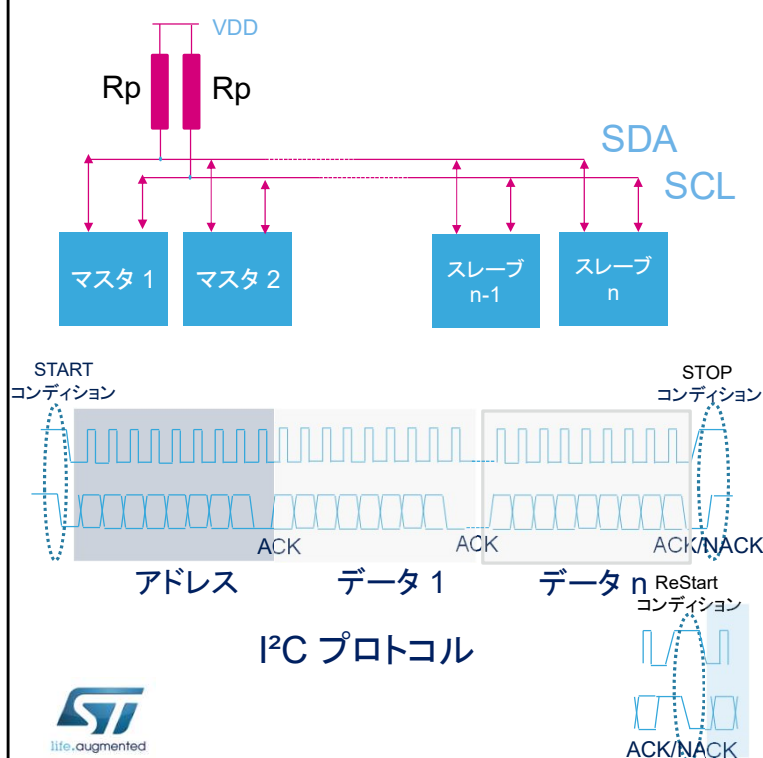
アプリケーション側の利点

- 使いやすいイベント管理
- 完全にプログラム可能なタイミング値
- 低消費電力STOPモードで動作可能



I²C インタフェースは、NXP I²C バス仕様およびユーザマニュアル(レビジョン 3)、SMBus システム管理バス仕様(レビジョン 3)、PMBus 電源システム管理プロトコル仕様(レビジョン 1.3)に準拠しています。

このペリフェラルは、使いやすいインタフェース、非常にシンプルなソフトウェアプログラム、および完全なタイミングの柔軟性を備えています。また、I²C ペリフェラルは、低消費電力 STOP モードで動作します。



- マルチマスタおよびスレーブ機能
- 高速モードプラスでは20mA出力の駆動能力
- すべてのI2Cバス固有のシーケンス、プロトコル、調停、およびタイミング値を制御
- 7ビット／10ビット・アドレッシング・モード
- 複数の7ビット・アドレス・サポート
- クロック・ストレッチ・オプション

I²C ペリフェラルは、マルチマスタおよびスレーブモードをサポートします。

I²C IO ピンは、オープンドレインモードで設定される必要があります。論理ハイレベルは、外部プルアップによって駆動されます。IO ピンは、高速モードプラスに必要な 20 mA 出力駆動をサポートします。

ペリフェラルは、すべての I²C バス固有のシーケンス、プロトコル、調停、およびタイミング値を制御します。

7 ビット／10 ビットアドレッシングモードがサポートされ、同じアプリケーションで複数の 7 ビットアドレスをサポートできます。

マスタモードのペリフェラルは、スレーブクロックストレッチとスレーブ側からのクロックストレッチをサポートします。ペリフェラルのスレーブモード設定では、クロックストレッチをソフトウェアによって無効にできます。

- プログラム可能なセットアップ時間とホールド時間
- SCL/SDAラインでのプログラム可能なアナログ／デジタルノイズ・フィルタ
- アドレス一致時にSTOPモードからウェイクアップ(使用するI2CペリフェラルやSTM32G0マイコンの型番に依存)
- 独立クロックにより、システムクロックから独立した通信ボーレートが可能(使用するI2CペリフェラルやSTM32G0マイコンの型番に依存)

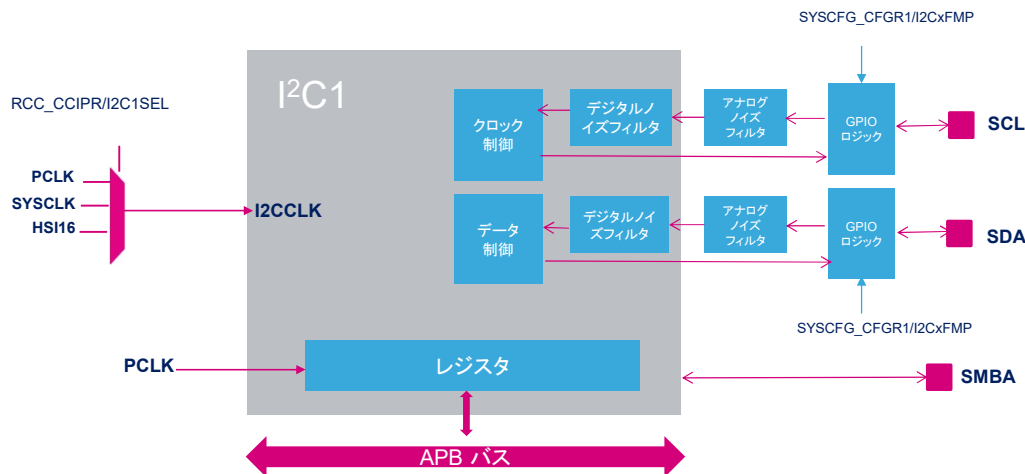


セットアップ時間とホールド時間は、ソフトウェアによってプログラムできます。

データ／クロックラインのアナログ／デジタルグリッチフィルタは、ソフトウェアによって設定できます。

アドレス一致が検出されたとき、ペリフェラルがマイクロコントローラをSTOPモードからウェイクアップできます。

ペリフェラルのクロックドメインは独立しているので、システムクロックとは無関係の通信ボーレートを使用できます。



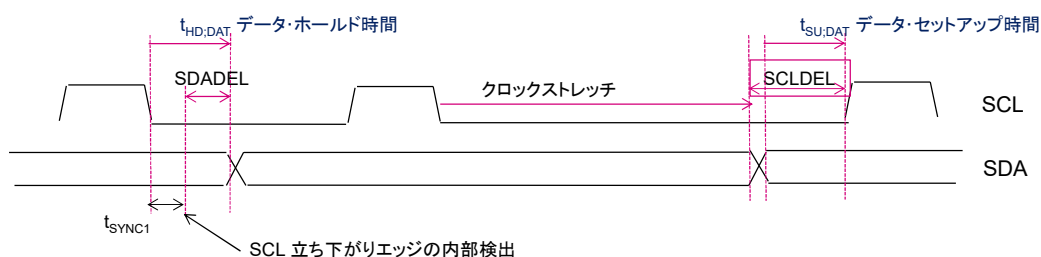
スライドに I²C1 のブロック図を示します。I²C1 は独立クロックをサポートしています。レジスタは APB バス経由でアクセスされ、ペリフェラルのクロックは I²C クロックから供給されます。I²C クロックは、APB クロックから独立しています。I²C クロックは、APB クロック、システムクロック、および高速内部 16 MHz RC オシレータの中から選択できます。

SCL/SDA ラインには、アナログ／デジタルノイズフィルタがあります。20 mA の駆動能力は、システム設定レジスタの制御ビットを使用して有効にできます。

さらに、SMBus モードでは SMBus アラートピンを使用できます。

タイミング生成における完全な柔軟性

- 送信中のSDAラインとSCLラインの間のセットアップ時間とホールド時間は、I²C タイミングレジスタ(I2C_TIMINGR)のPRESC、SDADEL、およびSCLDELの各フィールドでプログラム可能
 - SDADELはデータ・ホールド時間の生成に使用。 $t_{SDADEL} = [SDADEL * (PRESC+1) + 1] * t_{I2CCLK}$
 - SCLDELはデータ・セットアップ時間の生成に使用。 $t_{SCLDEL} = (SCLDEL+1) * (PRESC+1) * t_{I2CCLK}$



life.augmented

I²C のセットアップ時間とホールド時間は、ソフトウェアで I²C タイミングレジスタを使用して設定できます。
 伝送中は、データホールド時間とデータセットアップ時間が最短であることを保証するために、SDADEL カウンタと SCLDEL カウンタを使用します。
 I²C ペリフェラルは、クロックラインの立ち下がリエッジを検出した後、プログラムされているデータホールド時間だけ待機してからデータを送信します。データが送信された後、プログラムされているデータセットアップ時間だけ、クロックラインがローでストレッチされます。

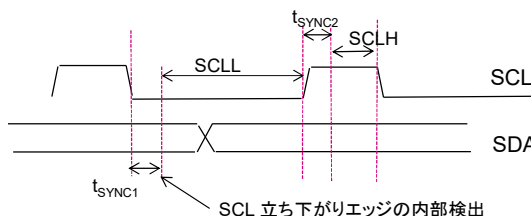
合計データホールド時間は、プログラムされている SDADEL カウンタより長くなります。これは、SCL 立ち下がリエッジが内部検出されて初めて SDADEL 遅延が追加されるからです。この内部検出に必要な時間 (t_{SYNC1}) は、SCL 立ち下がリエッジ、フィルタによる入力遅延、および内部での SCL と I²C クロックの同期による遅延に依存します。ただし、セットアップ時間は、これらの内部遅延の影響を受けません。

I²C マスタクロック生成

7

マスタクロック生成における完全な柔軟性

- I2C_TIMINGRによりSCLロー／ハイ時間をプログラム可能
 - SCLローカウンタ: $(SCLL+1) * (PRESC+1) * t_{I2CCCLK}$
 - SCL立ち下がりエッジの内部検出後にカウントを開始
 - カウント後にSCLはリリースされる
 - SCLハイカウンタ: $(SCLH+1) * (PRESC+1) * t_{I2CCCLK}$
 - SCL立ち上がりエッジの内部検出後にカウントを開始
 - カウント後にSCLはローに駆動される
- SCL周期 = $t_{SYNC1} + t_{SYNC2} + [(SCLL+1) + (SCLH+1)] * (PRESC+1) * t_{I2CCCLK}$



life.augmented

I²C マスタクロックのロー／ハイレベル時間は、ソフトウェアにより I²C タイミングレジスタで設定されます。

SCL ロー／ハイレベルカウンタは、SCL ラインのエッジ検出後に開始します。この実装により、ペリフェラルは、マルチマスタ環境でマスタクロック同期メカニズムをサポートでき、スレーブクロックストレッチ機能もサポートできます。

したがって、合計 SCL 周期はカウンタの合計より長くなります。これは、SCL ラインのエッジの内部検出による遅延の追加と関連があります。これらの t_{SYNC1} と t_{SYNC2} の遅延は、SCL 立ち下がり／立ち上がりエッジ、フィルタによる入力遅延、および内部での SCL と I²C クロックの同期による遅延に依存します。

立ち上がりエッジは、プルアップ抵抗と SCL ラインのキャパシタンスに依存します。立ち下がりエッジは、データシートで定義されている I/O ポートのパラメータに依存します。クロック速度を適切に設定するために、これらのエッジを測定または計算できます。これらは STM32CubeMX ツールで I²C ペリフェラルを適切に設定するために必要であり、設定した後はこのツールで自動的にタイミングレジスタの設定を計算できます。

スレーブ・アドレッシング・モード

多数のスレーブ・アドレス

- I²Cは複数のスレーブ・アドレスを認識できる。次の2つのアドレス・レジスタがある。
 - I2C_OAR1: 7ビット・モードまたは 10ビット・モード。

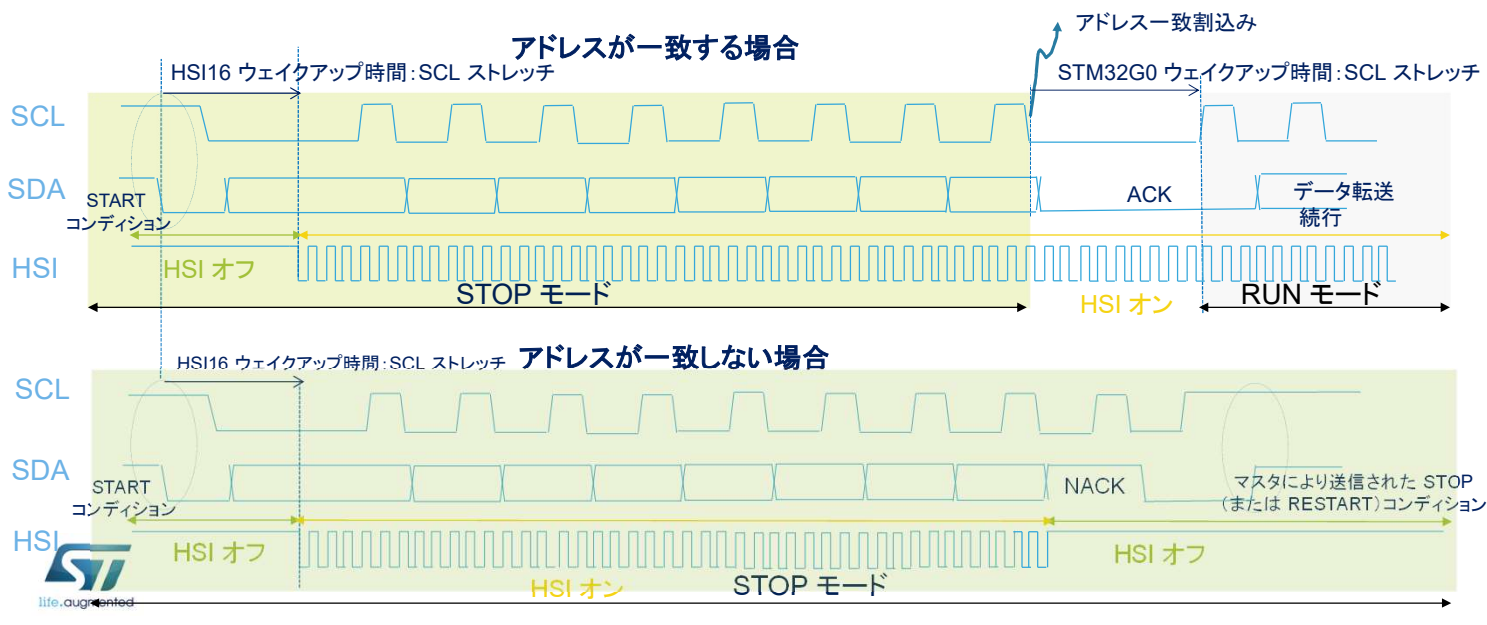
OA2MSK [2:0]	アドレス一致条件
000	Address[7:1] = OA[7:1]
001	Address[7:2] = OA[7:2] (ビット1は無視)
010	Address[7:3] = OA[7:3] (ビット2:1は無視)
...	
111	I ² C予約済みアドレスを除き、すべてのアドレスが認識される。



I²C スレーブは複数のスレーブアドレスを認識できます。スレーブアドレスは 2 つのレジスタにプログラムされます。自己アドレスレジスタ 1 は、7 ビットまたは 10 ビットのアドレスでプログラムできます。自己アドレスレジスタ 2 は、7 ビットのアドレスでプログラムできますが、複数のスレーブアドレスを認識させるために、このアドレスの最下位ビットを OA2MSK レジスタを使用してマスクすることができます。2 つの自己アドレスレジスタは、同時に有効化できます。

アドレス一致時にSTOPモードからウェイクアップ

I²CCLKクロックがHSI16に設定されている場合、I²Cはそのスレーブ・アドレスを受信したときに、マイクロコントローラをSTOPモードからウェイクアップできる。すべてのアドレッシング・モードがサポートされる。



I²C ペリフェラルは、アドレス一致時の STOP モードからのウェイクアップをサポートします。このためには、I²C ペリフェラルクロックを HSI16 オシレータに設定する必要があります。STOP からのウェイクアップ機能が有効な場合は、アナログノイズフィルタのみがサポートされます。すべてのアドレッシングモードがサポートされます。デバイスが STOP モードの場合、高速内部オシレータはオフになります。START コンディションが検出されると、I²C ペリフェラルは高速内部オシレータを有効にし、それを使用してバス上のアドレスを受信します。

STOP モードでアドレスを受信した後、そのアドレスがプログラムされているスレーブアドレスに一致した場合、ウェイクアップ割込みが生成されます。

アドレスが一致しなかった場合、高速内部オシレータはオフになり、割込みは生成されず、デバイスは STOP モードのままです。

I²C ペリフェラルは START コンディションを検出してから高速内部オシレータが開始するまでクロックラインをローでストレッチするので、クロックストレッチを有効にする必要があります。I²C ペリフェラルは、プログラムされているスレーブアドレスに一致するアドレスを受信してから STM32G0 デバイスがウェイクするまでの間も、クロックラインをローでストレッチします。

255バイト以下のペイロードに必要なのは1回の書込みアクションのみ

- START = 1
- SADD: スレーブ・アドレス
- RD_WRN: 転送方向
- NBYTES = N: 転送されるバイト数
- AUTOEND = 1: Nバイトのデータの後に自動的にSTOPを送信

AUTOEND	説明
0: ソフトウェア終了モード	NBYTESバイトのデータが転送された後、ソフトウェアで転送終了を制御: 転送完了 (TC) フラグがセットされ、有効な場合は割込みが生成される。ソフトウェアでRESTARTコンディションまたはSTOPコンディションを要求できる。
1: 自動終了モード	NBYTESバイトのデータが転送された後、自動的にSTOPコンディションが送信される



マスタモードのソフトウェア管理は非常にシンプルです。255バイト以下のペイロードのマスタ転送を処理するために必要なのは、1回の書込みアクションのみです。I2C通信プロトコルが完全にハードウェアによって管理されます。

マスタモードで転送を開始するために、I²C制御レジスタ2にSTARTコンディション要求、スレーブアドレス、転送方向、転送されるバイト数、および転送終了モードを書き込む必要があります。転送終了モードは、AUTOENDビットによって設定されます。このビットがセットされている場合、プログラムされているバイト数が転送された後、自動的にSTOPコンディションが送信されます。

AUTOENDビットがセットされていない場合、転送終了はソフトウェアによって管理されます。プログラムされているバイト数が転送された後、転送完了 (TC) フラグがセットされ、有効な場合は割込みが生成されます。その後、ソフトウェアでREPEATED STARTコンディションまたはSTOPコンディションを要求できます。

データ転送は、割込みまたはDMAによって管理できます。

- ペイロードが255バイトを超える場合:I2C_CR2のRELOADビットをセットする必要がある
- RELOADビットがセットされている場合、AUTOEND = 0は効果がない

RELOAD	説明
0:リロードなし	NBYTESバイトのデータが転送され、続いてSTOPまたはRESTARTが転送される
1:リロードモード	NBYTESバイトのデータが転送された後、NBYTESがリロードされ、データ転送が再開される 転送完了リロード(TCR)フラグがセットされ、有効な場合は割込みが生成される



ペイロードが 255 バイトより大きい場合、I²C 制御レジスタ 2 の RELOAD ビットをセットする必要があります。この場合、プログラムされているバイト数が転送された後、転送完了リロード (TCR) フラグがセットされます。TCR ビットがセットされている場合、追加で転送されるバイト数がプログラムされ、その後データ転送が再開されます。TCR ビットがセットされている限り、I²C クロックはローでストレッチされます。RELOAD ビットは、マスターモードではペイロードが 255 バイトより大きいときに使用され、スレーブモードではスレーブバイト制御が有効なときに使用されます。RELOAD ビットがセットされている場合、AUTOEND ビットは効果がありません。

- デフォルト: I²Cスレーブはクロック・ストレッチを使用する。クロック・ストレッチはソフトウェアで無効にできる。
- 受信: スレーブ・バイト制御 (SBC) モードで RELOAD = 1 のとき、選択されているバイト数に対して認識制御を実行できる。
 - SBC = 1 の場合、スレーブ・モード (TxモードとRxモード) で NBYTESカウンタが有効になる
 - SBC = 1 を使用できるのは NOSTRETCH = 0 の場合のみ

SBC	説明
0: リロードなし	NBYTESバイトのデータが転送され、続いてSTOPまたはRESTARTが転送される
1: リロードモード	NBYTESバイトのデータが転送された後、NBYTESがリロードされ、データ転送が再開される 転送完了リロード (TCR) フラグがセットされ、有効な場合は割込みが生成される



デフォルトでは、I²C スレーブはクロックストレッチを使用します。クロックストレッチ機能は、ソフトウェアで無効にできます。

受信モードでは、スレーブバイト制御モードが選択され、RELOAD ビットがセットされている場合に、スレーブによる受信バイト認識動作を設定できます。SBC ビットがセットされている場合、スレーブモードでバイト数カウンタが有効になります。スレーブバイト制御が有効な場合、クロックストレッチを有効にする必要があります。

受信モードでは、スレーブバイト制御が有効であり、RELOAD ビットがセットされていて、転送バイト数が 1 である場合、1 バイト受信するたびに転送完了リロードフラグがセットされ、SCL ラインがストレッチされます。これは、データを受信した後、確認応答パルスの前に行われます。受信バッファノットエンptyフラグもセットされ、データ読出しが可能になります。TCR サブルーチンでは、バイトを受信した後に確認応答または非確認応答が送信されるようにプログラムできます。

I²C スレーブトランスマッタモードではバイトカウンタを使用しないので、送信時は SBC ビットをクリアすることを推奨します。

SMBus モードでは、送信時に PEC (パケットエラーコード) バイトを送信するためにスレーブバイト制御モードを使用します。

シームレスなSMBus 3.0サポート

- アドレス解決プロトコル(ARP):スレーブ・モードでは、デバイスのデフォルトアドレスと調停
- Host Notify (ホスト通知)プロトコルのサポート:ホスト・アドレス
- アラートのサポート:アラートピンとアラート応答のサポート
 - タイムアウトとバスアイドルの検出
- SBCモードのコマンドおよびデータ確認応答制御
- パケットエラー・チェック(PEC)のハードウェアによる計算



I²C ペリフェラルは、SMBus をハードウェアによりサポートします。SMBus アドレス解決プロトコルは、スレーブモードではデバイスのデフォルトアドレスと調停によりサポートされます。Host Notify (ホスト通知)プロトコルは、ホストアドレスサポートによりサポートされます。

アラートプロトコルは、SMBus アラートピンとアラート応答アドレスによりサポートされます。

SMBus クロックロータイムアウトと累積クロックロー延長時間は、プログラム可能な時間を使用して検出できます。バスアイドル条件は、プログラム可能な時間を使用して検出できません。

コマンドおよびデータ確認応答制御は、スレーブバイト制御モードによりサポートされます。

パケットエラーコード(PEC)バイトは、ハードウェアにより計算されます。

SMBus: PEC (パケットエラー・チェック)

- PEC の自動送信／チェック
- NBYTES (データ転送カウンタ)の使用目的:
 - 受信時にNBYTES-1バイトを受信した後に自動的にパケットエラー・コード(PEC)バイトをチェック
 - 失敗した場合は自動的に NACK を送信
 - 送信時にNBYTES-1バイトを送信した後に自動的にパケットエラー・コード(PEC)バイトを送信
 - スレーブ・バイト制御モード(SBC ビット)をスレーブ・モードにセットしてNBYTES カウンタを有効にする必要がある



life.augmented

パケットエラーコード(PEC)バイトは、送信時は自動的に送信され、受信時は自動的にチェックされます。データ転送カウンタは、NBYTES 値で初期化され、受信時に NBYTES-1 バイトを受信した後に自動的に PEC バイトをチェックするために使用されます。受信した PEC バイトが計算値と一致しない場合、PEC バイトの後に自動的に非確認応答を送信します。送信時は、NBYTES-1 バイトを送信した後に自動的に内部で計算した PEC バイトを送信します。NBYTES カウンタを有効にして、自動的に PEC を送受信できるようにするには、スレーブモードでスレーブバイト制御モードを有効にする必要があります。

割り込みイベント	説明
受信バッファ・ノットエンプティ	受信バッファに受信データがあり、読出し準備ができているときにセットされる
送信バッファ割り込みステータス	送信バッファが空であり、書込み準備ができているときにセットされる
STOP検出	バス上でSTOPコンディションが検出されたときにセットされる
転送完了リロード	RELOAD = 1であり、NBYTESバイトのデータが転送されたときにセットされる
転送完了	RELOAD = 0、AUTOEND = 0であり、NBYTESバイトのデータが転送されたときにセットされる
アドレス一致	受信したスレーブ・アドレスが有効なスレーブ・アドレスの1つと一致するときにセットされる
NACK受信	1バイト送信後にNACKを受信したときにハードウェアによりセットされる



- 受信バッファ・ノットエンプティまたは送信バッファ・エンプティのときにDMAリクエストを生成できる

さまざまなイベントが割り込みをトリガできます。

受信バッファノットエンプティフラグは、受信バッファに受信データがあり、読出し準備ができているときにセットされます。送信バッファ割り込みステータスは、送信バッファが空であり、書込み準備ができているときにセットされます。STOP 検出フラグは、バス上で STOP コンディションが検出されたときにセットされます。

転送完了リロードフラグは、RELOAD ビットがセットされ、NBYTES バイトのデータが転送されたときにセットされます。転送完了フラグは、RELOAD ビットと AUTOEND ビットがクリアされ、NBYTES バイトのデータが転送されたときにセットされます。

アドレス一致フラグは、受信したスレーブアドレスが有効なスレーブアドレスの 1 つと一致するときにセットされます。

NACK 受信フラグは、1 バイト送信後に非確認応答を受信したときにセットされます。

受信バッファノットエンプティフラグまたは送信バッファエンプティフラグがセットされたときに DMA リクエストを生成できます。

割込みイベント	説明
バスエラー検出	STARTコンディションまたはSTOPコンディションの誤配置が検出されたときにセットされる
調停喪失	調停喪失が発生した場合にセットされる
オーバーラン/アンダーラン・エラー	スレーブモードでNOSTRETCH = 1であり、前のバイトがまだ読み出されていないのに新しいデータを受信したとき、または新しいデータがまだ書き込まれていないのに新しいデータを送信する必要があるときにセットされる
SMBus: PECエラー	受信したPECがPECレジスタの内容と一致しないときにセットされる
SMBus: タイムアウト・エラー	タイムアウトまたは拡張クロックタイム・アウトが発生したときにセットされる
SMBus: アラートピン検出	SMBHEN = 1 (SMBus ホスト設定)、ALERTEN = 1であり、SMBA ピンで SMBALERT イベント(立ち下がリエッジ)が検出されたときにセットされる



さまざまなエラーフラグが生成される可能性があります。バスエラー検出フラグは、START コンディションまたは STOP コンディションの誤配置が検出されたときにセットされます。調停喪失フラグは、調停喪失が発生した場合にセットされます。オーバーラン/アンダーランエラーフラグは、スレーブモードでクロックストレッチが無効であり、オーバーランエラーまたはアンダーランエラーが検出されたときにセットされます。

SMBus モードでは、PEC エラーフラグは、受信した PEC が計算された PEC レジスタの内容と一致しないときにセットされます。タイムアウトエラーフラグは、タイムアウトまたは延長クロックタイムアウトが検出されたときにセットされます。アラートピン検出フラグは、SMBus ホスト設定で、アラートが有効であり、SMBA ピンで立ち下がリエッジが検出されたときにセットされます。

モード	説明
RUN	アクティブ
SLEEP	アクティブ。ペリフェラル割込みによって、デバイスはSLEEPモードを終了する。
STOP	レジスタの内容は保持される。STOPからのウェイクアップがサポートされていて有効であり、I2CのクロックがHSI16により供給されている場合、アドレス認識が動作する。I2Cアドレス一致条件により、デバイスはSTOPモードを終了する。
STANDBY	パワーダウン。ペリフェラルは、STANDBYモードを終了した後に再初期化する必要がある。



life.augmented

I²C ペリフェラルは、RUN モードおよび SLEEP モードでアクティブです。STOP モードでは、レジスタの内容は保持されます。STOP からのウェイクアップがサポートされていて有効であり、I²C のクロックが HSI16 により供給されている場合、アドレス認識が動作します。I²C アドレス一致条件により、デバイスは STOP モードを終了します。STANDBY モードと SHUTDOWN モードでは、ペリフェラルはパワーダウンされ、それらのモードを終了した後に再初期化する必要があります。

- DBG_I2Cx_STOP: コア停止時にI2Cx SMBUSタイムアウトカウンタは停止する

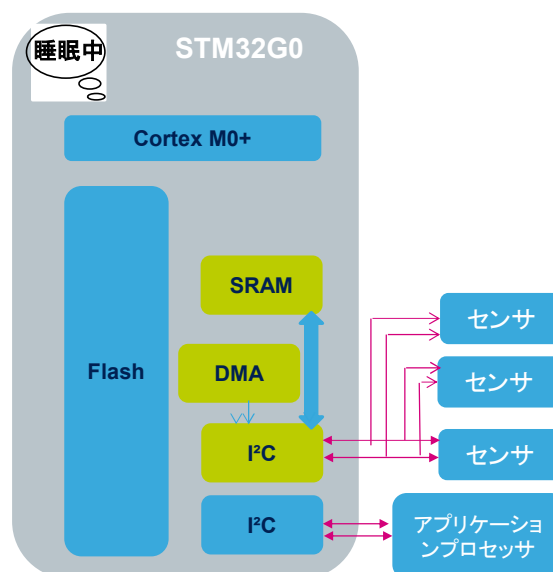


life.augmented

各 I²C ペリフェラルでは、デバッグを目的として MCU デバッグコンポーネントで 1 ビットを使用できます。これにより、コアが停止したときに SMBUS タイムアウトカウンタを停止できます。

センサ・ハブ

- SLEEPモードのI²Cマスタがセンサと通信
- I²Cスレーブがアプリケーション・プロセッサと通信



スライドに、複数の I²C ペリフェラルを必要とするセンサハブアプリケーションの例を示します。

1 つまたは複数の I²C マスタが外部センサとのインタフェースに使用されます。I²C スレーブがアプリケーションプロセッサとの通信に使用されます。

STM32G0インスタンス機能

20

I ² C の機能	I ² C1	I ² C2
7 ビット・アドレッシング・モード	X	X
10 ビット・アドレッシング・モード	X	X
標準モード(最大100kbit/s)	X	X
高速モード(最大400kbit/s)	X	X
20mA出力駆動I/O搭載高速モードプラス (最大 1 Mbit/s)	X	X
独立クロック	X	
STOPモードからのウェイクアップ	X	
SMBus/PMBus	X	

X: サポート



STM32G0 マイクロコントローラには、2 つの I²C ペリフェラルが内蔵されています。独立クロック、STOP モードからのウェイクアップ、および SMBus/PMBus をサポートしているのは I²C1 のみです。

- 詳細については、次のペリフェラルにリンクされているこれらのトレーニングを参照
 - システム設定コントローラ(SYSCFG)
 - リセットおよびクロック・コントローラ(RCC)
 - 電源コントローラ(PWR)
 - 割込み(NVIC および EXTI)
 - ダイレクト・メモリ・アクセス(DMA)コントローラ



このペリフェラルに関する詳細については、次のトレーニングも参照してください。

- システム設定コントローラ
- リセットおよびクロックコントローラ
- 電源コントローラ
- 割込みコントローラ

- 詳細については、次のWebページを参照：

- www.nxp.com
 - UM10204 I2Cバス仕様およびユーザマニュアル
- www.sbs-forum.org
 - システム管理バス(SMBus)仕様
- <http://www.powersig.org/>
 - PMBus™電源システム管理プロトコル仕様



life.augmented

詳細については、NXP Web サイトで I²C バス仕様とユーザマニュアルを参照してください。

SMBus 仕様は、Smart Battery System implementers forum で入手できます。

PMBus 電源システム管理プロトコル仕様は、Power Management Bus implementers forum で入手できます。