

STM32G0 - DMA

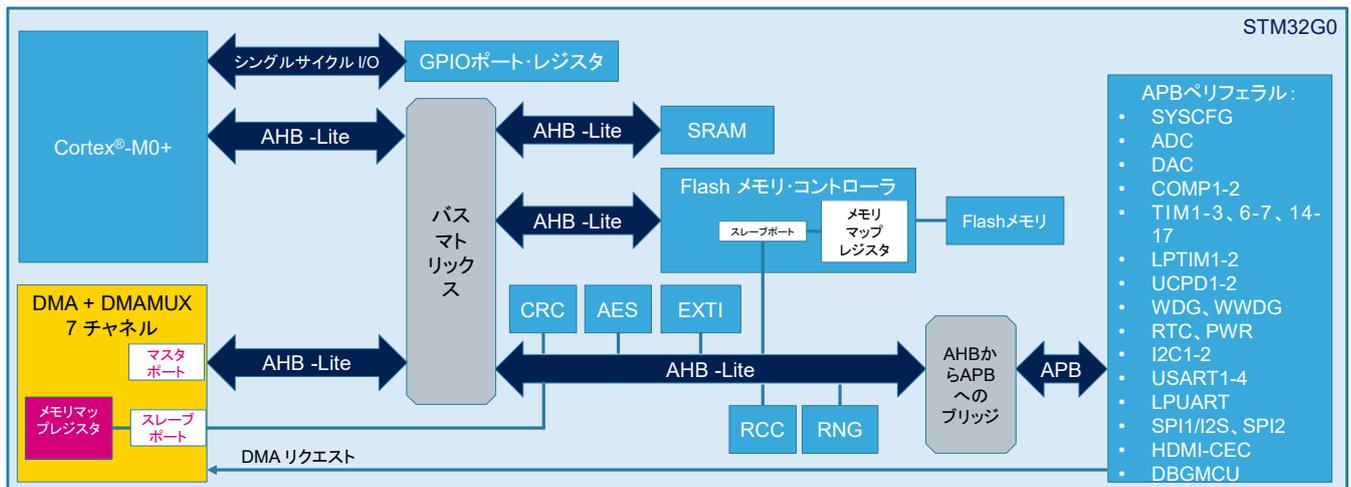
ダイレクト・メモリ・アクセス (DMA) コントローラ

レビジョン 1.0



STM32 ダイレクトメモリアクセスコントローラ (DMA) のプレゼンテーションへようこそ。ここでは、STM32 ペリフェラルデータ転送を処理するために広く使用されているこのモジュールの主な機能について説明します。

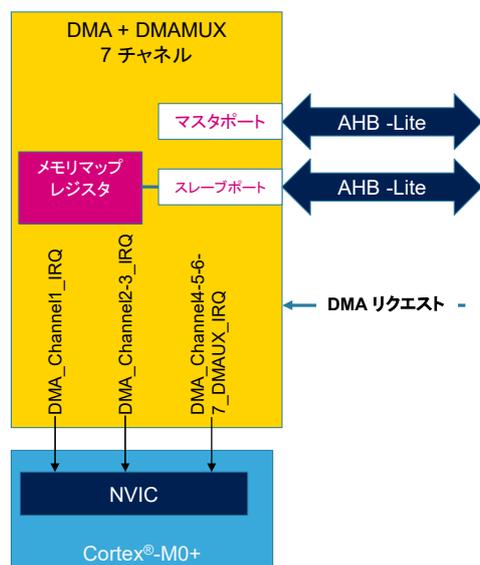
STM32G0



life.augmented

STM32G0 マイクロコントローラに組み込まれた直接メモリアクセス(DMA)は、ペリフェラルとメモリ間、およびメモリ間でハイスピードデータ転送を行うために使用します。DMAにより、CPUを動作させずに、データを高速で移動することができます。これによってCPUリソースを他の動作のために確保できます。DMAチャンネルは、次のようなメモリにマップされた場所にアクセスできます。

- AHB ペリフェラル(CRC 生成回路など)、
- AHB メモリ(SRAM など)、
- APB ペリフェラル(USART ペリフェラルなど)。



• DMAの機能

- AHBマスタバス
- 柔軟性の高い設定
- ハードウェアとソフトウェアの優先順位の管理
- 設定可能なデータ転送モード
 - ペリフェラルからペリフェラル、ペリフェラルからメモリ、メモリからペリフェラル、およびメモリからメモリの各モード

アプリケーション側の利点

- タイマ、ADC、および通信ペリフェラルのDMAサポート
- データ転送管理によるCPUの負荷を軽減
- シンプルな統合



DMA コントローラは 2 つの AHB-Lite ポートをサポートします。1 つは DMA チャンネルが使用するマスタポートで、メモリマップされたアドレス領域、メモリ、またはペリフェラルレジスタに DMA チャンネルが自律的にアクセスするために使います。もう 1 つは DMA コントローラ制御およびステータスレジスタへのアクセスを提供するスレーブポートです。

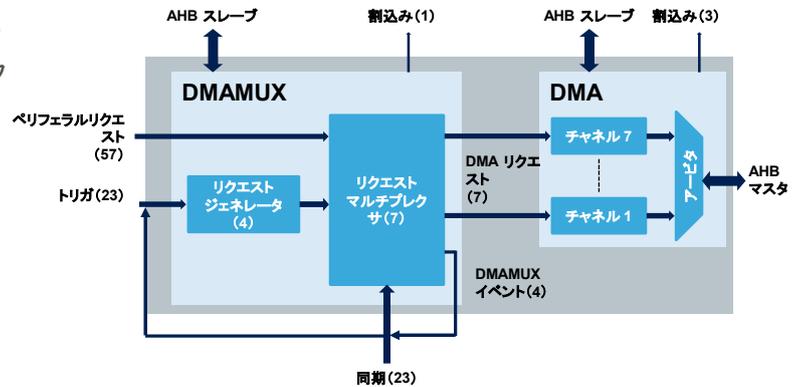
ほとんどの APB ペリフェラルは、DMA リクエストを発行するように設定できます。これは特に、通信ペリフェラルやコンバータ(ADC および DAC)に特に役立ちます。たとえば、ADC コントローラに注目してみましょう。これは、内部 FIFO に一時的に格納されているサンプルを取得します。これらのサンプルを SRAM のバッファに転送するために、STM32G0 は 2 つの方法を提供します。1 つは、ソフトウェアによって割り込みリクエストを発行して FIFO からメモリにサンプルを転送する方法、もう 1 つは DMA チャンネルを利用して FIFO を空にし内容を SRAM のバッファに転送する方法です。2 つ目のソリューションは、CPU の負担を大幅に軽減することができます。DMA コントローラには、ネスト化されたベクタ割り込みコントローラ(NVIC)に接続された 3 つの割り込み出力があります。

DMA リクエストバスは、APB ペリフェラルによって発行されたリクエストの集合です。これらのリクエストの DMA チャンネルへのマッピングは、DMA リクエストマルチプレクサ(DMAMUX)ユニットによって実行されます。

タイマイベントを使用して、周期的に DMA 転送をトリガすることも可能です。

• STM32G0 DMAの機能

- 1x DMAコントローラ
 - 7本の同時チャンネル(個別に設定可能)によるプログラム可能なブロック転送
 - プログラム可能なチャンネル・ベースの優先順位
 - AHBマスタ・ポート(バス・マトリックスに接続)を介したデータ転送
- 1x 新規の DMAリクエスト・マルチプレクサ(DMAMUX)
 - DMAリクエストのプログラム可能なマッピング(ペリフェラルなどから)
 - イベント・トリガ型および同期型のDMAリクエスト生成



DMA 転送の処理は、DMA リクエストマルチプレクサ (DMAMUX) と DMA コントローラの 2 つのユニットが担当します。

DMA コントローラは、転送元アドレスから転送先アドレスにデータを転送し、チャンネル間の優先順位を管理します。DMAMUX では、チャンネルにリクエストをマッピングすることが可能です。また、トリガと同期も処理します。DMAMUX については、専用のプレゼンテーションで説明します。

- 7本の個別に設定可能なチャンネル
 - 各チャンネルは、転送元と転送先の間には単方向転送リンクを備えている
 - 各ストリームでのハードウェア・リクエストまたはソフトウェア・トリガ
 - 優先順位はソフトウェアでプログラム可能(レベルが等しい場合はハードウェアによって優先順位が決まる)
- 独立した柔軟性の高いストリーム設定
 - 完全にプログラム可能な転送(データ・フォーマット、インクリメント・タイプ、およびアドレス)。
 - 独立したストリーム割込みフラグ(1/2転送、転送完了、および転送エラー)
 - 循環バッファのサポート
- エラーが発生した場合、欠陥のあるストリームは自動的に無効になる



DMA コントローラは、合計 7 本のチャンネルを搭載し、それぞれが多数のペリフェラルからのメモリアクセスリクエストを管理する役割を担っています。各チャンネルは柔軟性の高いハードウェアリクエストを備えており、ソフトウェアトリガもサポートしています。チャンネルのソフトウェアの優先順位はプログラム可能であり、レベルが等しい場合はハードウェアの優先順位が使用されます。チャンネルは個別に設定可能です。各チャンネルは、転送元と転送先の両方について、独自のデータフォーマット、インクリメントタイプ、およびデータアドレスを持っています。独立したチャンネル割込みフラグにより、1/2 転送、転送完了、および転送エラーイベントをトリガできます。転送エラーが発生した場合、障害のあるチャンネルは他のアクティブな DMA チャンネルに影響を与えることなく自動的に無効になります。

個々のDMAストリームの柔軟性

6

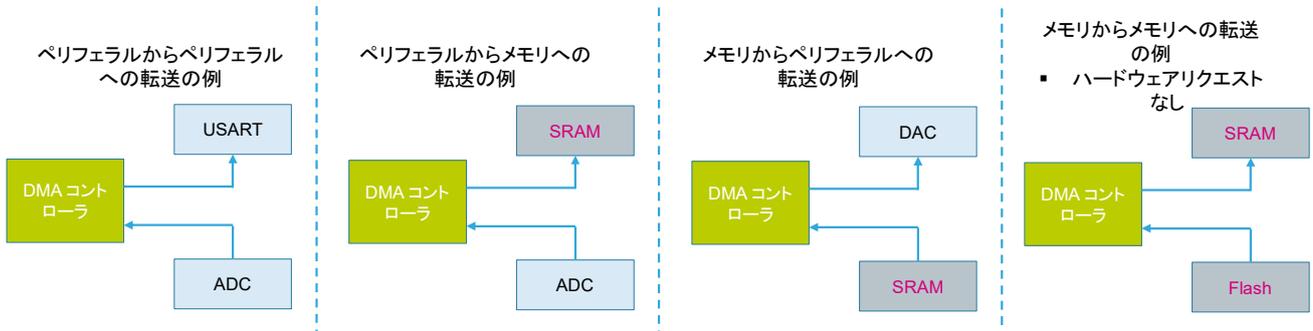
- プログラム可能な機能
 - 転送元と転送先で別々のデータサイズ(8/16/32ビット)
 - 転送元と転送先で別々の開始アドレス
 - 転送元と転送先で別々のポインタ・アドレス・インクリメント(連続インクリメント/固定アドレス)
 - プログラム可能な転送データ数:最大65,535リクエスト
- 循環モード
 - 循環バッファや連続したデータ・フローを処理
 - 転送元および転送先のアドレスを自動的に再ロード
 - データ転送サイズを自動的に再ロード



チャンネルごとに、転送元および転送先のデータサイズフォーマットを、8、16、または32ビットの packets に対して個別に設定可能です。転送元と転送先のアドレスおよびポインタのインクリメントも、個別に設定可能です。転送データサイズは、最大65535バイトまで事前にプログラムできます。データの連続フローをサポートするために、循環バッファモードが利用可能です。転送が完了すると、転送元と転送先のアドレスおよび転送されるデータの数が自動的に再ロードされます。

ストリーム転送管理

7



- ペリフェラルDMAリクエスト信号は、DMAリクエスト・ルータ(DMAMUX)を介してDMAコントローラ・ストリーム・リクエスト・ラインにルーティングされる



メモリからメモリモードでは、ハードウェアリクエストなしに、あるアドレスの場所から別のアドレスの場所への転送が可能です。ストリームを設定して有効にすると、すぐに転送が開始されます。ペリフェラルとの間でデータが転送される場合、選択されたペリフェラルからのハードウェアリクエストは、DMA ペリフェラルポートでのデータ転送をトリガするために使用されます。転送が完了すると、リクエストが確認応答されます。

プログラム可能なデータ幅、データの整列、

- PSIZEとMSIZEが等しくない場合、DMAはデータの整列を行う

転送元ポートの幅 = 8ビット
 転送先ポートの幅 = 32ビット
 データ転送回数 = 4



アドレス	データ [7:0]
0xFFFF_XXX0	B0
0xFFFF_XXX1	B1
0xFFFF_XXX2	B2
0xFFFF_XXX3	B3

アドレス	データ [31:0]
0xFFFF_XXX0	000000B0
0xFFFF_XXX4	000000B1
0xFFFF_XXX8	000000B2
0xFFFF_XXXC	000000B3

転送元ポートの幅 = 32ビット
 転送先ポートの幅 = 16ビット
 データ転送回数 = 4



アドレス	データ[31:0]
0xFFFF_XXX0	B3B2B1B0
0xFFFF_XXX1	B7B6B5B4
0xFFFF_XXX2	BBBAB9B8
0xFFFF_XXX3	BFBEBDBC

アドレス	データ [15:0]
0xFFFF_XXX0	B1B0
0xFFFF_XXX2	B5B4
0xFFFF_XXX4	B9B8
0xFFFF_XXX6	BD8C

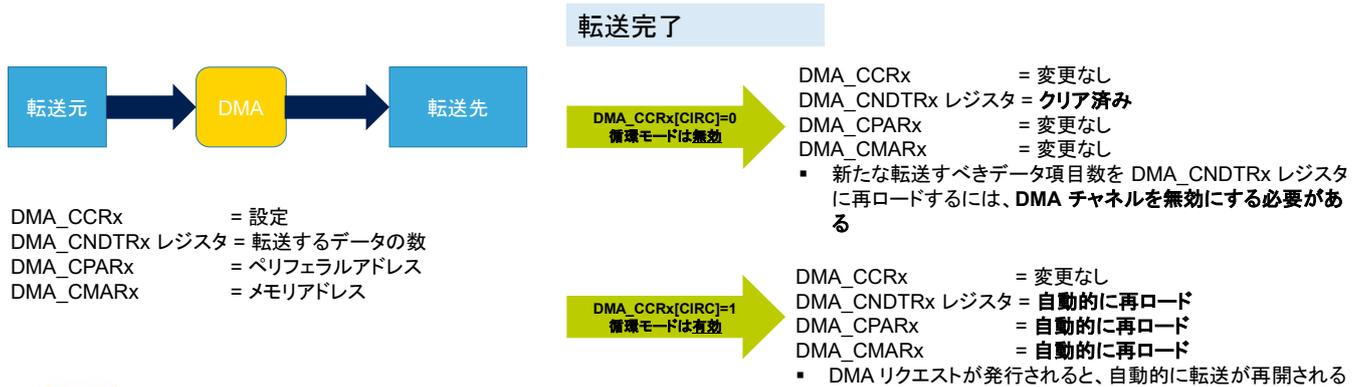


DMA コントローラは、データをパックまたはアンパックしません。転送元ポートが転送先ポートよりも狭い場合、データは転送先ポートの幅に基づいて転送先メモリで整列されます。左の例では、アライメントは 32 ビットです。そのため、転送元デバイスから受信した各バイトは、32 ビットワードアドレスに整列されます。転送元ポートが転送先ポートよりも広い場合、データは転送先ポートの幅に合うように切り詰められます。右の例では、転送元デバイスから受信した 32 ビットワードが切り詰められ、16 ビットの下位部分のみが転送先アドレスに書き込まれます。転送元と転送先でポイントがインクリメントされる場合、インクリメントはポート幅に等しくなります。

循環およびダブルバッファ・モード

• 循環モード:

- このモードでは、すべてのFIFO機能とDMAイベント(TC、HT、TE)が使用可能
- データ項目の数が自動的に再ロードされ、転送が再開される
- このモードはメモリからメモリへの転送では使用できない



DMA コントローラは循環モードをサポートしており、一度に転送するデータ項目の数を設定し、転送完了イベント後に転送を自動的に再開できます。

これは、ADC スキャンモードなどの連続転送をサポートするのに便利です。

循環モードがアクティブな場合、ソフトウェアから認識できない現在の転送元および転送先のアドレスを含む内部レジスタは、DMA_CPARx および DMA_CMARx レジスタから転送完了時に自動的に再ロードされます。



DMA ストリームリクエスト間の優先順位は、ソフトウェアによってプログラム可能です(最高、高、中、および低の 4 レベル)。レベルが等しい場合はハードウェアによって決まります(リクエスト 0 はリクエスト 1 よりも優先、など)です。

したがって、調停は 2 段階で実行されます。

第 1 段階では、同じ優先順位でプログラムされたすべてのチャンネルの中から勝者が選ばれます。この調停は、プログラム可能な優先順位レベルごとに 1 回ずつ、合計 4 回インスタンス化されます。番号が最も小さいチャンネルが、番号が最も大きいチャンネルよりも優先されます。

第 2 段階では、異なる優先順位でプログラムされたすべてのチャンネルの中から勝者が選ばれます。

チャンネル調停は、すべてのデータ転送間で再検討されます。

- 各チャネルの割込みイベント

割込みイベント	説明
1/2 転送	データ転送サイズの半分が完了したときにセットされる
転送完了	データ転送サイズのすべてが完了したときにセットされる
転送エラー	データ転送中にバスエラーが発生するとセットされる



各 DMA ストリームは、このような割込みイベントのグループを使用して設計されています。データの半分が転送されると、1/2 転送割込みフラグがセットされます。転送が完了すると、転送完了フラグがセットされます。データ転送中にエラーが発生すると転送エラーフラグがセットされます。

低消費電力モードでのDMA

12

モード	説明
RUN	アクティブ
低消費電力RUN	アクティブ
SLEEP	アクティブ。DMA割込みによりCPUをウェイクアップさせることができる
低消費電力SLEEP	アクティブ。DMA割込みによりCPUをウェイクアップさせることができる
STOP 0/STOP 1	クロックオフおよび停止。DMAレジスタ保持
STANDBY	パワーダウン状態です。DMAは、STANDBYモード終了後に再初期化する必要がある
SHUTDOWN	パワーダウン。DMAは、SHUTDOWNモード終了後に再初期化する必要がある



この表は、現在の電力モードに応じた DMA コントローラの状態を示しています。

SLEEP モードと低消費電力 SLEEP モードでは、DMA コントローラはアクティブなままであり、マイクロコントローラをウェイクアップするときに UART や I2C で受信したキャラクタをメモリに転送するために使用できます。

STM32F0との主な違い

13

- DMAコントローラは STM32F0マイクロコントローラに実装されているものと似ているが、DMAリクエスト・マルチプレクサ(DMAMUX)が追加されている

	STM32F0	STM32G0
DMA	2つのDMA	1つのDMA
DMAの機能	同じ	
DMAMUX	なし	はい



STM32G0には、ペリフェラルによって発行された転送リクエストを DMA チャンネルにマップする DMA リクエストマルチプレクサ(DMAMUX)が含まれています。

- 次のペリフェラルにリンクされているこれらのトレーニングを参照：
 - DMAリクエスト・マルチプレクサ (DMAMUX)



詳細については、DMA リクエストマルチプレクサ (DMAMUX) に関連するトレーニングスライドを参照してください。