



STM32G0 - EXTI

拡張割込み／イベント・コントローラ

レビジョン 1.0



STM32G0 拡張割込み／イベントコントローラのプレゼンテーションへようこそ。EXTI コントローラの機能について説明します。

- 34イベント／割込みライン
 - 19の設定可能なイベント
 - 15のダイレクト・イベント
- 独立マスクと設定

アプリケーション側の利点

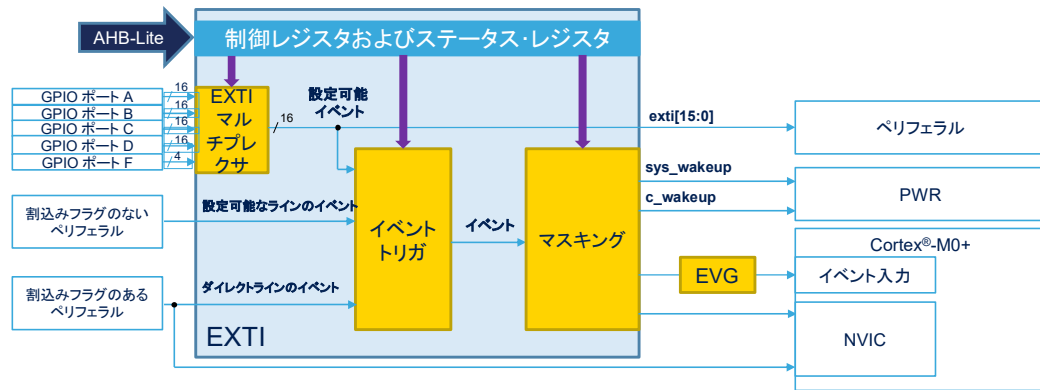
- 外部と内部のウェイクアップ・イベントと割込みを管理
- 設定可能なイベントに対するペンディング・フラグを提供



拡張割込み／イベントコントローラ(EXTI)は、最大 34 件の独立したイベントを提供します。これらは設定可能なイベントとダイレクトイベントの 2 つのカテゴリに分類されます。アプリケーションは、外部通信またはリクエストによってウェイクアップする STM32G0 の機能を利用して、低消費電力モードをよりスマートに使用できます。

EXTIブロック図

3



EVG: イベント発生回路



拡張割り込み／イベントコントローラのブロック図を示します。割り込み機能はないけれどもパルスの生成が可能なペリフェラルでは、設定可能なイベントが生成されます。EXTI コントローラは、割り込みの検出、マスクング、およびソフトウェアトリガを提供します。割り込みリクエストに対応したペリフェラルでは、ダイレクトイベントが生成されます。この場合、EXTI コントローラを使用して、CPU に対するイベントが生成され、システムウェイクアップがリクエストされます。

- STOPモードからのウェイクアップ、割込み、およびイベントの生成
 - 独立した割込みとイベント・マスク
- 設定可能なイベント
 - アクティブ・エッジの選択
 - 専用保留フラグ
 - ソフトウェアからトリガ可能
 - リンク先:
 - GPIO、PVD、およびand COMPx
- ダイレクト・イベント
 - 関連ペリフェラルから提供されるステータスフラグ
 - リンク先:
 - RTC、TAMP、I2C1、USARTx、CEC、LPUART1、LPTIMx、LSE_CSS および UCPDx

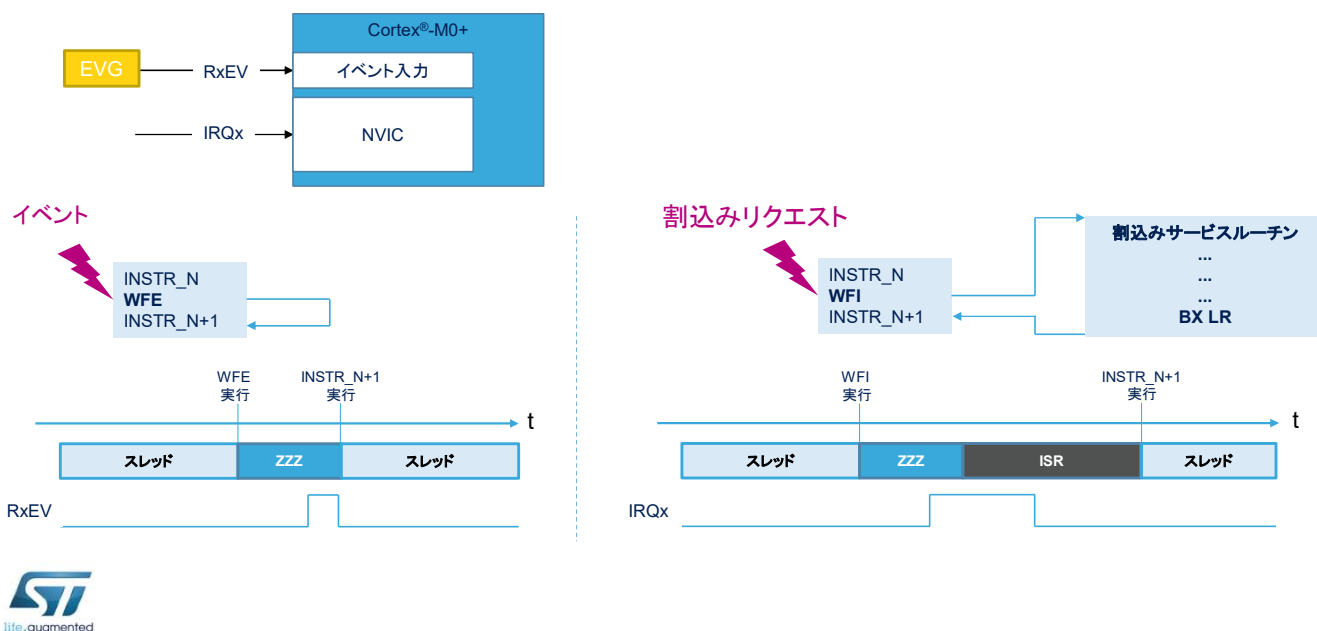


拡張割込みとイベントコントローラは、割込みとイベントを生成できるほか、STOP モードからプロセッサをウェイクアップできます。

設定可能なイベントは、GPIO、PVD およびコンパレータ COMP1 と COMP2 からの外部割込みとリンクされています。ダイレクトイベントは、RTC、タンパ、I2C1、USARTS 1 および 2、CEC、LPUART1、LPTIM 1 および 2、LSE、UCPD 1 および 2 とリンクされています。

Cortex[®]-M0+のイベントと割込みの比較

5



Cortex[®]-M0+ は、低消費電力状態に移行する次の 2 種類の方法をサポートしています。

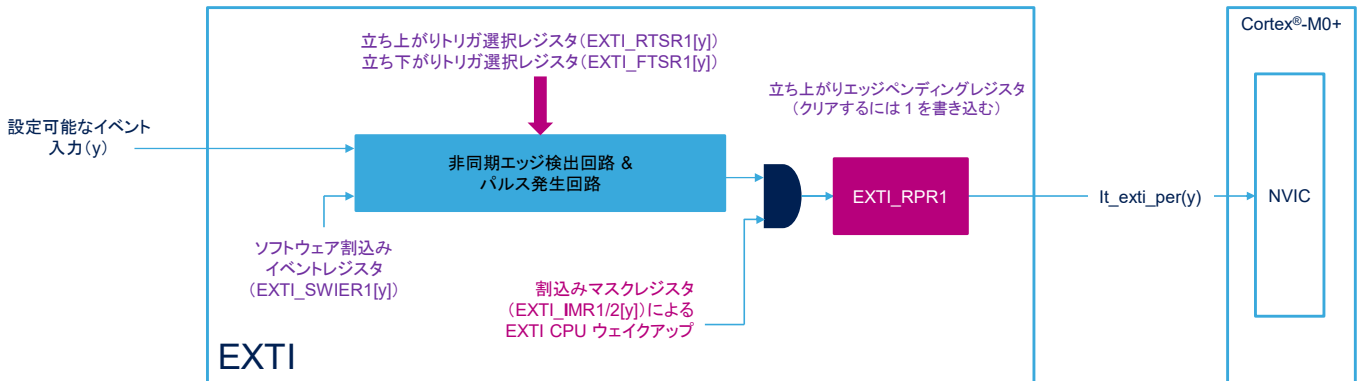
1. WFE (Wait For Event) 命令の実行
2. WFI (Wait For Interrupt) 命令の実行

左側のシーケンスに示すように、WFE の場合、ウェイクアップイベント後に実行される最初の命令は、次に続く命令 INSTR_N+1 です。

WFI を実装することにより、有効な割込みリクエストを受け取ったプロセッサは、割込みサービスルーチンにジャンプします。

割込みリクエストは WFE の終了条件ですが、RXEV で受け取ったイベントは WFI の終了条件ではありません。

- 設定可能なイベントを割込みリクエストとして使用:



この図は、設定可能なイベントのアクティブエッジを割込みリクエストに変換できるようにするさまざまなステージについて説明しています。

最初のステージは、EXTI_RTSTR1 と EXTI_FTSTR1 の 2 つのレジスタによって設定される非同期エッジ検出回路です。どちらのエッジも、場合によっては両方とも、選択できます。

ソフトウェアは、EXTI_SWIER レジスタの対応するビットをセットすることにより、設定可能なイベントをエミュレートできます。このビットは、ハードウェアによって自動的にクリアされます。

AND ゲートは、NVIC に対する割込みの生成をマスクまたは有効にするために使用されます。

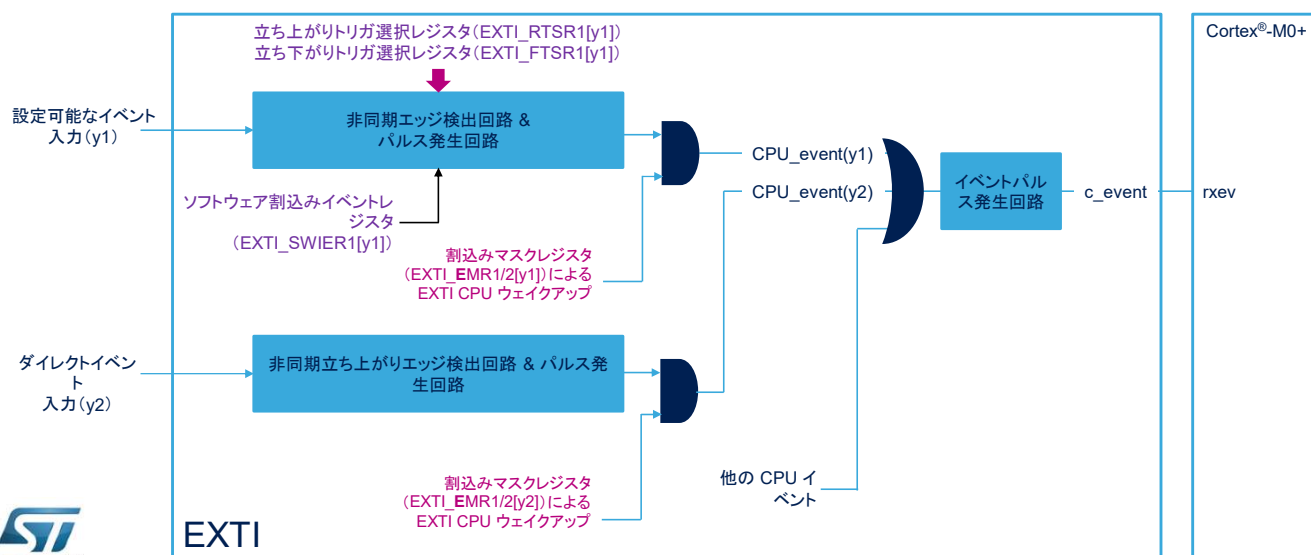
最後に NVIC に対して割込みが生成されると、EXTI_RPR1 レジスタにフラグがセットされます。このフラグによって、ソフトウェアは割込み原因を判定できます。

このフラグは、割込みサービスルーチンによってクリアされることを想定しています。

CPUイベントの生成

7

- 設定可能なイベントとダイレクト・イベントをCPUイベント・リクエストとして使用



この図は、設定可能なイベントのアクティブエッジを割込みリクエストに変換できるようにするさまざまなステージについて説明しています。

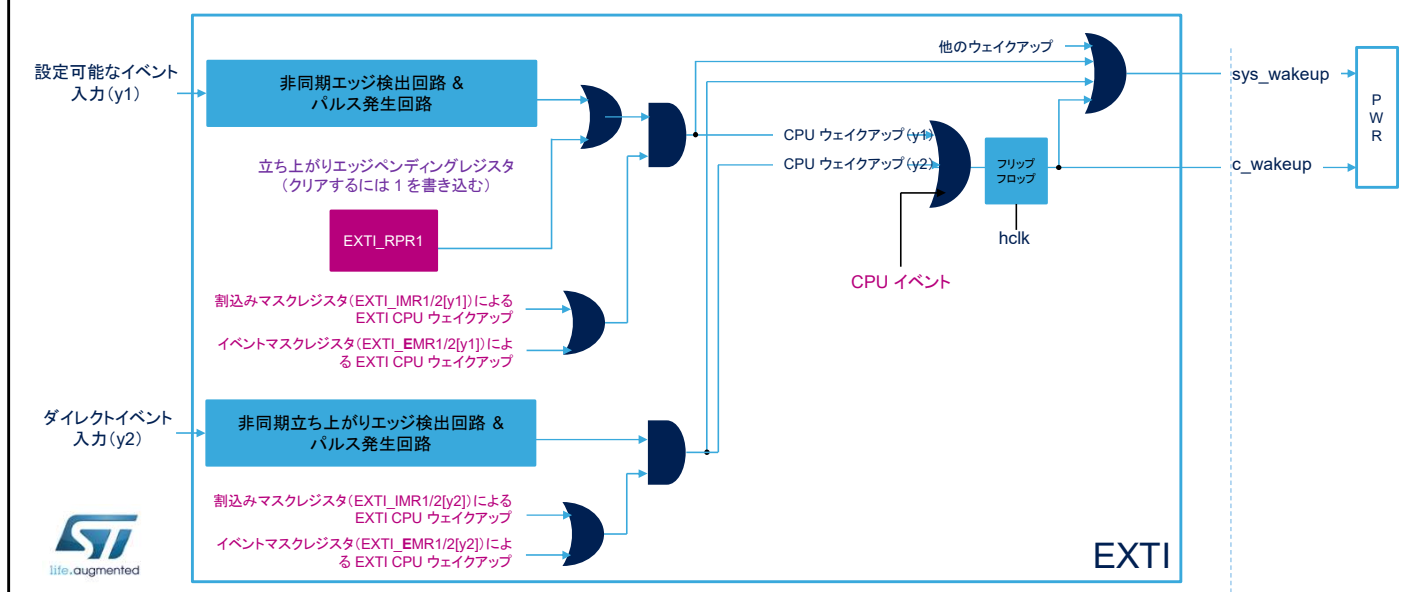
設定可能なイベントとダイレクトイベントはどちらも、CPU へのイベントをその rxev 入力に向けて発行するように設定できます。

割込みリクエストとは異なり、CPU には固有のイベント入力があるので、イベントパルス発生回路に入る前にすべてのイベントリクエストをまとめて論理和を取ります。

イベント生成のマスクに使用されるレジスタは EXTI_EMR であり、割込み生成のマスクに使用されるレジスタ EXTI_IMR とは異なります。

ウェイクアップ・イベントの生成

- 設定可能なイベントとダイレクト・イベントをコアおよびシステムに対するウェイクアップ・リクエストとして使用



EXTI ブロックによって生成される CPU ウェイクアップ信号は、PWR ブロックに接続され、システムクロックおよび CPU サブシステムのバスクロックをウェイクアップするために使用されます。

設定可能なイベントとダイレクトイベントはどちらも、ウェイクアップをリクエストできます。

非同期エッジ検出回路がアクティブエッジを検出する、または EXTI_RPR1 レジスタのフラグが 1 にセットされると、ウェイクアップが発生します。

その結果として、ウェイクアップのソースが設定可能なイベントである場合、ソフトウェアが EXTI_RPR1 レジスタのフラグをクリアしてウェイクアップリクエストを無効にすることが期待されます。ダイレクトイベントの場合、このフラグはペリフェラルユニット内にあります。

これらのフラグによって、ソフトウェアはウェイクアップの原因を見つけることができます。

割り込みまたはイベントのどちらかの生成が有効になると、ウェイクアップ指示がアサートされます。EXTI_IMR レジスタと EXTI_EMR レジスタを結合する OR ゲートを参照してください。

すべての CPU ウェイクアップ信号をまとめて論理和を取った後に、イベントリクエストとの論理和を取ります。

sys_wakeup は非同期であり、クロックをウェイクアップします。hclk が動作した後、同期した c_wakeup が生成されます。

ダイレクト・イベントによる 論理CPUウェイクアップのトリガ

- ダイレクト・イベントには関連するEXTI割込みがない
 - EXTIはシステム・クロックとCPUサブシステム・クロックのみをウェイクアップし、CPUウェイクアップ・イベントを発生させることができる
 - ダイレクト・ウェイクアップ・イベントに関連するペリフェラル同期割込みはCPUをウェイクアップする
- EXTIのダイレクト・イベントはCPUイベントを生成できる



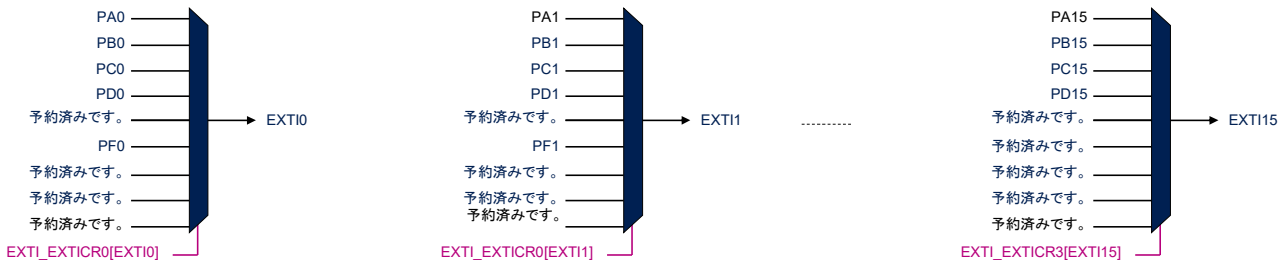
ダイレクトイベントは、EXTI コントローラを通じて CPU イベントを生成し、システムウェイクアップをトリガできます。

ダイレクトイベントのアクティブエッジは、立ち上がりエッジです。ダイレクトイベントは、NVIC に対する専用ラインがあるので、EXTI コントローラによる割込みリクエストのアサートに依存しません。

専用ラインがない場合、これまでのスライドで説明したのと同じ回路が実装されます。ダイレクトイベントは、イベント生成向けと割込み生成向けに別々にマスクできます。割込みマスクは、ウェイクアップマスクとしてのみ使用されます。

GPIOマルチプレクサをSYSCFGからEXTIに移動

10



- 異なるポートで同じ番号を持つ複数のGPIOパッドを、EXTIの設定可能なイベントとして同時に選択することはできません。



STM32G0 には 5 つの IO ポートがあります。ポート A から D は 16 ピン幅のポート、ポート F は 4 ピン幅のポートです。

GPIO ポートに関連する 16 の EXTI 設定可能イベントはそれぞれ、独立したマルチプレクサを持っています。EXTI マルチプレクサの出力は、他の IP をトリガするための EXTI ブロックからの出力信号として使用できます。EXTI マルチプレクサの出力は、EXTI_IMR および EXTI_EMR レジスタで定義されたマスクとは無関係に使用できます。

EXTIラインのマッピング

EXTIライン	ラインソース	ラインタイプ
0~15	GPIO	設定可能
16	PVD 出力	設定可能
17	COMP1 出力	設定可能
18	COMP2 出力	設定可能
19	RTC	ダイレクト
20	予約済みです。	ダイレクト
21	TAMP	ダイレクト
22	予約済みです。	ダイレクト
23	I2C1 ウェイクアップ	ダイレクト
24	予約済みです。	ダイレクト
25	USART1 ウェイクアップ	ダイレクト
26	USART2 ウェイクアップ	ダイレクト
27	CEC ウェイクアップ	ダイレクト
28	LPUART1 ウェイクアップ	ダイレクト
29	LPTIM1	ダイレクト
30	LPTIM2	ダイレクト
31	LSE_CSS	ダイレクト
32	UCPD1 ウェイクアップ	ダイレクト
33	UCPD2 ウェイクアップ	ダイレクト



この表は、EXTI ブロックのすべての入力を提供し、それぞれの入力について、設定可能なイベント入力であるかダイレクトイベント入力であるかを示します。