



STM32G0 - PWR

電源制御

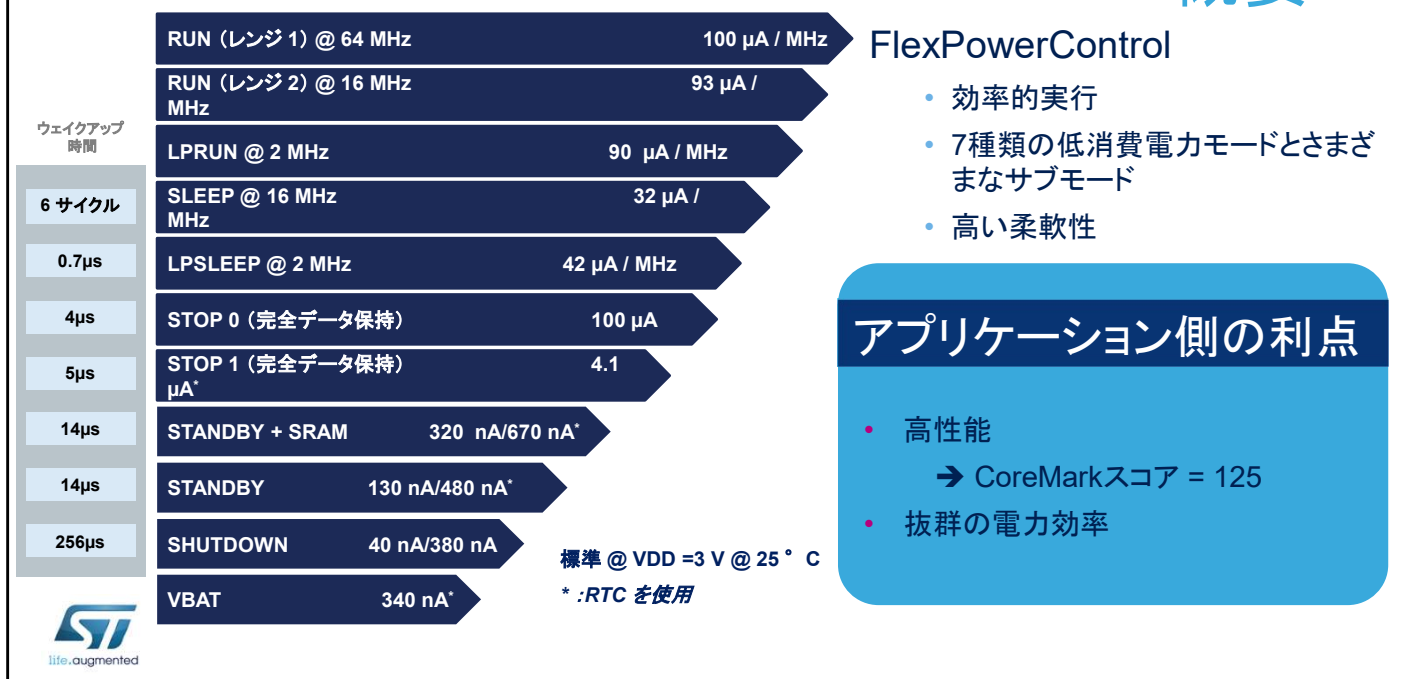
レビジョン 1.0



STM32G0 電源コントローラのプレゼンテーションへようこそ。
STM32G0 の電源管理機能とすべての低消費電力モードについてこのプレゼンテーションで説明します。

概要

2



STM32G0 デバイスが備える FlexPowerControl は、電力モード管理の柔軟性を高め、全体的なアプリケーション消費電流を一段と低減します。RUN モードは、最大 64 MHz で動作するシステムクロックをわずか 100 μ A/MHz でサポートできます。

16 MHzでは、消費電流はさらに低くなります : 93 μ A/MHz。STM32G0 デバイスは、低消費電力 RUN、SLEEP、低消費電力 SLEEP、STOP 0、STOP 1、STANDBY、および SHUTDOWN の 7 種類の主要な低消費電力モードをサポートしています。

各モードにさまざまな設定方法があり、さまざまなサブモードで使用できます。

また、STM32G0 デバイスは、VBAT と呼ばれるバッテリーバックアップドメインをサポートしています。

柔軟性の高い電源管理により、CoreMark スコアで 125 という高性能と抜群の電力効率の両方が実現されます。

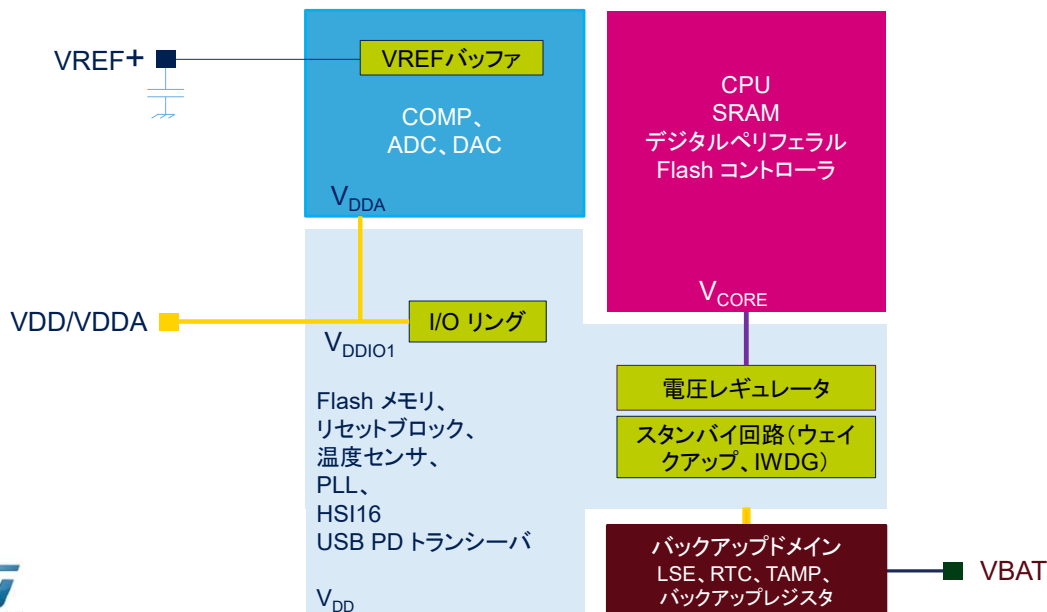
- 7種類の低消費電力モードと高速ウェイクアップ
 - I/Oウェイクアップでは40nAまで低減
 - 36KB RAM保持あり(@ 3.0V、25° C、RTC オフ)では 320nA まで低減
 - 多数のペリフェラルからウェイクアップ可能
- 最大周波数でのRUNモードで 100μA/MHz
- RTCとバックアップ・レジスタを備えた バッテリ・バックアップ・モード

アプリケーション側の利点

- アクティブなペリフェラル、要求性能、および必要なウェイクアップ・ソースに応じて消費電力を低減できる高い柔軟性
- バッテリ寿命の延長
- 外部シフトの削減によるBOMコストの節約



STM32G0 には、電源管理に関するさまざまな機能があります。複数の低消費電力モード。30 nA まで低減してもなお I/O からのイベントによりマイクロコントローラをウェイクアップできます。3.0V VDD 電源においてわずか 320 nA で、36 KB の SRAM を保持することができます。多くのペリフェラルが、さまざまな低消費電力モードからウェイクアップできます。Flash メモリから実行している場合、動的消費電流は 100 μA/MHz まで低減します。VBAT と呼ばれるバッテリーバックアップドメインがあり、RTC と特定のバックアップレジスタが含まれます。独立した電源を複数備えており、いくつかのペリフェラルに高い電圧を供給していても、マイクロコントローラの消費電力を低減できます。STM32G0 デバイスは多数の電力モードを備えているので、高い柔軟性で電力消費を最小化でき、アクティブなペリフェラル、要求性能、および必要なウェイクアップソースに応じて電力消費を調整できます。



STM32G0 デバイスには独立した電源が複数あり、異なる電圧に設定することも、互いに接続することもできます。主電源は VDD で、VBAT ドメインの部分を除くほとんどすべての I/O に電源を供給します。

VDD はまた、Flash メモリ、リセットブロック、温度センサ、およびすべての内部クロックソースに電源を供給します。さらに、ウェイクアップロジック、独立型ウォッチドッグを含むスタンバイ回路にも電源を供給します。

VDD は、V_{CORE} 電源を供給する電圧レギュレータに供給します。V_{CORE} は、デジタルペリフェラル、SRAM や Flash コントローラのほとんどに電圧を供給します。

V_{DDA} 電圧は VDD 電圧と同じであり、アナログペリフェラルに電圧を供給します。

VREF+ ピンは、A/D コンバータおよび D/A コンバータに基準電圧を提供し、アプリケーションの外部バッファ基準として使用できます。バックアップバッテリーは、VBAT ピンに接続し、バックアップドメインに電源を供給できます。

独立した電源供給によって電源と性能を最適化

- V_{DD} : 1.71~3.6V (パワーダウン時で1.6Vまで低減)
 - 他の独立した電源が提供される場合は、VDDの設定が必要
- V_{DDA} : 1.71~3.6V (パワーダウン時で1.6Vまで低減)
 - ADCまたはCOMPの使用時は最小1.62V
 - DAC使用時は最小1.8V
 - VREFBUF使用時は最小2.4V
- $V_{DDA} < 2V$ の場合は $V_{REF+} = V_{DDA}$ 、 $V_{DDA} > 2V$ の場合は $2V \sim V_{DDA}$
- 20バイトのバックアップ・レジスタを含むRTCブロックとTAMPブロックを含む電源ドメインの場合、 V_{BAT} は 1.55V~3.6V



life.augmented

主電源 VDD は、すべての電力モードで 1.71~3.6 V を供給してフル装備の動作を保証し、外付けの 1.8 V レギュレータによる供給も可能です。デバイスの機能は、パワーダウンリセットが生成される最小電圧 1.6 V まで保証されます。ペリフェラルがさまざまな電圧で動作できるように、他に独立した電源が提供されています。

アナログ電源 VDDA は常に VDD に接続されます。A/D コンバータまたはコンパレータを使用する場合、VDDA 電圧を 1.62 V より高くする必要があります。D/A コンバータを使用する場合、VDDA を 1.8 V より高くする必要があります。電圧リファレンスバッファを使用する場合、VDDA を 2.4 V より高くする必要があります。

バックアップドメインに VBAT で電源を供給する場合、VBAT を 1.55 V より高くする必要があります。バックアップドメインには、RTC、32.768 kHz LSE 外部オシレータ、および TAMP ブロック(20 バイトバックアップレジスタを含む)が含まれます。

アナログ性能を向上する独立した電圧基準

- VREF+: ADCおよびDAC用の基準電圧
 - 外部基準電圧または内部電圧基準バッファ(VREFBUF)のどちらかによって供給できる
 - VREF+ ピンと内部電圧基準は、ローピン・カウントのパッケージでは使用できない。
 - これらのパッケージでは、VREF+ ピンはVDDIにダブル・ボンディングされている
 - 内部電圧基準バッファは使用できず、無効にしておく必要がある



ADC と DAC の電圧基準は、外部供給電圧または内部リファレンスバッファのどちらかによって供給できます。

これにより、独立した基準電圧を供給することによってコンバータの性能を向上できます。

VREF+ ピンと内部電圧基準は、ローピンカウントのパッケージでは使用できません。

これらのパッケージでは、VREF+ ピンは VDD/VDDA にダブル・ボンディングされており、内部電圧バッファは無効のままにする必要があります。これらのパッケージでは、電圧基準は VDDA ピンから供給できます。

電源供給スーパーバイザ

7

安全で超低消費電力のリセット管理

- PORおよびPDRはSHUTDOWNモードを除くすべてのモードで常に有効
 - STOP 0/1およびSTANDBYモードでは、消費電力を減らすために周期的にアクティブにすることができる。このオプションは、ULPENビットによって有効化される
- ブラウンアウト・リセットは、BOR_ENオプション・ビットがセットされている場合、SHUTDOWNモードを除くすべてのモードで有効にできる
 - マイクロコントローラの電源電圧が選択されている閾値を下回ると、VDDスロープに関係なく、直ちにリセットされることを保証する
 - オプション・バイトBORR_LEV[1:0] およびBORF_LEV[1:0] により5つの閾値を選択、立ち上がりエッジと立ち下がりエッジに対して個別に設定可能。
- 電源電圧検出器は、STANDBYモードとSHUTDOWNモードを除くすべてのモードでアクティブ
 - 7つの閾値 + 外部ピン、立ち上がりエッジと立ち下がりエッジに対して個別に設定可能。



電源スーパーバイザは、安全で超低消費電力のリセット管理を保証します。

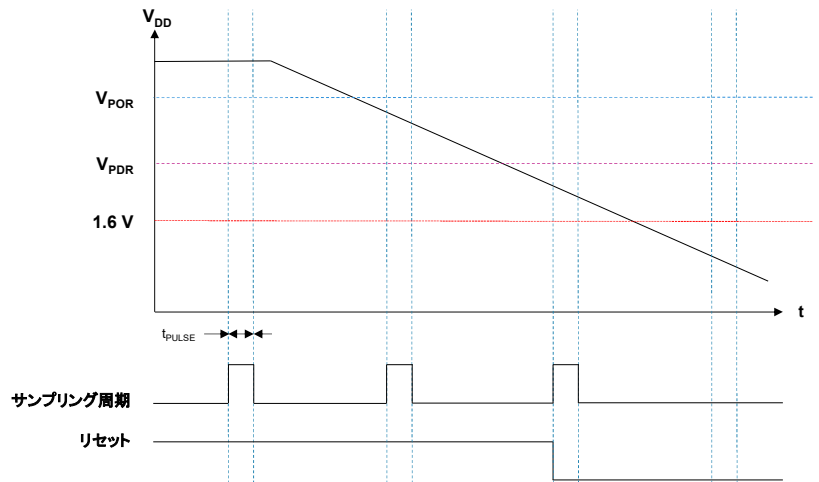
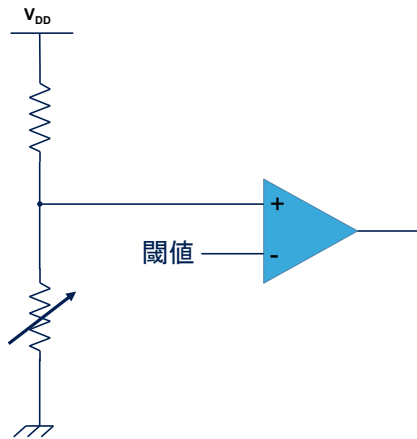
STM32G0 デバイスは、パワーオンリセット (POR) とパワーダウンリセット (PDR) を内蔵しており、SHUTDOWN モードを除くすべてのモードで常に有効です。

STM32G0 デバイスは、超低消費電力ブラウンアウトリセット (BOR) を内蔵しており、電源電圧を継続的に監視する代わりに、周期的に監視します。

BOR は、マイクロコントローラの電源電圧が選択されている閾値を下回ると、VDD スロープに関係なく、直ちにリセットが生成されることを保証します。2.0~2.95 V の 4 つの閾値は、立ち上がりエッジと立ち下がりエッジに対して個別に Flash メモリにプログラムされたオプションバイトによって選択できます。本機能を無効にして消費電力を節約することもできます。

電源電圧検出器 (PVD) は、VDD が選択されている閾値を跨いだときに割込みを生成できます。PVD は、STANDBY モードと SHUTDOWN モードを除くすべてのモードで有効にできます。立ち上がりエッジと立ち下がりエッジに対して個別に設定可能な 7 つの閾値を、ソフトウェアで選択できます。また、VREFINT と PVD_IN 外部ピンの比較も行うことができます。

- PDRとBORに必要な分周器ブリッジは周期的にのみ接続される



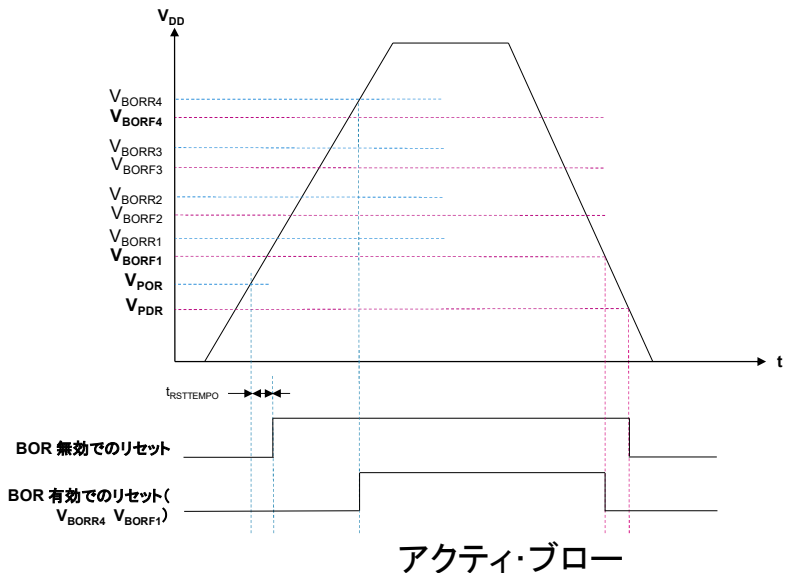
STM32G0 デバイスでは、リセット監視回路、BOR および POR/PDR を周期的なサンプリングモードで有効にできます。このモードを有効化するには、ULPEN ビットを 1 にセットします。

それらの機能に必要な抵抗ブリッジは、周期的に短時間だけ電力が供給されます。

その結果として、消費電力が低減されます。

ブラウンアウトおよびパワーオン／ダウンリセット

- ブラウンアウト・リセットでは立ち上がり立ち下りの閾値を個別に選択することができる
- POR/PDR は、SHUTDOWNモードを除き、常時ON
- BORは、オプション・バイトによって有効または無効にされる



電源リセット (BOR と POR) は、VBAT から電源を供給されている、RTC ブロックと TAMP ブロックおよび外部低速オシレータ LSE が含まれるバックアップドメインのレジスタを除く、すべてのレジスタをリセットします。

STANDBY モードが終了すると、メインレギュレータから電力が供給されるすべてのレジスタがリセットされます。

SHUTDOWN モードが終了すると、電源リセットが生成されます。

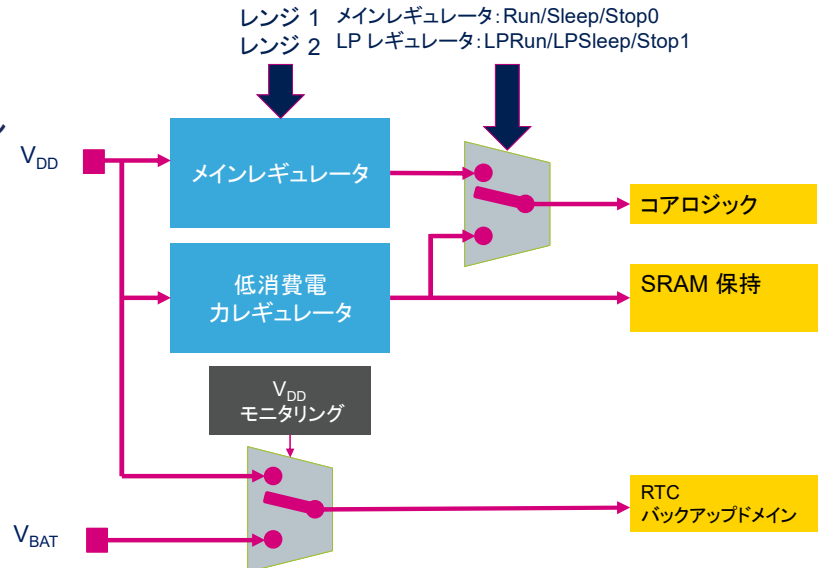
BOR が有効である場合、立ち上がり閾値および立ち下り閾値が個別に設定されたオプションバイトにより 4 つの BOR レベルを選択できます。

バックアップドメインリセットは、RCC バックアップドメイン制御レジスタで BDRST ビットがセットされている場合に発生します。VDD と VBAT の電源供給がオンのとき (ただし、以前電源供給がともにオフ状態であった場合) にも発生します。RTC レジスタと TAMP レジスタ、バックアップレジスタ、および RCC バックアップドメイン制御レジスタをリセットします。

電圧レギュレータ

10

- 2つの電圧レギュレータ
- メインレギュレータはダイナミック電圧スケーリング用の2つの電圧レンジを備えている。これらはRun、Sleep、およびStop 0モードで使用される
- 低消費電力(Low-power: LP)レギュレータは低消費電力Run、低消費電力SleepおよびStopモード用で、Standby時のRAMの保持にも使用される



STANDBY 回路およびバックアップドメイン以外のすべてのデジタル回路に電圧を供給する 2 つのリニア電圧レギュレータが組み込まれています。レギュレータ出力電圧(V_{CORE})は、性能と消費電力の要件に応じて、ソフトウェアによって 2 つの異なる値にプログラムすることができます。これはダイナミック電圧スケーリングと呼ばれます。

アプリケーションモードに応じて、 V_{CORE} は、RUN、SLEEP、STOP 0 モード向けにメイン電圧レギュレータから、または低消費電力 RUN、低消費電力 SLEEP、STOP 1 モード向けに低消費電力レギュレータのいずれかによって提供されます。STANDBY モードと SHUTDOWN モードではレギュレータはオフになっています。SRAM の内容が STANDBY モードで保持されている場合、低消費電力レギュレータはオンのままで、SRAM 電源を提供します。

RUNモード:レンジ 1

11

使用可能なペリフェラル

GPIO
DMA
BOR
PVD
USART
LP UART
I2C 1
I2C 2
SPI
ADC
DAC
COMP
温度センサ タイマ
LPTIM 1
LPTIM 2
IWDG
WWDG
SysTick タイマ
UCPD
RNG
AES
CRC
CEC



RUN モードでは、CPU にクロックが供給され、FLASH または SRAM メモリからプログラムを実行することができます。

レンジ 1では、システムクロックは最大 64 MHzで、レンジ 2 では最大 16 MHzです。

デフォルトでは、SRAM クロックは有効です。これは、ソフトウェアによって SLEEP モード中にゲートでオフすることができます。

すべてのペリフェラルは、レンジ 1 でアクティブにすることができます。

RUN モードの消費電流は、レンジ 1 の場合、25° Cで Flash メモリをオンにした状態で、100 μ A/MHz(@ 64MHz)です。

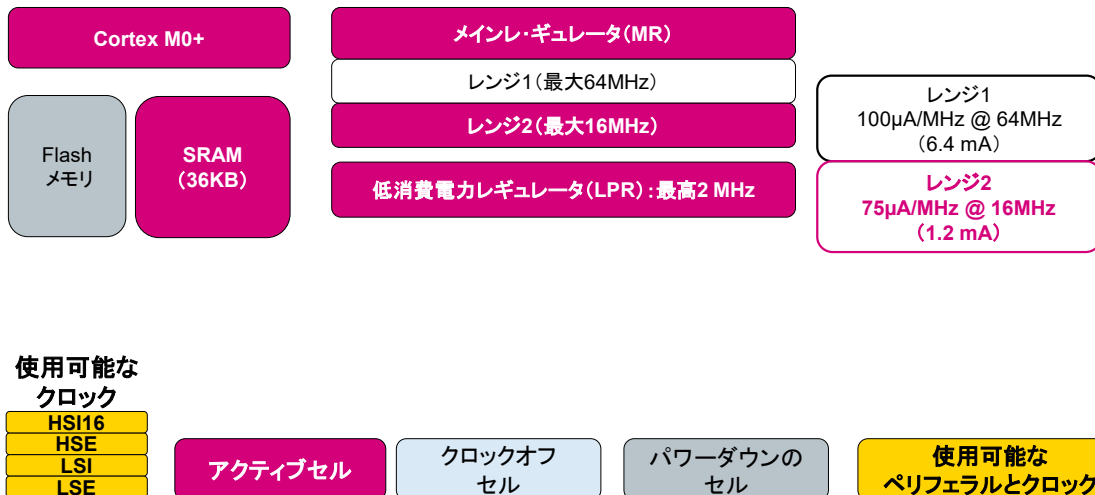
RUNモード:レンジ 2

12

例:SRAMメモリからの実行

使用可能な周辺デバイス

- GPIO
- DMA
- BOR
- PVD
- USART
- LP UART
- I2C 1
- I2C 2
- SPI
- ADC
- DAC
- COMP
- 温度センサ
- タイマ
- LPTIM 1
- LPTIM 2
- IWDG
- WWDG
- SysTick タイマ
- UCPD
- RNG
- AES
- CRC
- CEC



レンジ 2 では、すべての周辺デバイスをアクティブにすることができますが、FLASH メモリをプログラムまたは消去することはできません。

RUN モードの消費電流は、レンジ 2 の場合、Flash メモリをオフにした状態で、75 μ A/MHz (@ 16 MHz) です。



低消費電力RUNモード

13

使用可能な周辺デバイス

- GPIO
- DMA
- BOR
- PVD
- USART
- LP UART
- I2C 1
- I2C 2
- SPI
- ADC
- DAC
- COMP
- 温度センサ
タイマ
- LPTIM 1
- LPTIM 2
- IWDG
- WWDG
- SysTick タイマ
- UCPD
- RNG
- AES
- CRC
- CEC



Cortex M0+

Flash
メモリ

SRAM
(36KB)

使用可能な クロック

- HSI16
- HSE
- LSI
- LSE

アクティブセル

クロックオフ
セル

パワーダウンの
セル

使用可能な
周辺デバイスとクロック

例: Flashメモリからの実行

- メインレギュレータ(MR)
- レンジ1(最大64MHz)
- レンジ2(最大16MHz)

低消費電力レギュレータ(LPR): 最高 2MHz

Flashから
103 μ A/MHz @ 2MHz
(207 μ A)

SRAM から
79 μ A/MHz @ 2MHz
(159 μ A)

低消費電力 RUN モードでは、CPU にクロックが供給され、FLASH または SRAM からプログラムを実行することができ、さらに FLASH の電源を完全にオフにすることで電力を節約することができます。

システムクロックは 2 MHz に制限されています。メインレギュレータはオフに切り替えられ、デジタルブロックへの電源は低消費電力レギュレータによって供給されます。

低消費電力モードでは、すべての周辺デバイスをアクティブにすることができます。

RUNモードと低消費電力RUNモード

14

要求性能と消費電力の間の柔軟性

電圧範囲	SYSCLK	HSI16	HSE	PLL
レンジ1	最大64MHz	16MHz	48MHz	128MHz VCO max = 344MHz
レンジ2	最大16MHz	16MHz	16MHz	40MHz VCO max = 128MHz
低消費電力RUN	最大2MHz	分周器つきで 許可	分周器つきで 許可	禁止



RUNモードの電圧スケーリングおよび低消費電力RUNモードでは、要求性能と消費電力の間で柔軟な選択が可能です。RUNモードのレンジ1では、システムクロックは64MHzに制限され、内部／外部オシレータとPLLを使用できます。RUNモードのレンジ2では、システムクロックは16MHzに制限され、内部／外部オシレータとPLLを使用できますが、16MHzに制限する必要があります。低消費電力RUNモードでは、システムクロックは2MHzに制限する必要があります。

RUNモードと低消費電力RUNモード

15

- 各ペリフェラル・クロックをONまたはOFFに設定できる
 - リセット後、Flashインタフェース・クロックを除くすべてのペリフェラル・クロックはOFFである
 - RUNモードではSRAMクロックは常時ONである
- SRAMから動作している場合 (RUNまたは低消費電力 RUN) :
 - Flashメモリをパワーダウン・モードにすることができる (低消費電力RUNでのみ)
 - FlashインタフェースのクロックはOFFにすることができる
 - 割込みベクタをSRAMに再割り当てする必要がある



RUNモードと低消費電力RUNモードでは、各ペリフェラルクロックをONまたはOFFに設定できます。

デフォルトでは、Flashインタフェースクロックを除くすべてのペリフェラルクロックはOFFです。

RUNモードではSRAMクロックは常時ONです。

SRAMから動作している場合 (RUNまたは低消費電力RUNモード)、Flashメモリをソフトウェアでパワーダウンモードにすることができ、Flashクロックをスイッチオフできます。

Flashメモリは、スイッチオフされている間はアクセスできません。その結果としてCortex-M0+ベクタテーブルオフセットレジスタを使用して、割込みベクタをSRAMに割り当てる必要があります。

RUNモードと低消費電力RUNモード

16

- RUNモードでの消費電流は、いくつかのパラメータに依存：
 - 実行されたバイナリ・コード(プログラム自体 +コンパイラの影響)
 - メモリ内のプログラムの場所(実行コードのアドレスに応じる)
 - デバイスの設定(アプリケーションに応じる)
 - I/O ピンの読み込みとスイッチング・レート
 - 温度
 - FlashメモリまたはSRAMからの実行
 - Flashメモリから実行する場合: アクセラレータの設定(キャッシュ、プリフェッチ)
 - プリフェッチ + キャッシュオンでエネルギー効率が向上
 - SRAMから実行する場合:
 - Flashと比べてエネルギー効率が向上



RUN または低消費電力 RUN モードでの消費電流は、いくつかのパラメータに依存します。まず第一に、実行されるバイナリコード、つまりプログラム自体とコンパイラの影響です。次に、メモリ内のプログラムの場所、デバイスソフトウェアの設定、I/O ピンの読み込みとスイッチングレート、および温度に依存します

また消費電流は、コードが Flash メモリから実行されるか、SRAM から実行されるかにも依存します。Flash プリフェッチと命令キャッシュが有効になっている場合、エネルギー効率が向上します。Flash メモリは VDD 電源ドメインに属し、SRAM は Vcore 電源ドメインに属しているため、フラッシュから実行する方が SRAM からの実行よりも消費されます

SLEEPモードと低消費電力SLEEPモード

17

すべてのペリフェラルを使用可能、ウェイクアップ時間は最短

- コアは停止し、各ペリフェラル・クロックをゲートでオン／オフ可能
- **WFI** (Wait for Interrupt) または **WFE** (Wait for Event) を実行することにより移行
- このモードに移行する2つのメカニズム:
 - **Sleep Now**: マイクロコントローラはWFI/WFE命令の実行直後にSLEEPモードに移行する
 - **Sleep on Exit**: マイクロコントローラは最も優先順位の低い割り込みサービス・ルーチンの終了直後にSLEEPモードに移行する
 - SLEEPモードに移行する前にスタックがポップされず、次の割り込みの発生時にスタックがプッシュされないので実行時間が短縮される
- Cortex-M0+システム制御レジスタ [SLEEPONEXIT] により制御



17

SLEEPモードと低消費電力 SLEEPモードでは、すべてのペリフェラルを使用でき、ウェイクアップ時間は最短です。

これらのモードでは CPU は停止し、SLEEP／低消費電力 SLEEPモード中に、ソフトウェアで各ペリフェラルクロックをゲートでオン／オフするように設定できます。

これらのモードに移行するには、アセンブラ命令の WFI (Wait for Interrupt) または WFE (Wait for Event) を実行します。低消費電力 RUN モードで実行された場合、デバイスは低消費電力 SLEEPモードに移行します。

Cortex®-M0+ システム制御レジスタの SLEEPONEXIT ビットの設定に応じて、マイクロコントローラは、命令実行直後または最も優先順位の低い割り込みサブルーチンの終了直後に SLEEPモードに移行します。この最後の設定を選択した場合、低消費電力モードの終了時に、スタックをポップおよびプッシュする必要がなくなり、時間と消費電力を節約できます。ただし、スレッドモードが使用されなくなったため、Cortex®-M0+ ハンドラモードですべての計算を行う必要があります。

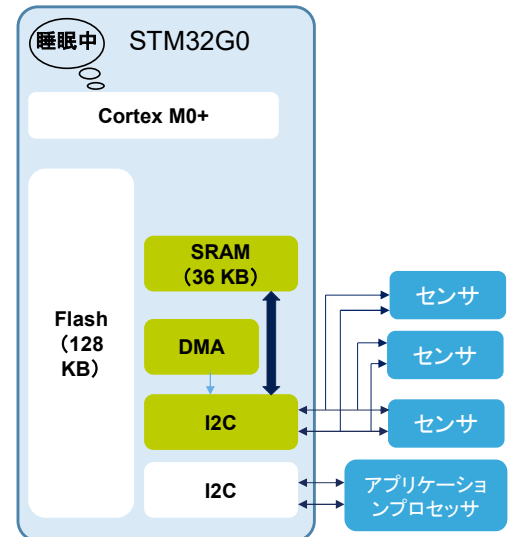
Batch Acquisition Mode (BAM)

18

通信ペリフェラルによるデータ転送を最適化したモード
他のデバイスは低消費電力で動作する

1. SLEEPモードでは、必要な通信ペリフェラル、DMA、およびSRAMのみが、クロックが有効となるように設定される
2. Flashメモリはパワーダウンモードになり、FlashクロックはSLEEPモード中はゲートでオフされる
3. SLEEPモードまたは低消費電力SLEEPモードのどちらかに移行する

➢ 低消費電力SLEEPモードでもI2Cクロックを16MHzに設定でき、1MHzの高速モードプラスをサポートできるU(S)ART/LPUARTクロックもHSI16に設定できる



Batch Acquisition Mode はデータ転送に最適化されたモードです。

SLEEPモードでは、必要な通信ペリフェラル、DMA、およびSRAMのみが、クロックが有効となるように設定されます。Flashメモリはパワーダウンモードになり、FlashメモリのクロックはSLEEPモード中はゲートでオフされます。

その後、SLEEPモードまたは低消費電力SLEEPモードのどちらかに移行できます。低消費電力SLEEPモードでもI2Cクロックを16MHzに設定でき、1MHzの高速モードプラスをサポートできます。USARTクロックとLPUARTクロックは、高速内部オシレータをベースにすることもできます。標準的なアプリケーションは、センサハブです。

SLEEPモード:レンジ1

19

使用可能な周辺デバイス

例:FlashメモリON

GPIO
DMA
BOR
PVD
USART
LP UART
I2C 1
I2C 2
SPI
ADC
DAC
COMP
温度センサ
タイマ
LPTIM 1
LPTIM 2
IWDG
WWDG
SysTick タイマ
UCPD
RNG
AES
CRC
CEC

睡眠中

Cortex M0+

メインレギュレータ(MR)

レンジ 1(最大 64 MHz)

レンジ 2(最大 16 MHz)

Flash メモリ

SRAM (36 KB)

低消費電力レギュレータ(LPR):最高 2 MHz

レンジ 1

25 μ A/MHz @ 64 MHz
(1.6 mA)

レンジ 2

25 μ A/MHz @ 16 MHz
(0.4 mA)

使用可能な
クロック

HSI16
HSE
LSI
LSE

アクティブセル

クロックオフセル

パワーダウンのセル

使用可能な
周辺デバイスとクロック



SLEEP モードでは、CPU クロックはオフとなります。

レンジ 1では、システムクロックは最大 64 MHzで、レンジ 2 では最大 16 MHzです。

デフォルトでは、SRAM クロックは有効です。これは、ソフトウェアによって SLEEP モード中にゲートでオフすることができます。

すべての周辺デバイスは、レンジ 1 でアクティブにすることができます。SLEEP モードの消費電流は、レンジ 1 の場合、Flash メモリをオンにした状態で、25 μ A/MHz(@ 64 MHz)です。

SLEEPモード:レンジ2

20

使用可能な周辺デバイス

- GPIO
- DMA
- BOR
- PVD
- USART
- LP UART
- I2C 1
- I2C 2
- SPI
- ADC
- DAC
- COMP
- 温度センサ
- タイマ
- LPTIM 1
- LPTIM 2
- IWDG
- WWDG
- SysTick タイマ
- UCPD
- RNG
- AES
- CRC
- CEC



睡眠中

Cortex M0+

Flash メモリ

SRAM (36 KB)

例: FlashメモリON ただしプログラムや消去はできない

メインレギュレータ(MR)

レンジ 1(最大 64 MHz)

レンジ 2(最大 16 MHz)

低消費電力レギュレータ(LPR):最高 2 MHz

レンジ 1
25 μ A/MHz @ 64 MHz
(1.6 mA)

レンジ 2
25 μ A/MHz @ 16 MHz
(0.4 mA)

使用可能なクロック

- HSI16
- HSE
- LSI
- LSE

アクティブセル

クロックオフセル

パワーダウンのセル

使用可能な周辺デバイスとクロック

レンジ 2 では、すべての周辺デバイスをアクティブにすることができますが、Flash メモリをプログラムまたは消去することはできません。

SLEEP モードの消費電流は、レンジ 2 の場合、Flash メモリをオンにした状態で、25 μ A/MHz(@ 16 MHz)です。

低消費電力SLEEPモード

21

使用可能な周辺デバイス

- GPIO
- DMA
- BOR
- PVD
- USART
- LP UART
- I2C 1
- I2C 2
- SPI
- ADC
- DAC
- COMP
- 温度センサ
タイマ
- LPTIM 1
- LPTIM 2
- IWDG
- WWDG
- SysTick タイマ
- UCPD
- RNG
- AES
- CRC
- CEC

例: Flashメモリ OFF

睡眠中

Cortex M0+

メインレギュレータ(MR)

レンジ 1(最大 64 MHz)

レンジ 2(最大 16 MHz)

Flash メモリ

SRAM
(36 KB)

低消費電力レギュレータ(LPR): 最高 2 MHz

Flash OFF、SRAM OFF
46.5 μ A/MHz @ 2 MHz
(93 μ A)

使用可能な
クロック

HSI16

HSE

LSI

LSE

アクティブセル

クロックオフセル

パワーダウンのセル

使用可能な
周辺デバイスとクロック



低消費電力 SLEEP モードでは、CPU クロックはオフで、ロジックは低消費電力レギュレータによって供給されます。システムクロックは最大 2 MHz です。

Flash メモリは、パワーダウンになるように設定できゲートでオフできます。SRAM もゲートオフすることができます。

すべての周辺デバイスをアクティブにすることができます。

低消費電力 SLEEP モードの消費電流は、Flash メモリを無効にした状態で、46.5 μ A/MHz(@ 2 MHz) です。

完全データ保持の最小消費電力モード、16MHzへのウェイクアップ時間が5 μ s

- SRAMおよびすべてのペリフェラル・レジスタが保持される
 - すべて的高速クロックは停止する
 - Flashをスイッチオフできる
- LSE (32.768kHz外部オシレータ)と LSI (32kHz内部オシレータ)は有効にできる
- さまざまなペリフェラルをアクティブにすることができ、それらはSTOPモードからウェイクアップできる
- ウェイクアップ時のシステム・クロックはHSI16(ウェイクアップ時間はRAM上では2 μ s、電力が供給されていないFlash上では5.5 μ s)
- STOP1は、メイン・レギュレータがオフの状態ではSTOP 0と同等であるため、消費電力は小さくなるが、ウェイクアップ時間は長くなる



STM32G0 デバイスは、2 つの STOP モード(STOP 0 と STOP 1)を備えています。これらは、完全データ保持であり、16 MHz の RUN モードへのウェイクアップ時間がわずか 2 μ s の最小消費電力モードです。

STOP モードでは、SRAM およびすべてのペリフェラルレジスタの内容が保持されます。

すべて的高速クロックが停止します。

32.768 kHz 外部オシレータと 32 kHz 内部オシレータを有効にできます。

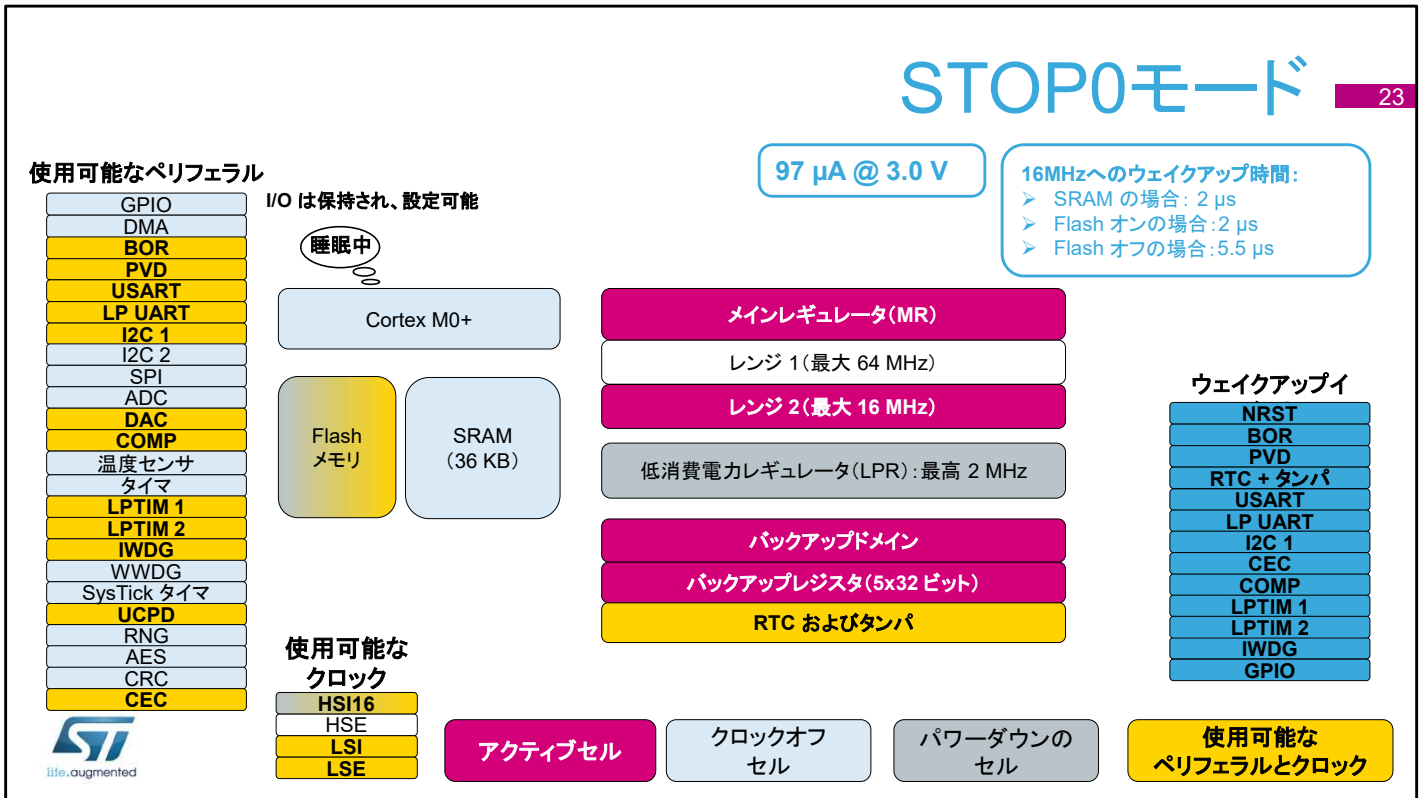
さまざまなペリフェラルをアクティブにすることができ、それらは STOP モードからウェイクアップできます。

ウェイクアップ時のシステムクロックは、16 MHz の内部高速オシレータであり、RAM からのウェイクアップ時間はわずか 2 μ s、FLASH からのウェイクアップ時間は 5 μ s です。ウェイクアップ時に SYSCLK に対する分周器の設定は保持されます。

STOP 1 は、メインレギュレータがオフに切り替えられた状態では、STOP 0 と同様です。

STOP0モード

23



電圧レギュレータは、メインレギュレータモードに設定されます。

VCORE ドメインのすべてのクロックが停止し、PLL、HSI16、および HSE オシレータが無効になります。

内部または外部の低速オシレータからクロックが供給されている RTC は、アクティブなままにできます。

ブラウンアウトリセットは常に有効になります。ほとんどの周辺機器クロックはゲートでオフされます。STOP 0 モードで機能する周辺機器は次の通りです：電源電圧検出器、デジタルアナログコンバータ、コンパレータ、独立型ウォッチドッグ、低消費電力タイマ、I2C、UART、低消費電力 UART。

すべての I/O からのイベントは、アクティブな周辺機器によって生成された割込みと同様に、STOP 0 モードからウェイクアップできます。I2C と UART、HDMI CEC または LPUART は、STOP モード中にウェイクアップ条件を認識するために HSI16 をオンにし、ウェイクアップフレームではない場合はフレーム受信後に HSI16 をオフにできます。この場合、HSI16 クロックはフレームをリクエストしている周辺機器に対してのみ伝達されます。

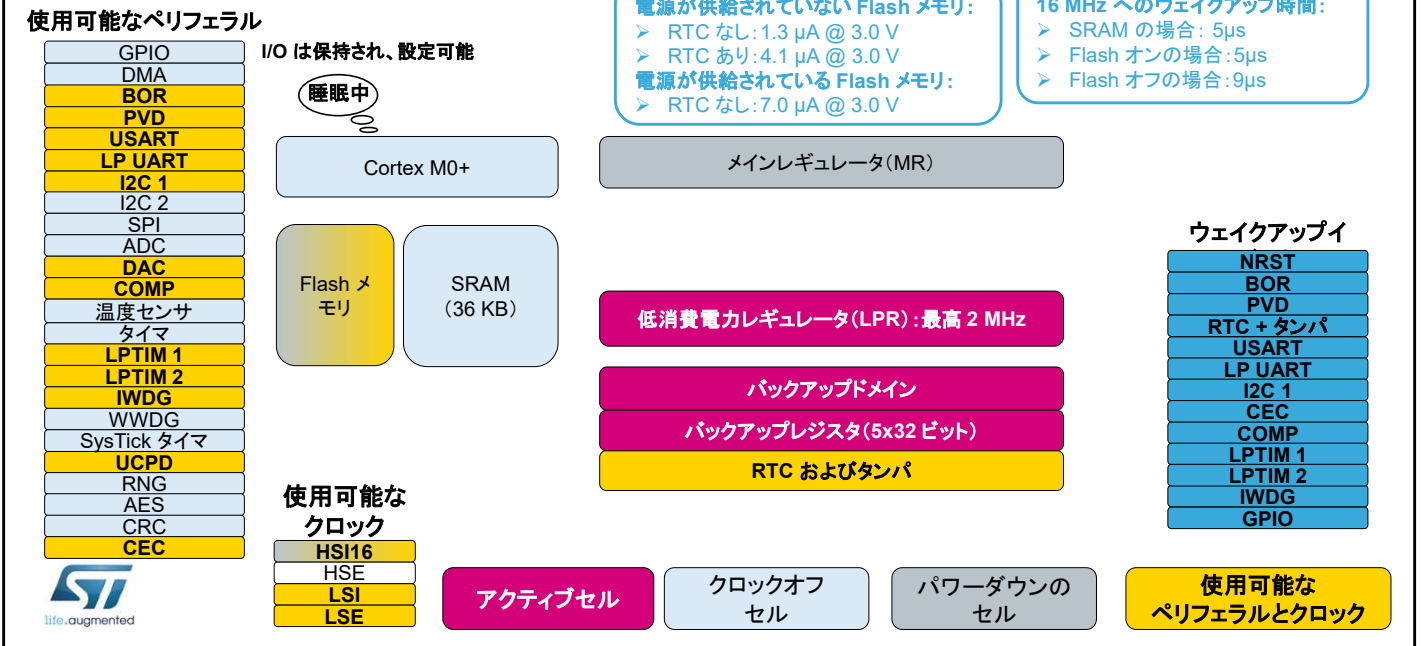
STOP 0 モードの消費電流 (typical, @ 3V) は、HSI が無効の場合 97 μ A、HSI が有効の場合 276 μ A です。

SRAM または電源が供給されている Flash メモリでの実行を想定した場合、ウェイクアップ時間は 2 μ s であり、ウェイクアップ時のシステムクロックは、16 MHz の HSI です。

最初に電源が供給されていない Flash から実行する場合は 5.5 μ s です。

Flash メモリと HSI16 は設定可能であり、停止または有効状態を維持できます。

STOP1モード



STOP 1 モードは STOP 0 と非常に似ていますが、メインレギュレータが停止し、低消費電力レギュレータに置き換えられるため、電力値がはるかに低くなります。

RTC 未使用時の STOP 1 モードの消費電流は、Flash に電源が供給されておらず RTC が無効になっている場合、1.3 μ A (typical、@ 3V) です。

ウェイクアップ時のシステムクロックが HSI 16MHz で、レギュレータのレンジが 1 または 2 の場合、ウェイクアップ時間は 5 μ s です。

Flash メモリと HSI16 は設定可能であり、停止または有効状態を維持できます。

STOPモードの比較

25

	STOP0	STOP1
	25 °C、3 V	
消費電流	97 μ A	RTC が無効の場合は 1.3 μ A
16 MHz へのウェイクアップ時間	5.5 μ s (最初にパワーダウンされている Flash メモリ) RAM 上で 2 μ s	9 μ s (最初にパワーダウンされている Flash メモリ) RAM 上で 5 μ s
ウェイクアップクロック	16 MHz の HSI16	
レギュレータ	メインレギュレータ	低消費電力レギュレータ
	RTC、I/O、BOR、PVD、COMP、IWDG	
ペリフェラル	2 LP TIMER 1 LP UART (開始、アドレス一致またはバイト受信) 2 U(S)ARTx (開始、アドレス一致またはバイト受信) 1 I2C (アドレス一致)	



STOP モードを比較した場合：

STOP 0 モードは STOP 1 モードより消費電流は大きくなりますが、ウェイクアップ時間は短く、アクティブなペリフェラルの数は多くなります。

STOP 0 モードでは、メインレギュレータが有効になり、RAM から再起動する際に 2 μ s という非常に短いウェイクアップ時間が実現されますが、STOP 1 よりも消費電流が高くなります。

I2C アドレス認識は、両方の STOP モードで機能し、アドレス一致時にウェイクアップイベントを生成できます。

UART および LPUART バイト受信は、両方の STOP モードで機能し、開始検出、バイト受信、またはアドレス一致時にウェイクアップイベントを生成できます。

内部または外部の低速オシレータからクロックが供給されている場合または外部ピンからクロックが供給されている場合、低消費電力タイマはマイクロコントローラをそのすべてのイベントでウェイクアップできます。

SRAMの保持、VBATへの切り替え、およびI/O制御が行われる最小消費電力モード

- デフォルトの場合: SRAMもレジスタも保持されない(パワーダウン時の電圧レギュレータ)
 - 20 バイトのバックアップレジスタは常に保持される
- SRAM全体(36KB)の保持が可能
- 超低消費電力(Ultra Low Power: ULP) BORを設定可能: VDDの傾きに関わらず安全にリセット、ULPモードによりグリッチのないアプリケーションの消費電力を低減
- 各 I/Oはプルアップまたはプルダウンに設定可能
 - PWR_CR3レジスタでAPCが設定されている場合、PWR_PUCRx/PWR_PDCCRx レジスタ(x = A、B、...、F)が適用される
 - 外部コンポーネントの入力状態を制御可能
- 5本のウェイクアップ・ピン: 各ウェイクアップ・ピンの極性を設定可能



- ウェイクアップ・クロックは、16MHzのHSI16

STANDBY モードは、SRAM の 36 KB を保持でき、VDD から VBAT への自動切り替えをサポートし、独立したプルアップ／プルダウン回路で I/O レベルを設定できる、最小消費電力モードです。

デフォルトで電圧レギュレータはパワーダウンモードであり、SRAM の内容とペリフェラルレジスタは失われます。20 バイトバックアップレジスタは常に保持されます。

超低消費電力のブラウンアウトリセット(BOR)は、STANDBY モードで使用できます。パワーダウンリセットは常時 ON であり、VDD の傾きに関係ない安全なリセットを保証します。

各 I/O は、プルアップまたはプルダウンのあり／なしを設定でき、この設定は APC 制御ビットによって適用および解除されます。これにより、STANDBY モード中でも外部コンポーネントの入力状態を制御できます。

5本のウェイクアップピンが使用可能で、デバイスを STANDBY モードからウェイクアップできます。5本のウェイクアップピンそれぞれの極性を設定可能です。

ウェイクアップクロックは周波数 16 MHz の HSI です。

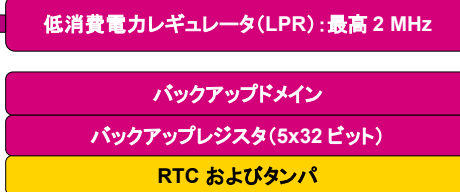
SRAMを使用したSTANDBYモード

27

使用可能な周辺デバイス

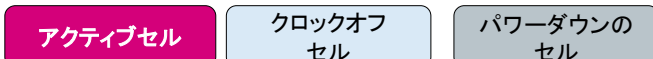
GPIO
DMA
BOR
PVD
USART
LP UART
I2C 1
I2C 2
SPI
ADC
DAC
COMP
温度センサ
タイマ
LPTIM 1
LPTIM 2
IWDG
WWDG
SysTick タイマ
UCPD
RNG
AES
CRC
CEC

I/O を設定可能
プルアップのあり/なし
プルダウンのあり/なし



使用可能なクロック

HSI16
HSE
LSI
LSE



ウェイクアップイ

NRST
BOR
PVD
RTC + タンパ
USART
LP UART
I2C 1
CEC
COMP
LPTIM 1
LPTIM 2
IWDG
GPIO (WKUP ピン)

使用可能な周辺デバイスとクロック

RTC なし: 330 nA @ 3.0 V
RTC あり: 680 nA @ 3.0 V

16 MHz へのウェイクアップ時間:
Flash メモリの場合: 15µs



SRAM を使用した STANDBY モードでは、メインレギュレータがパワーダウンし、低消費電力レギュレータは内容を保持するために SRAM に電源を供給します。

内部または外部の低速オシレータからクロックが供給されている RTC は、アクティブなままにできます。

ブラウンアウトリセットは常に有効にできます。独立型ウォッチドッグは、STANDBY モードでも有効にできます。

リセット、ブラウンアウトまたはパワーダウンリセット、RTC とタンパ検出、独立型ウォッチドッグ、および 5 本のウェイクアップピンに対するイベントが発生すると、マイクロコントローラは STANDBY モードを終了させることができます。

RTC 未使用時における SRAM を使用した STANDBY モードの消費電流は約 330 nA (typical, @ 3V) です。ウェイクアップ時間は約 15 µs です。

SRAMを使用しないSTANDBYモード

使用可能な周辺デバイス

GPIO
DMA
BOR
PVD
USART
LP UART
I2C 1
I2C 2
SPI
ADC
DAC
COMP
温度センサ タイマ
LPTIM 1
LPTIM 2
IWDG
WWDG
SysTick タイマ
UCPD
RNG
AES
CRC
CEC

I/O を設定可能
プルアップのあり/なし
プルダウンのあり/なし

Cortex M0+

メインレギュレータ(MR)

Flash メモリ

SRAM (36 KB)

低消費電力レギュレータ(LPR): 最高 2 MHz

バックアップドメイン

バックアップレジスタ(5x32 ビット)

RTC およびタンパ

使用可能なクロック

HSI16
HSE
LSI
LSE

アクティブセル

クロックオフセル

パワーダウンのセル

使用可能な周辺デバイスとクロック

RTC なし: 130 nA @ 3.0 V
RTC あり: 480 nA @ 3.0 V

16 MHz へのウェイクアップ時間:
Flash メモリの場合: 15µs

ウェイクアップイベント

NRST
BOR
PVD
RTC + タンパ
USART
LP UART
I2C 1
CEC
COMP
LPTIM 1
LPTIM 2
IWDG
GPIO (WKUP ピン)



SRAM 保持なしの STANDBY モードでは、メインと低消費電力の両方のレギュレータがパワーダウンされます。

ウェイクアップイベントと使用可能な周辺デバイスおよびウェイクアップソースは、SRAM を使用した STANDBY モードの場合と同じです。

40nAの最小消費電力モード

- 次の点を除いてSTANDBYモードと同様：
 - 電力監視なし: BORとPDRなし、VBATへの切り替えなし
 - 電源が1.6Vを下回った場合、製品の状態は保証されない
 - LSIなし、IWDG なし(LSE でクロック・セキュリティ・チェックを行わない)
 - SHUTDOWNモード終了時にPORリセットを生成
 - バックアップ・ドメインを除くすべてのレジスタがリセットされる
 - パッド上でリセットを生成
- 20バイト・バックアップ・レジスタを保持
- ウェイクアップ・ソース: 5本のウェイクアップピン、RTC
- ウェイクアップ・クロックは16MHzのHSI



SHUTDOWN モードは、3.0 V でわずか 40 nA で動作する、STM32G0 の最小消費電力モードです。

STANDBY モードに似ていますが、電力監視は行われず、パワーダウンリセットは無効であり、VBAT への切り替えはサポートされていません。したがって、電源が 1.6 V を下回った場合、製品の状態は保証されません。

LSI は使用できず、その結果として独立型ウォッチドッグも使用できません。

デバイスが SHUTDOWN モードを終了すると、電源リセットが生成されます。バックアップドメインのレジスタを除くすべてのレジスタがリセットされ、パッド上でリセット信号が生成されます。SHUTDOWN モードでは、20 バイトバックアップレジスタは保持されます。

ウェイクアップソースは、5 本のウェイクアップピンと RTC イベント(タンパを含む)です。

SHUTDOWN モード終了時のウェイクアップクロックは、16 MHz の HSI です。

SHUTDOWNモード

30

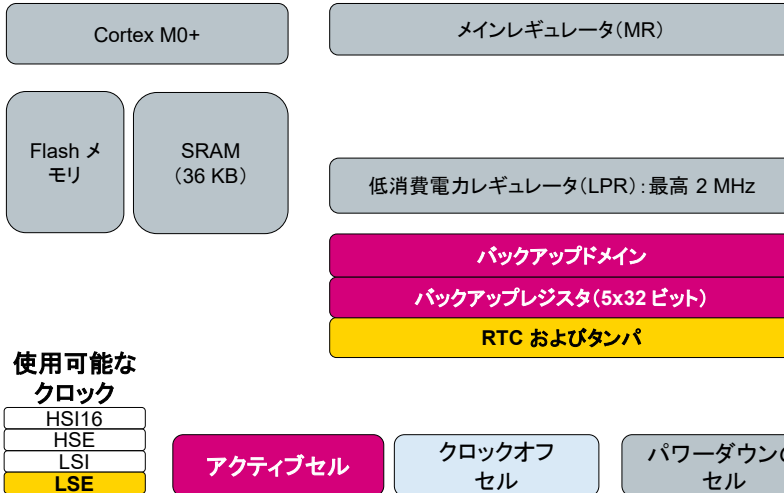
使用可能なペリフェラル

GPIO
DMA
BOR
PVD
USART
LP UART
I2C 1
I2C 2
SPI
ADC
DAC
COMP
温度センサ タイマ
LPTIM 1
LPTIM 2
IWDG
WWDG
SysTick タイマ
UCPD
RNG
AES
CRC
CEC

I/O を設定可能
プルアップのあり/なし
プルダウンのあり/なし
ただし、SHUTDOWN を終了するとフローティングが発生

RTCなし: 40nA @ 3.0V
RTCあり: 350nA @ 3.0V

16MHz へのウェイクアップ時間:
Flashメモリの場合: 250µs



ウェイクアップイ

NRST
BOR
PVD
RTC + タンパ
USART
LP UART
I2C 1
CEC
COMP
LPTIM 1
LPTIM 2
IWDG
GPIO (WKUP ピン)

使用可能な クロック

HSI16
HSE
LSI
LSE

アクティブセル

クロックオフ
セル

パワーダウンの
セル

使用可能な
ペリフェラルとクロック



SHUTDOWN モードでは、メインレギュレータおよび低消費電力レギュレータがパワーダウンされます。
外部の低速オシレータからクロックが供給されている RTC は、アクティブなままにできます。
ブラウンアウトリセットは無効になります。外部の低速クロックのみを有効にできます。
ウェイクアップイベントは、RTC とタンパのイベント、リセット、および 5 本のウェイクアップピンです。
RTC 未使用時における SHUTDOWN モードの消費電力は約 40 nA (typical、@ 3V) です。ウェイクアップ時間は約 250 µs です。

低消費電力モードの概要

モード	レギュレータ	CPU	Flash	SRAM	クロック	ペリフェラル	ウェイクアップ時間
RUN	MR レンジ 1	可能	オン ⁽¹⁾	オン	任意	すべて	N/A
	MR レンジ 2					すべて	
LPRun	LPR	可能	オン ⁽¹⁾	オン	任意 PLL を除く	すべて	
SLEEP	MR レンジ 1	不可	オン ⁽¹⁾	オン ⁽²⁾	任意	すべて	11 サイクル
	MR レンジ 2					任意の割込みまたはイベント	
LPSleep	LPR	不可	オン ⁽¹⁾	オン ⁽²⁾	任意 PLL を除く	すべて 任意の割込みまたはイベント	11 サイクル
STOP 0	MR	不可	オフ	オン	LSE/LSI	リセットピン、すべての I/O BOR、PVD、RTC、IWDG、COMP、 DAC、USARTx、LPUART、I2C、 LPTIMx、UCPD、CEC	2 μs RAM 5.5 μs Flash メモリ
STOP 1	LPR						5 μs RAM 9 μs Flash メモリ
STANDBY	LPR	ダウン	オフ	SRAM オン	LSE/LSI	リセットピン、5 本の WKUPx ピン BOR、RTC、IWDG	14 μs
	オフ			SRAM ダウン			
SHUTDOWN	オフ	ダウン	オフ	ダウン	LSE	リセットピン、5 本の WKUPx ピン RTC	258 μs

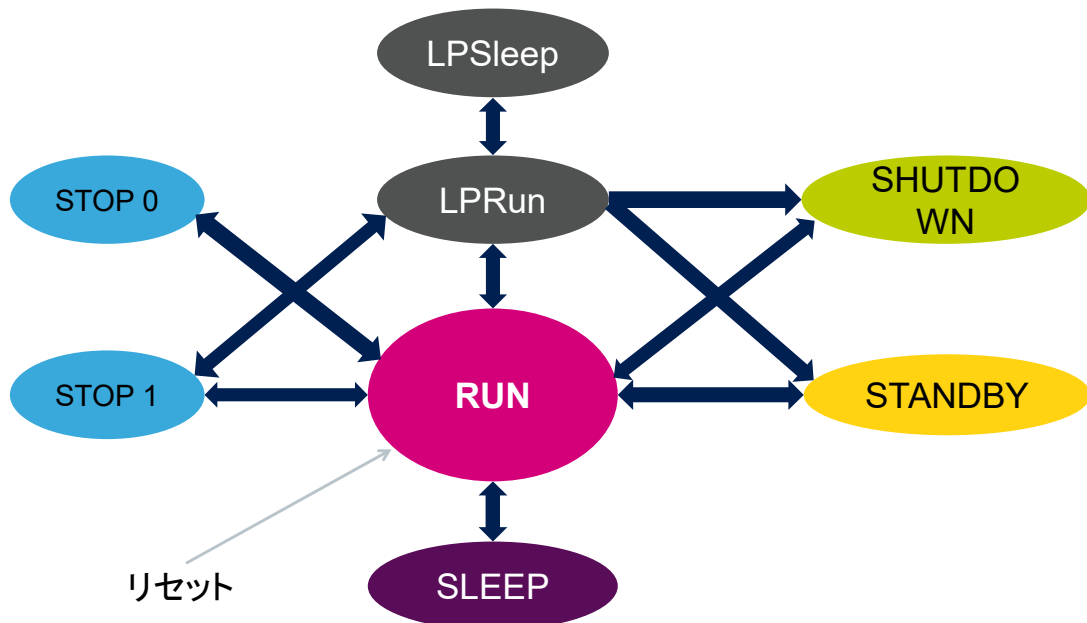


1. パワーダウンにすることができ、クロックをゲートでオフすることができる

ここでは、STM32G0 のすべての電源モードの概要を示します。
PLL の最小出力は 3.09 MHz であるため、最大周波数が 2
MHz の LPRUN モードでは使用できません。

低消費電力モードの遷移

32



RUN モードから、低消費電力 SLEEP モード以外のすべての低消費電力モードにアクセスすることが可能です。低消費電力 SLEEP モードに入るためには、まず低消費電力 RUN モードに移行し、レギュレータが低消費電力レギュレータである間に Wait for Interrupt 命令または Wait for Event 命令を実行する必要があります。

一方で、低消費電力 SLEEP モードを終了すると、STM32G0 は低消費電力 RUN モードになります。

デバイスが低消費電力 RUN モードの場合、SLEEP モードと STOP 0 モードを除くすべての低消費電力モードに移行できます。STOP 0 モードには、RUN モードからのみ移行できます。デバイスが低消費電力 RUN モードから STOP 1 モードに移行すると、低消費電力 RUN モードは終了します。

デバイスが STANDBY または SHUTDOWN に移行すると、RUN モードは終了します。

V_{DD} が失われても、RTCは動作を継続し、バックアップレジスタは保持

- バックアップドメインに含まれるもの：
 - 32.768kHz LSEオシレータからクロックを供給されている RTC、2本のタンパピンを含む
 - 20バイトのバックアップレジスタ
 - RCC_BDCR を通じてリセット
- V_{DD} のパワーダウンとパワーオンに応じて V_{BAT} と V_{DD} を内部的に自動切り替え
- ADCへの内部接続による電圧モニタリング($V_{BAT}/3$)
- VBATバッテリー充電



バックアップドメインでは、VDD 供給がダウンしても、VBAT ピンに接続されているバックアップバッテリーによって、RTC の機能を維持し、バックアップレジスタを保持することができます。バックアップドメインには、32.768 kHz の低速外部オシレータからクロックを供給されている RTC が含まれています。

VBAT モードでは 2 本のタンパピンが動作しており、侵入を検出した際は、同じく VBAT ドメインに含まれている 20 バイトのバックアップレジスタを消去します。

バックアップドメインには、RTC クロック制御ロジックも含まれています。

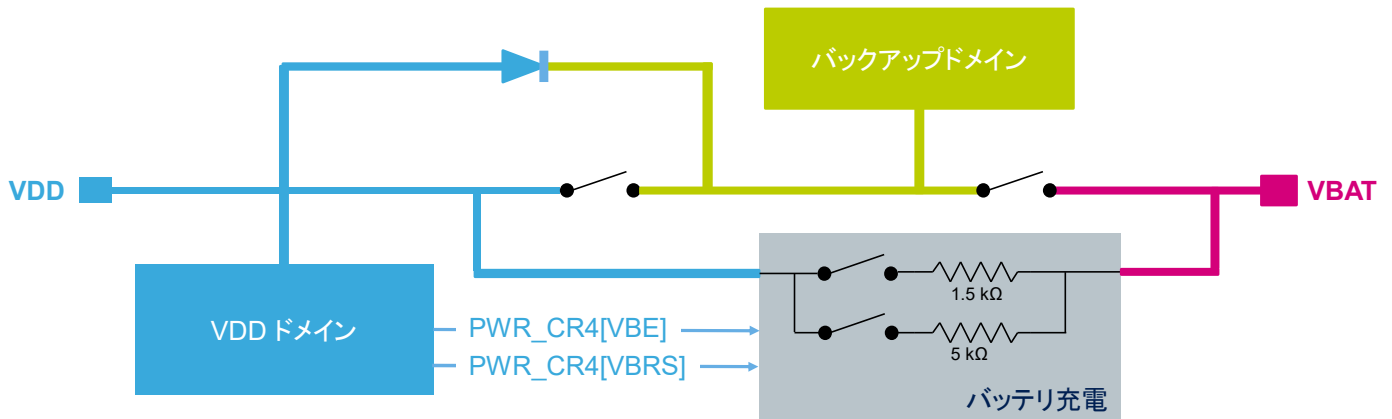
VDD が一定の閾値を下回ると、バックアップドメインの電源は自動的に VBAT に切り替わります。VDD が正常に復帰すると、バックアップドメインの電源は自動的に VDD に切り替わります。バックアップバッテリーレベルを監視するために、VBAT 電圧は内部的に ADC 入力チャンネルに接続されています。

VDD が存在する場合、VBAT に接続されているバッテリーを VDD 供給によって充電できます。

VBATバックアップ・ドメイン

34

- VBATバッテリー充電: V_{DD} が存在する場合に内部抵抗を通じてVBATのスーパーキャパシタを充電できる



VDD に電源が供給されていれば、バッテリー充電機能により、内部抵抗を通じ、VBAT ピンに接続したスーパーキャパシタを充電できます。

充電は、ソフトウェアにより有効化され、ソフトウェアで選択された 5kΩ または 1.5kΩ の抵抗を通じて行われます。

バッテリー充電は、VBAT モードでは自動的に無効化されます。

PWR_CR4[VBE] はバッテリー充電を有効化します。

PWR_CR4[VBRS] は抵抗値を選択します。

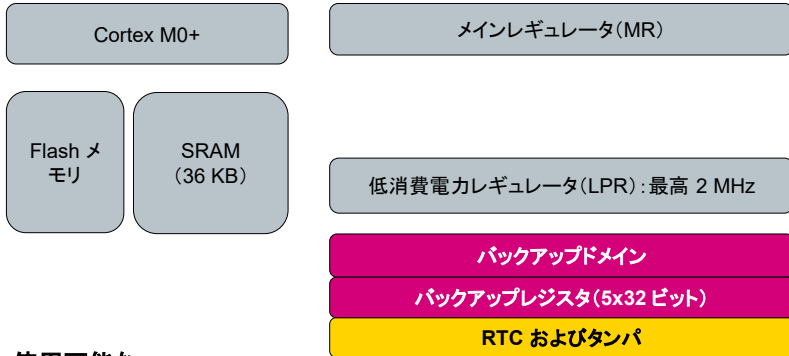
起動フェーズ中、VDD が $t_{RSTTEMPO}$ 未満に規定値に達し、かつ $V_{DD} > V_{BAT} + 0.6 V$ である場合、電流は VBAT まで VDD と電源スイッチ (VBAT) の間に接続された内部ダイオードを通して注入されます。

VBAT ピンに接続された電源 / バッテリーがこの電流注入に対応できない場合は、この電源と VBAT ピンの間に外部低電圧降下ダイオードを接続することを強く推奨します。

RTCなし: 20 nA @ 3.0 V
 RTCあり: 450 nA @ 3.0 V

使用可能なペリフェラル

- GPIO
- DMA
- BOR
- PVD
- USART
- LP UART
- I2C 1
- I2C 2
- SPI
- ADC
- DAC
- COMP
- 温度センサ
タイマ
- LPTIM 1
- LPTIM 2
- IWDG
- WWDG
- SysTick タイマ
- UCPD
- RNG
- AES
- CRC
- CEC



使用可能な クロック

- HSI16
- HSE
- LSI
- LSE**

- アクティブセル**
- クロックオフセル
- パワーダウンのセル
- 使用可能なペリフェラルとクロック**



VBAT モードでは、メインレギュレータおよび低消費電力レギュレータがパワーダウンされます。

外部の低速オシレータからクロックが供給されている RTC およびタンパは、アクティブなままにできます。

外部の低速クロックのみを有効にできます。

電源が入っているブロックは RTC とタンパを含むバックアップドメインのみであり、VDD 電源が供給されると通常の実行に戻ります。

RTC 使用時の VBAT の消費電流は約 450 nA (typical、@ 3V) です。

- Flash のオプション・バイトの3つのオプション・ビットを設定して、特定の低消費電力モードを禁止できる：
 - nRST_SHDWN: クリアされている場合、SHUTDOWNモードに移行する際にリセットが生成される
 - nRST_STDBY: クリアされている場合、STANDBYモードに移行する際にリセットが生成される
 - nRST_STOP: クリアされている場合、STOPモードに移行する際にリセットが生成される



Flash のオプションバイトの 3 つのビットを使用して、特定の低消費電力モードを禁止できます。

クリアされている場合、関連する低消費電力モードに移行する代わりにリセットが生成されます。

- SLEEPモードでは、DBG接続は失われない
 - DBGMCU_CRレジスタの次の2ビットを使用して、STOPモード、STANDBYモード、およびSHUTDOWNモード中もデバッグを実行できる：
 - DBG_STANDBY: セットされている場合、STANDBYおよびSHUTDOWNモードではデジタル部は電源オフにならず、HCLKとFCLKはオンに維持され、内部RCから供給される
 - さらに、STANDBY/SHUTDOWN中はマイクロコントローラがシステム・リセット状態になる
 - DBG_STOP: セットされている場合、HCLKとFCLKはSTOPモードでもオンに維持され、内部RCから供給される
 - これらのビットがセットされている場合、低消費電力モード中もデバッグとの接続は維持される
- ウェイクアップ後もデバッグは可能である



マイクロコントローラは、ユーザが低消費電力モードでソフトウェアをデバッグするための特殊な手段を備えています。STOP、STANDBY、およびSHUTDOWNの各モードでデバッグするために、デバッグ制御レジスタに2つのビットが用意されています。

該当ビットがセットされている場合、STANDBYモードとSHUTDOWNモードでレギュレータが維持され、HCLKとFCLKの両クロックは内部RCオシレータから供給されます。これにより、低消費電力モード中もデバッグとの接続は維持され、ウェイクアップ後にデバッグが続行されます。

低消費電力モードでは消費電力が増加するので、マイクロコントローラがデバッグ中ではない場合は忘れずにこれらのビットをクリアしてください。

- ペリフェラルの電源モードとの依存関係の詳細については、次のペリフェラルトレーニングのリストを参照
 - リセットおよびクロック制御(RCC)
 - 割込み(NVIC、EXTI)
 - デジタル・アナログ・コンバータ(DAC)
 - コンパレータ(COMP)
 - 低消費電力タイマ(LPTIM)
 - 独立型ウォッチドッグ(IWDG)
 - リアルタイム・クロック(RTC)
 - I2C (Inter-integrated circuit) インタフェース
 - USART (Universal synchronous asynchronous receiver transmitter)
 - 低消費電力ユニバーサル非同期レシーバ・トランスミッタ(LPUART)
 - USB PORT C Power Delivery(UCPD)
 - HDMI-CECコントローラ(HDMI-CEC)



このトレーニングに加えて、リセットおよびクロック制御と割込みのトレーニング、さらには STOP からのウェイクアップ機能を備えるすべてのペリフェラルのトレーニングも参照可能です。