



STM32G0 - WWDG

システムウィンドウ型ウォッチドッグ

レビジョン 1.0



STM32 システムウィンドウ型ウォッチドッグのプレゼンテーションへようこそ。ここでは、ソフトウェア障害の検出のために使用されるこのペリフェラルの主な機能について説明します。

ソフトウェア障害の発生を検出するために使用

- WWDG カウンタを時間枠内でリフレッシュする必要がある
- プログラムされた時間が経過すると、システムリセットを生成する
- アプリケーションの異常に遅いまたは早い動作を検出するようにプログラムできる
- 一度有効化すると無効にできずリフレッシュする必要がある

アプリケーション側の利点

- 正確な時間枠内で反応するウォッチドッグが必要なアプリケーションに適している
- 時間枠を設定可能
- リセットが発生する前に早期ウェイクアップ割込み(EWI)を使用可能



ウィンドウ型ウォッチドッグは、ソフトウェア障害の発生を検出するために使用されます。

ウィンドウ型ウォッチドッグは、アプリケーションの異常に遅いまたは早い動作を検出するようにプログラムできます。

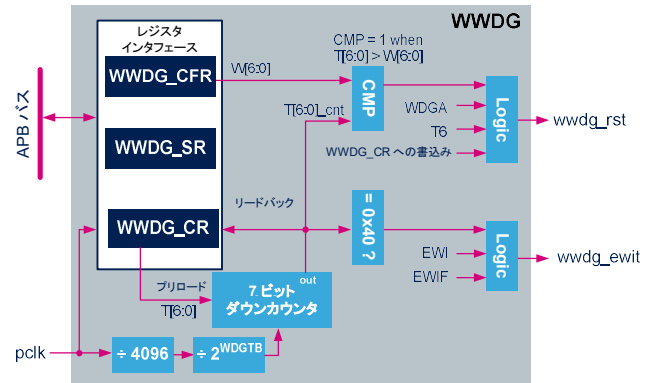
正確な時間枠内で反応する必要があるアプリケーションに適しています。

一度有効にすると、デバイスのリセットによってのみ無効にすることができます。

システム復旧を行ったり、システム再起動前の特定動作を管理したりするために、リセット発生前に早期ウェイクアップ割込みを生成することができます。

• WWDGの主な機能

- タイムアウト値をプログラム可能
- 時間枠幅をプログラム可能
- リセット生成:
 - タイムアウト値に達したとき
 - タイムウインドウでリフレッシュされたとき
- 早期ウェイクアップ割込み (EWI)
 - タイムアウト値に達する前に生成



ウィンドウ型ウォッチドッグはいくつかの機能を備えています。

- ユーザは、アプリケーションのニーズに応じて、タイムアウト値やウィンドウ幅をプログラムできます。
- 次の2つの条件下でリセットを生成できます。
 - ダウンカウンタ値が 0x3F 以下になったとき、または
 - ウォッチドッグがタイムウインドウでリフレッシュされたとき。
- ダウンカウンタが 0x40 に達すると、早期ウェイクアップ割込みを生成できます。

早期ウェイクアップ割込みは、リセット生成の回避のためにダウンカウンタを再ロードする場合、またはシステム復旧とコンテキストバックアップの処理を管理する場合に使用できます。

図に示すように、ウィンドウ型ウォッチドッグでは、タイムベースのリファレンスクロックとして APB クロック (pclk) を使用します。

pclk は RCC ブロックから供給されます。

このクロックは、4096 分周された後、アプリケーションによってプログラムされた値でさらに分周されます。

アプリケーションは、ダウンカウンタ T[6:0] ビットの再ロード値をプログラムすることもできます。

ウィンドウ幅は、W[6:0] ビットによって制御されます。

WWDG設定とリセットフラグ

5

- ウィンドウ型ウォッチドッグ・クロックの有効化:
 - RCCブロックで:
 - ウォッチドッグにAPBクロックを供給するために、WWDGENビットを「1」にセット
 - ウォッチドッグがSLEEPモードおよびSTOPモードで動作し続けるために、WWDGSMENビットを「1」にセット
- WWDGタイムベースの設定:
 - WWDGのタイムベースは、PCLKクロックからプリスケールされる
 - 4096の内部デバイダと8個のプリデバイダ:レジスタ WWDG_CFR で 1、2、4、16 ... 128を選択可能
 - 次の式を使用してWWDGタイムアウトを設定:
$$t_{\text{WWDG}} (\text{ms}) = t_{\text{PCLK}} \times 4096 \times 2^{\text{WWDGTB}} \times (T[5:0] + 1)$$
- WWDGリセットソースのチェック:
 - RCCブロックのリセットフラグは、WWDGリセットが発生したことを示す(デバイスのリセット後)。



ウィンドウ型ウォッチドッグクロックを有効にするには、RCCブロックの対応するウィンドウ型ウォッチドッグイネーブルビットを1にセットする必要があります。

ウォッチドッグ用のAPBクロックを一度有効にすると、アプリケーションで無効にすることはできないことに注意してください。システムリセットのみがウォッチドッグクロックを無効にすることができます。また、CPUがSLEEPモードまたはSTOPモードでも、アプリケーションでウィンドウ型ウォッチドッグを有効にしておきたい場合は、低消費電力イネーブルビットをセットすることもできます。

ダウンカウンタは、APBクロックPCLKを4096分周し、さらにアプリケーションで選択した分周比で分周したものを使用します。これは、WWDG_CFRレジスタで定義された、1、2、4、8、16、32、64、128のいずれかになります。

このスライドに示されている計算式で、ウォッチドッグのタイムアウト値を決めることができます。

システムリセットが発生した場合、RCCブロックが提供するステータスフラグにより、リセットの原因を特定することができます。

ウィンドウ型ウォッチドッグはその原因の1つとなります。

割込みイベント	説明
EWI	早期ウェイクアップ割込み 実際にリセットが生成される前に特定の安全処理やデータロギングを実施する必要がある場合に使用できる

- ダウンカウンタ値が 0x40 に達したときに、EWI割込みが発生
- EWI割込みは、WWDG_CFR レジスタの EWIビットをセットすることによって有効化
- EWI割込みは、WWDG_SR レジスタの EWIFビットに「0」を書き込むことによってクリア



早期ウェイクアップ割込みは、以下のような緊急タスクをリセットが発生する前に実行するために使用できます。

- データロギング、
- データ保護、
- リセット防止のためのウォッチドッグのリフレッシュ、または
- その他の緊急タスク...

ダウンカウンタ値が 0x40 に達したときに、EWI 割込みが発生します。

WWDG_CFR レジスタの EWI ビットをセットすることによって有効になります。

EWI 割込みは、WWDG_SR レジスタの EWIF ビットに「0」を書き込むことによってクリアされます。

低消費電力モード

7

モード	説明
RUN 低消費電力 RUN	アクティブ*
SLEEP 低消費電力 SLEEP	アクティブ*
STOP 0	• RCCブロックのWWDGSMENビットがクリアされると、クロック・ゲーティングによってウィンドウ型ウォッチドッグのクロックを無効にできる
STOP 1	
STANDBY	利用不可
SHUTDOWN	

* WWDG が有効な場合



RUN モードではウィンドウ型ウォッチドッグがアクティブになります。SLEEP モードおよび STOP モードでは、RCC ブロックの対応するビットをクリアすることで、停止することができます。STANDBY モードと SHUTDOWN モードでは、ウィンドウ型ウォッチドッグは使用できません。

STM32G0とSTM32F0のWWDGの比較

- WWDG_CFRのWDGTBフィールドの変更
 - PCLK周波数が高い場合のために、プリスケアラを増やし適切なタイムアウトを得るために、1ビットを追加
 - WDDTBフィールドの位置を変更

STM32G0のWWDG

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	WDGTB[2:0]	Res.	EWI	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
		rw		rs											

ビット 13:11 **WDGTB[2:0]**: タイムベース
 プリスケアラのタイムベースは、次のように変更できます。
 000: CK カウンタクロック (PCLK/4096) 1 分周
 001: CK カウンタクロック (PCLK/4096) 2 分周
 010: CK カウンタクロック (PCLK/4096) 4 分周
 011: CK カウンタクロック (PCLK/4096) 8 分周
 100: CK カウンタクロック (PCLK/4096) 16 分周
 101: CK カウンタクロック (PCLK/4096) 32 分周
 110: CK カウンタクロック (PCLK/4096) 64 分周
 111: CK カウンタクロック (PCLK/4096) 128 分周

STM32F0のWWDG

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	EWI	WDGTB[1:0]	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
						rs	rw	rw	rw	rw	rw	rw	rw	rw	rw

ビット 8:7 **WDGTB[1:0]**: タイムベース
 プリスケアラのタイムベースは、次のように変更できます。
 00: CK カウンタクロック (PCLK/4096) 1 分周
 01: CK カウンタクロック (PCLK/4096) 2 分周
 10: CK カウンタクロック (PCLK/4096) 4 分周
 11: CK カウンタクロック (PCLK/4096) 8 分周



WWDG_CFR のフォーマットは、STM32F0 のウィンドウ型ウォッチドッグと STM32G0 のウィンドウ型ウォッチドッグで同じではありません。
 STM32G0 マイクロコントローラは、プリスケアラ比の値を 128 に拡張するための追加ビットをサポートします。