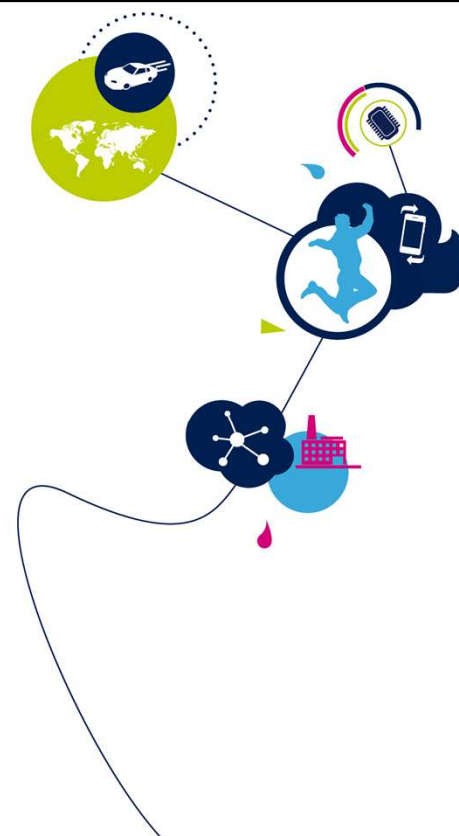


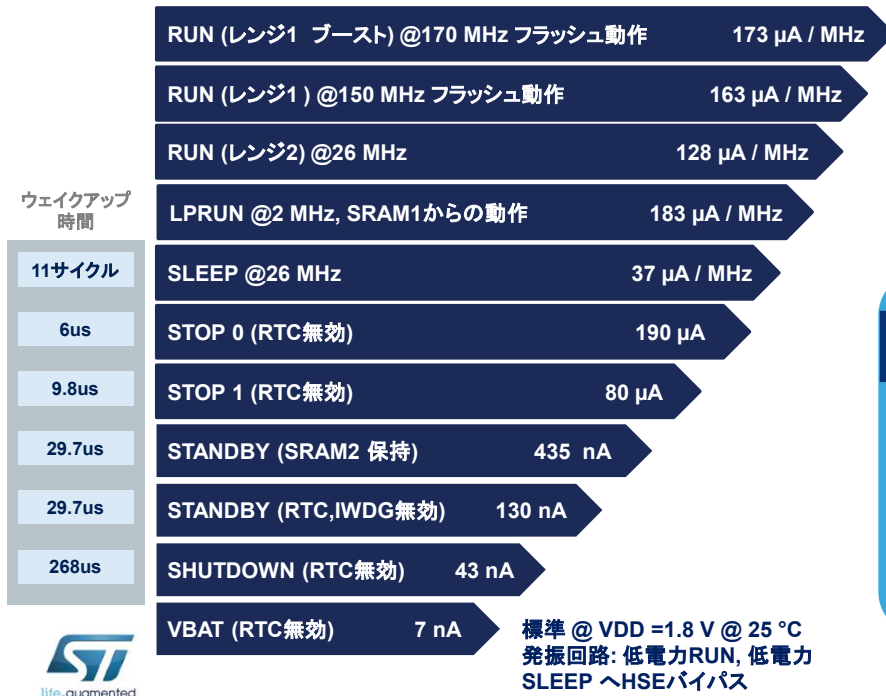
STM32G4 - PWR

電源コントローラ

1.0版



STM32G4電源コントローラのプレゼンテーションへようこそ。
STM32G4の電源管理機能とすべての低電力モードについて、このプレゼンテーションで説明します。



- 柔軟な電力コントロール
 - 効率的実行
 - 7つの低電力モード、いくつかのサブモード
 - 高い柔軟性

アプリケーション側の利点

- 高性能
 - CoreMarkスコア= 3.42/MHz
- 優れた電力効率

STM32G4デバイスは、柔軟な電力コントロールのモードを特徴としており、アプリケーション全体の消費電流をさらに低減します。

この資料では、STM32G474のさまざまな電源モードでの消費電流について詳しく説明します。

RUNモードでは、最大 170 MHz で稼働するシステム クロックをサポートし、173 µA/MHz で動作します。

26 MHzでは、消費電流はさらに低くなります:128 µA/MHz。

STM32G4デバイスは、7つの主要な低電力モードをサポートしています。: 低電力RUN、SLEEP、低電力SLEEP、STOP0、STOP1、STANDBY、SHUTDOWNモード。

各モードはさまざまな方法で設定可能であり、追加でいくつかのサブモードを備えています。

またSTM32G4 デバイスは、VBAT と呼ばれるバッテリー バックアップドメインに対応しています。

柔軟性の高い電源管理により、CoreMarkスコアで3.42/MHzと優れた電力効率を実現します。

- 7 種類の低電力と高速ウェイクアップ
 - I/O ウェイクアップでは最小130 nA
 - 16 KB SRAM2 保持 @1.8V, 25 °C, RTCオフで 435 nA 以下
 - 多数のペリフェラルからのウェイクアップ
- 最大周波数でのRUNモードで 173 μ A/MHz
- RTC とバックアップ・レジスタによる VBAT バッテリ・バックアップ・モード

アプリケーション側の利点

- アクティブなペリフェラル、求められる性能、必要なウェイクアップソースに合わせた低消費電力に対する高い柔軟性
- バッテリ寿命の延長
- 外部シフトの削減によるBOMコストの削減



STM32G4には、I/O 上のイベントによる MCU のウェイクアップが可能でありながらも最小 130nA の低電力モードなど、電源管理に関するいくつかの主要機能があります。

1.8V VDD電源においてわずか 435 nA で、16B の SRAM を保持することができます。

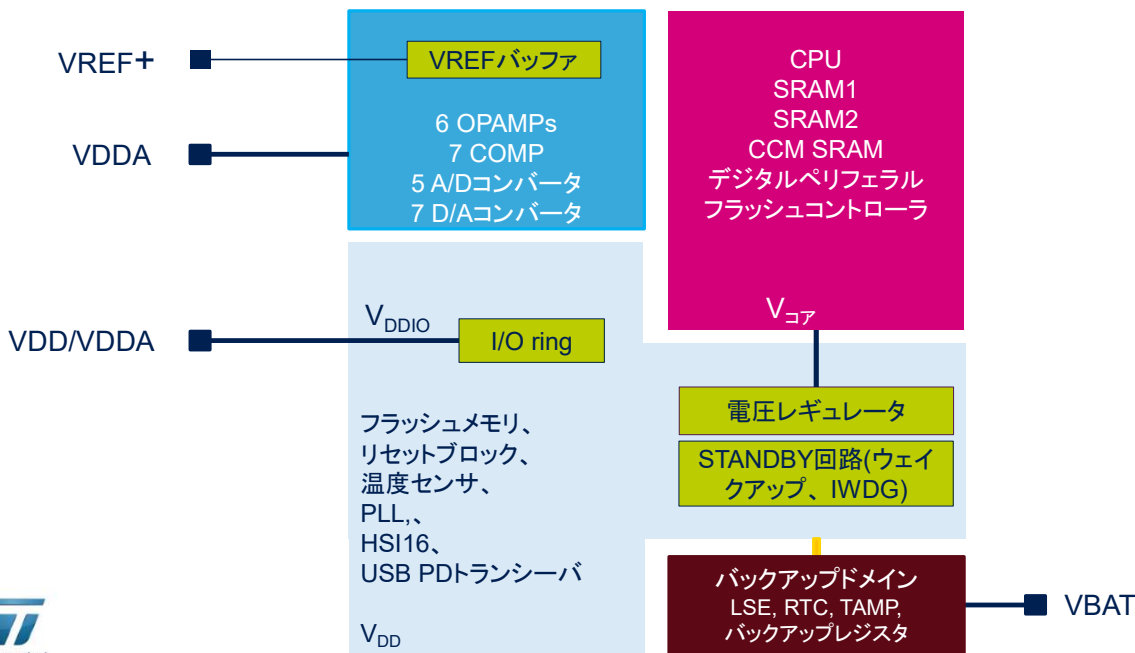
数多くのペリフェラルは、各種の低電力モードからウェイクアップ可能です。

フラッシュメモリからの実行で、動的消費電流は最小 128 μ A/MHz です。

VBAT と呼ばれるバッテリバックアップドメインには RTC と特定のバックアップレジスタが含まれます。

いくつかの電源は独立しており、一部のペリフェラルがより高い電圧で供給されている間、MCUの消費電力を削減することができます。

多数の電源モードにより、STM32G4デバイスは、電力消費を最小限に抑え、アクティブなペリフェラル、求められる性能、必要なウェイクアップソースに合わせて調整する高い柔軟性を提供します。



STM32G4デバイスには、複数の独立した電源装置があり、異なる電圧で設定したり、一緒に接続することができます。主電源はVDDで、VBATドメインの部分を除くほとんどすべてのI/Oを供給します。

またVDDは、フラッシュメモリ、リセットブロック、温度センサ、内蔵のクロックソースも提供します。さらに、ウェイクアップロジックと独立したウォッチドッグを含むスタンバイ回路に供給します。VDDは、VCORE電源を供給する電圧レギュレータに供給します。

VCORE は、デジタルペリフェラル、SRAMやフラッシュメモリコントローラのほとんどに電圧を供給します。

VDDA電圧はアナログペリフェラルに電圧を供給します。

VREF+ ピンは、アナログからデジタルへのリファレンス電圧とデジタル-アナログ変換器に対する基準電圧を提供します。

また、有効にした場合の内部電圧リファレンスバッファの出力にもなります。

バックアップ・バッテリーをVBATピンに接続して、バックアップドメインを提供できます。

独立した電源により、電力とパフォーマンスを最適化

- VDD 1.71V~3.6 V(パワーダウン時1.6Vまで)
 - 他の独立した電源が提供される場合は、VDDの設定が必要
- V_{DDA} 1.62V~3.6 V
 - A/Dコンバータまたは COMP を使用する場合: 最小1.62V
 - D/Aコンバータを使用する場合: 最小1.71 V
 - OPAMPを使用する場合: 2.0V
 - VREFBUF を使用する場合: 最小2.4V
- $V_{DDA} < 2 V$ の時、 $V_{REF+} = V_{DDA}$ 、 $V_{DDA} > 2V$ V_{DDA} は2Vから
- 128バイトのバックアップ・レジスタを含むRTCブロックと TAMPブロックを含む電源ドメインのVBAT は 1.55V~3.6V



主電源VDDによって、1.71~3.6Vのすべての電源モードでフル装備の機能が確保され、外付けの1.8Vレギュレータによる電源供給も可能となっています。

デバイスの機能は、パワーダウンリセットが発生した後の最小電圧である1.6 Vまで保証されています。他の独立した電源は、ペリフェラルを異なる電圧で動作できるようにするために提供されています。

VDDAはアナログ・デジタル・コンバータ、デジタル・アナログ・コンバータ、電圧リファレンス・バッファ、オペアンプ、コンパレータ用の外部アナログ電源です。

アナログ・デジタル・コンバータまたはコンパレータを使用する場合、VDDA電圧は1.62Vより大きくなければなりません。

デジタル・アナログ・コンバータを使用する場合、VDDAは1.71Vより大きくなければなりません。

オペアンプを使用する場合、VDDAは2.0 Vより大きくなければなりません。

電圧リファレンスバッファを使用する場合、VDDAは2.4Vより大きくなければなりません。

バックアップドメインは VBAT によって提供され、1.55 V より大きい必要があります。バックアップドメインには、RTC、32.768 kHz LSE外部発振器、および128バイトのバックアップレジスタを含むTAMPブロックが含まれています。

アナログ性能のための独立した電圧リファレンス電源

- VREF+:A/DコンバータおよびD/Aコンバータ用のリファレンス電圧
 - 外部リファレンス電圧または内部電圧リファレンス・バッファ(VREFBUF)のいずれかによって提供可能
 - VREF+ピン、および内部電圧リファレンスは、32ピン・パッケージでは使用不可
 - このパッケージでは、このピンはVDDAと二重結合されている
 - 内部電圧リファレンス・バッファは利用できないため、無効にする必要がある
 - LQFP128パッケージには2つのVREF+ピン



life.augmented

A/DコンバータおよびD/Aコンバータの電圧リファレンスは、外部電源電圧または内部リファレンスバッファのいずれかによって提供できます。

これにより、独立したリファレンス電圧を提供することで、コンバータの性能が向上します。

VREF+ピンと内部電圧リファレンスは、32ピンパッケージでは使用できません。

このパッケージでは、VREF+ピンはVDDAと二重結合されており、内部電圧バッファは無効にしておく必要があります。このパッケージの電圧リファレンスは、VDDAピンを介して提供することができます。

LQFP128パッケージには、2つのVREF+ピンがあります。

安全で低電力リセット管理

- POR と PDR はシャットダウン・モード以外のすべてのモードで常に有効
- ブラウンアウト・リセットは、シャットダウン・モードを除くすべてのモードで常に有効
 - VDDの傾きに関係なく、MCUの電源が選択したしきい値を下回るとすぐにリセットを確認
 - オプション・バイトBOR_LEV[2:0] で選択された 5 つのしきい値
(VBOR0 = 1.7V ~ VBOR4 = 2.8 V)
- スタンバイおよびシャットダウンを除くすべてのモードでアクティブな電源電圧検出機能
 - 7 つのしきい値 + 外部ピン
- ペリフェラル電圧モニタ PVM
 - VDDAを監視するための2つのPVM しきい値



電源スーパーバイザは、安全で低電力リセット管理を保証します。STM32G4 デバイスには、シャットダウン モード以外のすべての電源モードで常に有効になっているパワー オン リセット(またはPOR)とパワーダウン リセット(PDR)が組み込まれています。ブラウンアウト・リセット(またはBOR)は、VDDの傾きに関係なく、MCUの電源が選択されたしきい値を下回るとすぐにリセットを生成します。

フラッシュ メモリにプログラムされたオプション バイトで、1.7 ~ 2.8 V の 4 つのしきい値を選択できます。

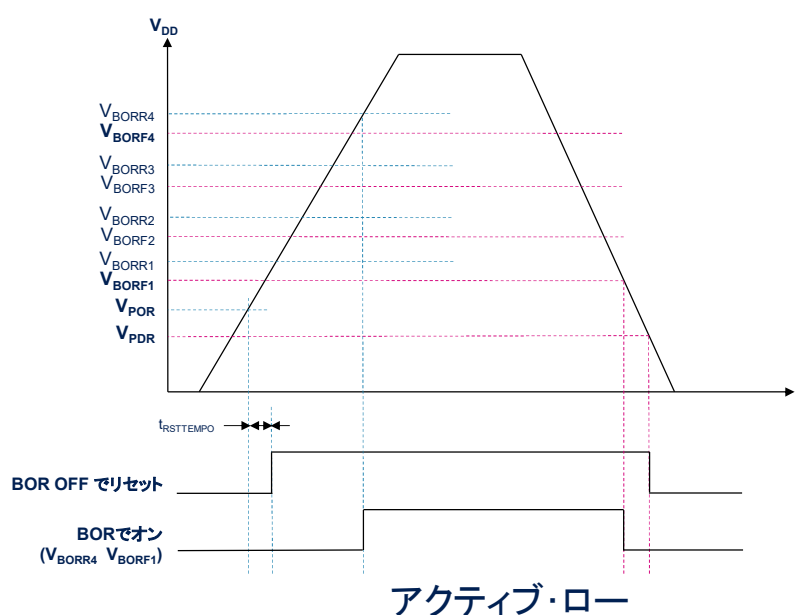
VDDが選択したしきい値を超えると、電力電圧検出機能(またはPVD)は割り込みを生成することが出来ます。PVDはスタンバイモードとシャットダウンモードを除くすべてのモードで有効にできます。しきい値は、ソフトウェアによって 7 つの値から選択されます。

さらに、VREFINT とPVD_IN外部ピンの比較も行うことができます。

VDDA電源はVDDから独立して、2つのペリフェラル電圧監視機能(またはPVM)で監視することができます。

ブラウンアウトとパワー オン/ダウン・リセット

- VDDがプログラム可能なしきい値を下回ると、ブラウンアウト・リセットがアサートされる
- シャットダウン・モードを除いて、POR/PDR は常にオン



life.augmented

パワーリセット(BOR および POR)は、RTC ブロックと TAMP ブロックと外付けの低速発振器 LSE を含む VBAT を搭載したバックアップドメインのレジスタを除くすべてのレジスタをリセットします。

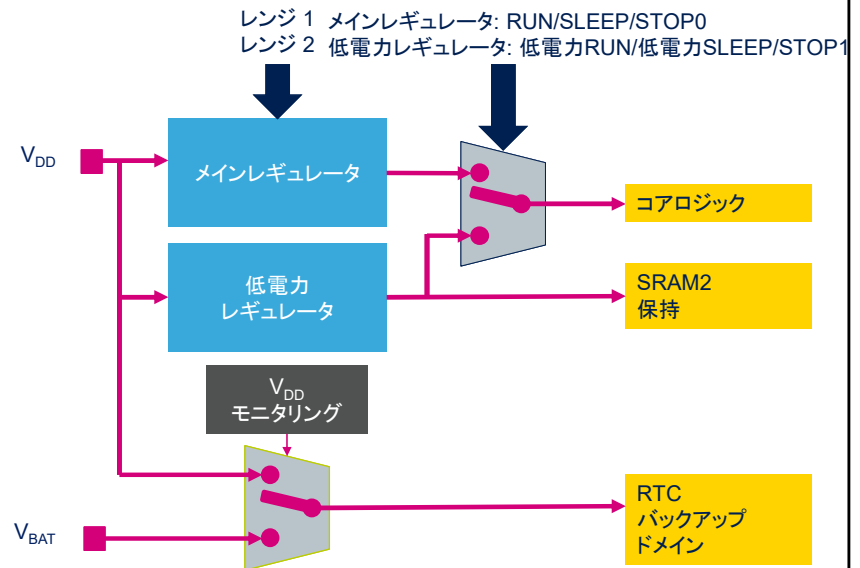
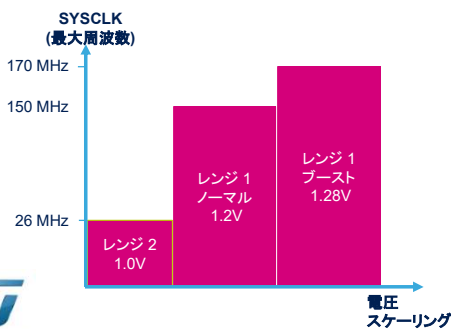
スタンバイモードが終了すると、メインレギュレータが供給するすべてのレジスタがリセットされます。

シャットダウン モードが終了すると、電源リセットが生成されます。

5つの BOR レベルはオプション バイトを通して選択できます。電源投入中、BOR は、電源電圧 VDD が指定された VBORx しきい値に達するまで、デバイスをリセットします。VDD が選択したしきい値を下回ると、デバイスのリセットが生成されます。VDD が VBORx の上限を超えている場合、デバイスのリセットが解放され、システムを起動できます。

2つの電圧レギュレータ

- 動的電圧スケーリング用の2つの電圧範囲を備えた1つの主要レギュレータ。RUN、SLEEP、STOP0 モードで使用
- 低電力RUN、低電力SLEEP、およびSTOP 1 モード、およびSTANDBY モードでのRAM 保持用の1つの低電力レギュレータ



2つの組み込みリニア電圧レギュレータは、スタンバイ回路とバックアップドメインを除くすべてのデジタル回路に電圧を供給します。レギュレータ出力電圧(VCORE)は、性能と消費電力の要件に応じて、ソフトウェアによって2つの異なる値にプログラムすることができます。これを動的電圧スケーリングと呼んでいます。

左の図は、周波数に応じて必要なVcore電圧レベルを示しています。

アプリケーションモードに応じて、VCOREは、RUN、SLEEP、STOP 0モードのメイン電圧レギュレータ、または低電力RUN、低電力SLEEP、STOP1モードの低電力レギュレータのいずれかによって提供されます。

レギュレータはスタンバイモードとシャットダウンモードにおいてオフになっています。SRAM2の内容がスタンバイモードで保持されている場合、低電力レギュレータはオンのままで、SRAM2電源を提供します。

RUNモード: レンジ 1

10

利用可能なペリフェラル

- GPIO
- DMA
- FSMC
- QuadSPI
- BOR
- PVD, PVM
- UCPD
- USB デバイス
- USART
- LP UART
- I2C
- SPI
- CAN
- SAI
- ADC
- DAC
- OPAMP
- COMP
- 温度センサ
- タイマ
- LPTIM 1
- IWDG
- WWDG
- Systickタイマ
- RNG
- AES
- CRC

例: Flashメモリからの実行



利用可能なクロック

- HSI16
- HSI48
- HSE
- LSI
- LSE

アクティブセル

クロックオフセル

パワーダウンのセル

利用可能なペリフェラルとクロック



RUNモードでは、CPUは動作し、プログラムは、フラッシュまたはSRAMメモリから実行することができます。

レンジ 1 では、システム クロックは最大 170 MHz で、レンジ 2 では最大 26 MHz です。

デフォルトでは、SRAM クロックは有効になっています。これらは、ソフトウェアによってSLEEPモード中に個別にゲートオフすることができます。

すべてのペリフェラルは、レンジ 1 でアクティブにすることができます。

RUNモード: レンジ 2

11

利用可能なペリフェラル

- GPIO
- DMA
- FSMC
- QuadSPI
- BOR
- PVD, PVM
- UCPD
- USBデバイス
- USART
- LP UART
- I2C
- SPI
- CAN
- SAI
- ADC
- DAC
- OPAMP
- COMP
- 温度センサ
- タイマ
- LPTIM 1
- IWDG
- WWDG
- Systickタイマ
- RNG
- AES
- CRC

例: SRAMからの実行



利用可能なクロック

- HSI16
- HSI48
- HSE
- LSI
- LSE

アクティブセル

クロックオフセル

パワーダウンのセル

利用可能なペリフェラルとクロック



RUNモードでの電圧スケーリングレンジ 2 は、26 MHz までのシステム クロックを有効にする、中規模のパフォーマンスレンジになります。

SRAMから実行する場合、フラッシュメモリの消費は、パワーダウンモードでフラッシュのクロックをオフに設定し、保存することができます。

USBデバイスと乱数発生器を除くすべてのペリフェラルを起動可能です。

すべてのクロックを有効にできます。

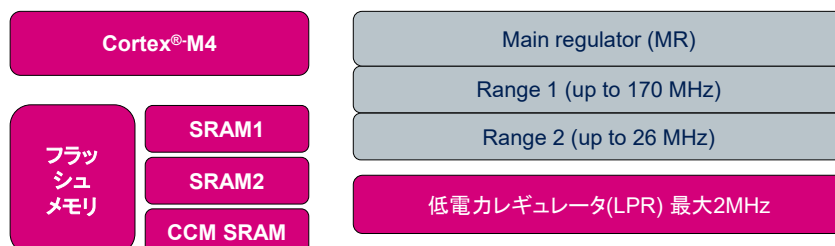
低電力RUNモード

12

利用可能なペリフェラル

GPIO
DMA
FSMC
QuadSPI
BOR
PVD, PVM
UCPD
USBデバイス
USART
LP UART
I2C
SPI
CAN
SAI
ADC
DAC
OPAMP
COMP
温度センサ
タイマ
LPTIM 1
IWDG
WWDG
Systickタイマ
RNG
AES
CRC

例: Flashメモリからの実行



利用可能なクロック

HSI16
HSI48
HSE
LSI
LSE

アクティブセル

クロックオフセル

パワーダウンのセル

利用可能なペリフェラルとクロック



低電力RUNモードではCPUは動作し、プログラムをフラッシュメモリまたはSRAMから実行することができ、さらにフラッシュメモリの電源を完全にオフにすることで省電力化することができます。

システムクロックは2MHzに制限されています。

メインレギュレータは電源を切断され、デジタルブロックへの供給は低電力レギュレータによって提供されます。

低電力モードでは、USB デバイスと乱数ジェネレーター以外のすべてのペリフェラルをアクティブにすることができます。

必要なパフォーマンスと消費電力の柔軟性

電圧範囲		SYSCLK	HSI16	HSE	PLL
レンジ 1	ブースト	最大170MHz	16MHz	48MHz	170MHz
	通常	150MHz			150MHz
レンジ 2		最大26MHz	16MHz	26MHz	26MHz
低電力RUN		最大2MHz	ディバイダにより可能	ディバイダにより可能	不許可



life.augmented

RUNモードは、電圧スケーリングと低電力RUNモードにより、必要なパフォーマンスと消費電力との間で柔軟に対応できます。

ブーストモードがアクティブな場合のRUNモードレンジ1では、システムクロックは最大170MHzになり、内蔵および外付けの発振器とPLLが使用できます。

ブーストモードが無効の場合のRUNモードレンジ1では、システムクロックは150MHzに制限され、内蔵および外付けの発振器とPLLを使用することができます。

RUNモードレンジ2では、SYSCLLKは最大26MHzに制限され、内蔵および外付けの発振器とPLLを使用できますが、26MHzに制限しなくてはなりません。

低電力RUNモードでは、SYSCLKを最大2MHzに制限しないといけません。

- 各ペリフェラルのクロックは、オンまたはオフに設定可能
 - リセット後、すべてのペリフェラル・クロックは、Flashインタフェース・クロックを除き、OFF
 - SRAMクロックは、RUNモードで常にON
- SRAMから実行する場合(RUNまたは低電力RUNモード):
 - Flashメモリはパワーダウン・モードに設定可能(いずれのCPUも使用していない場合)
 - Flashインタフェース・クロックをOFFにすることが可能
 - 割込みベクタもSRAMに再マッピング必要



RUNモードと低電力RUNモードでは、各ペリフェラルクロックはONまたはOFFに設定可能です。デフォルトでは、フラッシュインタフェースクロックを除くすべてのペリフェラルクロックはOFFになります。SRAMクロックは、RUNモードでは常にONです。SRAM(RUNモードまたは低電力RUNモード)から実行する場合、フラッシュメモリはソフトウェアによってパワーダウンモードに設定可能であり、フラッシュメモリクロックは停止可能です。フラッシュメモリは、オフになっているときにアクセスできません。そのため割込みベクタテーブルは、Cortex M4ベクタテーブルオフセットレジスタを使用して、SRAM上に再マップする必要があります。

- RUNモードでの消費電流は、いくつかのパラメータに依存:
 - 実行されたバイナリ・コード(プログラム自体 + コンパイラの影響)
 - メモリ内のプログラムの場所(実行コードのアドレスに応じる)
 - デバイス・コンフィグレーション(アプリケーションに応じる)
 - I/Oピンの読み込みとスイッチング・レート
 - 温度
 - FlashメモリまたはSRAMからの実行
 - Flashメモリから実行する場合: アクセラレータ・コンフィグレーション(キャッシュ、プリフェッチ)
 - プリフェッチにより優れたエネルギー効率 + キャッシュオン
 - SRAMから実行する場合:
 - Flashメモリからの実行に対してエネルギー効率の向上



RUNまたは低電力RUNモードでの消費電力は、いくつかのパラメータに依存します。これは最初に実行されるバイナリコードや、プログラム自体とコンパイラの影響を受けることを意味します。次に、メモリ内のプログラムの場所、デバイスソフトウェアの設定、I/Oピンの読み込みやスイッチング速度、温度によって異なります。

また消費電力は、ユーザーコードがフラッシュメモリから実行されるか、SRAMから実行されるかによっても異なります。フラッシュプリフェッチと命令キャッシュが有効になっている場合、エネルギー効率は向上します。フラッシュメモリはVDD電源ドメインに属し、SRAMはVcoreパワードメインに属しているため、フラッシュから実行する方がSRAMからの実行よりも消費されます。

すべてのペリフェラル利用可能 最速のウェイクアップ時間

- コアが停止中、各ペリフェラル・クロックは、ONまたはOFFにすることが可能
- WFI (Wait For Interrupt) または WFE (Wait For Event) の実行により移行
- このモードに移行するための2つのメカニズム:
 - **SLEEP NOW:** MCUは、WFI/WFE 命令の実行直後にSLEEPモードに移行
 - **Sleep on Exit:** MCUは、最も優先度の低いISRの終了直後にSLEEPモードに移行
 - スタックは、SLEEPモードへの移行前にもポップされず、次の割り込み発生時にもプッシュされないため、動作時間が削減される
 - Cortexシステム制御レジスタ [SLEEPONEXIT] により制御



life.augmented

SLEEP モードおよび低電力 SLEEP モードでは、すべてのペリフェラルを使用可能であり、ウェイクアップ時間が最小となります。これらのモードでは CPU が停止し、各ペリフェラルクロックは、ソフトウェアによって、SLEEP モードと低電力 SLEEP モードの間に ON または OFF に設定可能です。

これらのモードには、アセンブラ命令の WFI (Wait For Interrupt) 命令または WFE (Wait for Event) 命令を実行することにより移行します。低電力 RUN モードで実行されると、デバイスは低電力 SLEEP モードに移行します。

Cortex[®]-M4システム制御レジスタの SLEEPONEXIT ビット設定次第では、命令の実行直後か、最も優先度の低い割り込みサブルーチンの終了直後に MCU が SLEEP モードに移行します。この最後の命令では、スタックのポップとプッシュの必要を省くことによって、時間と消費電力の削減が可能です。ただし、スレッドモードが使用されなくなったため、すべての計算は Cortex[®]-M4 ハンドラ モードで行う必要があります。

SLEEPモード: レンジ 1

17

利用可能なペリフェラル

- GPIO
- DMA
- FSMC
- QuadSPI
- BOR
- PVD, PVM
- UCPD
- USBデバイス
- USART
- LP UART
- I2C
- SPI
- CAN
- SAI
- ADC
- DAC
- OPAMP
- COMP
- 温度センサ
- タイマ
- LPTIM 1
- IWDG
- WWDG
- Systickタイマ
- RNG
- AES
- CRC



Zzz

Cortex®-M4

Flash
メモリ

SRAM1

SRAM2

CCM SRAM

利用可能な クロック

- HSI16
- HSI48
- HSE
- LSI
- LSE

例: Flashメモリ オン

- メインレギュレータ(MR)
- レンジ 1 (最大170 MHz)
- レンジ 2 (最大26 MHz)
- 低電力レギュレータ(LPR) 最大2 MHz

アクティブセル

クロックオフセル

パワーダウンのセル

利用可能な
ペリフェラルとクロック

SLEEPモードにおいて、CPU クロックはオフになりまう。
レンジ 1ではシステムクロックは最大170MHzです。レンジ2
では最大26MHzです。
デフォルトでは、SRAM クロックは有効になっています。
これらは、ソフトウェアによってスリープモード中に個別にオフ
することができます。
すべてのペリフェラルは、レンジ 1 でアクティブにすることが
できます。

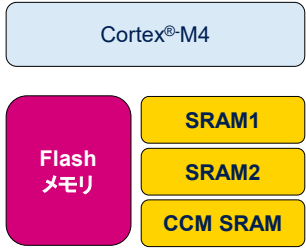
SLEEPモード: レンジ 2

18

利用可能なペリフェラル

- GPIO
- DMA
- FSMC
- QuadSPI
- BOR
- PVD, PVM
- UCPD
- USBデバイス
- USART
- LP UART
- I2C
- SPI
- CAN
- SAI
- ADC
- DAC
- OPAMP
- COMP
- 温度センサ
- タイマ
- LPTIM 1
- IWDG
- WWDG
- Systickタイマ
- RNG
- AES
- CRC

Zzz



例:Flashメモリ オン だけプログラムやイレーズは不可



利用可能な クロック

- HSI16
- HSI48
- HSE
- LSI
- LSE

アクティブセル

クロックオフセル

パワーダウンのセル

利用可能な
ペリフェラルとクロック



SLEEPモードレンジ2では、USBデバイスと乱数発生器 (RNG)を除くすべてのペリフェラルを起動できます。

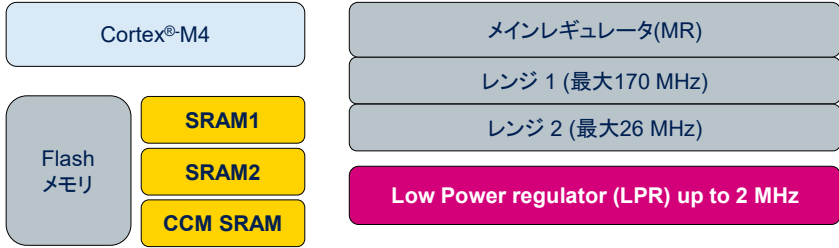
低電力SLEEPモード

19

利用可能なペリフェラル

- GPIO
- DMA
- FSMC
- QuadSPI
- BOR
- PVD, PVM
- UCPD
- USBデバイス
- USART
- LP UART
- I2C
- SPI
- CAN
- SAI
- ADC
- DAC
- OPAMP
- COMP
- 温度センサ
- タイマ
- LPTIM 1
- IWDG
- WWDG
- Systickタイマ
- RNG
- AES
- CRC

Zzz



例:Flashメモリ オフ

利用可能なクロック

- HSI16
- HSI48
- HSE
- LSI
- LSE

アクティブセル

クロックオフセル

パワーダウンのセル

利用可能なペリフェラルとクロック



低電力SLEEPモードでは、CPUクロックはオフで、ロジックは低電力レギュレータによって供給されます。システムクロックは最大2MHzです。

フラッシュメモリは電源オフの設定が可能です。SRAMもオフに設定できます。

USB OTGと乱数発生器(RNG)を除くすべてのペリフェラルを起動できます。

完全保持の最低電力モード 16 MHzまで5 μ 秒のウェイクアップ時間

- SRAM1、SRAM2、CCM SRAMとすべてのペリフェラルレジスタが保持
 - すべて的高速クロックが停止
 - Flashはオフに切り替えることが可能
- LSE (32.768kHz外付けオシレータ)とLSI (32kHz内蔵オシレータ) をイネーブル可能
- 複数のペリフェラルのアクティブ化とSTOPモードからのウェイクアップが可能
- ウェイクアップ時のシステムクロックはHSI16
- STOP 1はSTOP 0とメインレギュレータ・オフと同様、より小さい消費電力だが、より長いウェイクアップ時間



life.augmented

STM32G4デバイスには、完全保持の最低電力モードであり、16 MHzで実行モードまでのウェイクアップ時間がわずかに数 μ sの2つのSTOPモード、STOP0と1があります。

SRAMの内容とすべてのペリフェラルレジスタは、STOPモードで保持されます。

すべて的高速クロックが停止します。

32.768 kHzの外付けオシレータ、および32 kHzの内蔵オシレータを有効にできます。

いくつかのペリフェラルは、アクティブにして、STOPモードからウェイクアップすることができます。

ウェイクアップ時のシステムクロックは、16 MHzの内蔵の高速オシレータになります。

STOP1は、メインレギュレータがOFFのSTOP0と状態が似ています。

利用可能なペリフェラル

- GPIO
- DMA
- FSMC
- QuadSPI
- BOR**
- PVD, PVM**
- UCPD**
- USBデバイス**
- USART**
- LP UART**
- I2C**
- SPI
- CAN
- SAI
- ADC
- DAC**
- OPAMP**
- COMP**
- 温度センサ
- タイマ
- LPTIM 1**
- IWDG**
- WWDG
- Systickタイマ
- RNG
- AES
- CRC

I/O は保持され、
コンフィグレーション可能



電圧レギュレータはメインレギュレータモードで構成されています。VCORE ドメイン内のすべてのクロックが停止します。PLL と HSE オシレータは無効になります。内蔵または外付けの低速オシレータによってクロック供給された RTC は、アクティブな状態のままに設定できます。ブラウンアウトリセットは常に有効です。ペリフェラルクロックのほとんどはオフに設定されています。電源電圧検出、ペリフェラル電圧モニタ、デジタル-アナログコンバータ、オペアンプ、コンパレータ、独立型ウォッチドッグ、低電力タイマ、I2C、UART、低電力UART、UCPDなど、複数のペリフェラルがSTOP 0モードで機能します。すべてのI/Oからのイベントは、アクティブなペリフェラルによって生成された割込みと同様に、ストップ0モードからウェイクアップできます。I2C、UART、またはLPUARTは、STOPモード中にHSI16をオンに切り替えて、ウェイクアップ状態を認識し、フレームを受信した後、ウェイクアップフレームでない場合はHSI16をオフにすることができます。この場合、HSI16クロックは、それを要求しているペリフェラルにのみ伝搬されます。

利用可能なペリフェラル

- GPIO
- DMA
- FSMC
- QuadSPI
- BOR**
- PVD, PVM**
- UCPD**
- USBデバイス**
- USART**
- LP UART**
- I2C**
- SPI
- CAN
- SAI
- ADC
- DAC**
- OPAMP**
- COMP**
- 温度センサ
- タイマ
- LPTIM 1**
- IWDG**
- WWDG
- Systickタイマ
- RNG
- AES
- CRC

I/O は保持され、
コンフィグレーション可能

Zzz



ストップ1モードはストップ0と状態が非常に似ていますが、メインレギュレーターが停止し、低電力レギュレーターに置き換えられるため、電力値がはるかに低くなります。フラッシュメモリとHSI16はコンフィグレーション可能であり、停止または有効状態を維持できます。

	STOP0	STOP1
消費電流 (STM32G474)	25°C, 1.8V	
	155 μ A	46 μ A RTC デイセーブル
ウェイクアップタイム 16 MHz	フラッシュメモリにて6 μ sで最初に電源オフ RAMIにて3 μ s	フラッシュメモリにて9.8 μ sで最初に電源オフ RAMIにて6.9 μ s
ウェイクアップクロック	HSI16、16 MHz	
レギュレータ	メインレギュレータ	低電力レギュレータ
ペリフェラル	RTC, I/Os, BOR, PVD, PVM, UCPD, DACs, OPAMPs, COMPs, IWDG 1 LP TIMER 1 LP UART ((開始、アドレス一致またはバイト受信) 5 U(S)ART ((開始、アドレス一致またはバイト受信) 4 I ² C (アドレス一致)	



life.augmented

各STOPモードを比較します。

STOP 0 モードの消費電流は STOP 1 モードの消費電流よりも高くなりますが、ウェイクアップ時間は短くなります。


STOP 0 モードでは、メインレギュレータが有効になり、RAM から再起動する際に 3 μ s の非常に短い起動時間となる一方、STOP 1 より高い消費電流で実現します。

I²C アドレス認識はどちらの STOP モードでも機能し、アドレス一致時にウェイクアップイベントを生成可能です。

UARTとLPUARTのバイト受信はどちらの STOP モードでも機能し、開始検出、バイト受信、またはアドレス一致イベントの場合にウェイクアップイベントを生成可能です。

内蔵または外付けの低速オシレータからクロックを供給されている場合や、外部ピンからクロックを供給されている場合には、低電力タイマがすべてのイベントでMCUをウェイクアップ可能です。

SRAM2保持を備えた最低電力モード VBATおよびI/O制御に切り替え

- デフォルトで: SRAMもレジスタ保持(電源ダウン時の電圧レギュレータ)
 - 128 バイトのバックアップ・レジスタは常に保持
 - **SRAM2全体を保持(16KB)**
 - **BOR**は常にオン: VDDの傾きに寄らない安全なリセット
 - 各 I/Oは、プルアップ、プルダウン、なしに設定可能
 - APC が PWR_CR3 レジスタにセットされている場合、PWR_PUCRx / PWR_PDCRx レジスタ (x = A、B、... H)を適用
 - 外部コンポーネント入力状態の制御が可能
 - **5本のウェイクアップ・ピン**: 5本のウェイクアップ・ピンの極性は設定可能
-  • ウェイクアップ・クロックは 16MHzのHSI

life.augmented

STANDBYモードは、16 KB の SRAM2 を保持可能で、VDD から VBAT への自動切替に対応しており、I/O レベルはプルアップ回路とプルダウン回路が独立に設定可能である最小電力モードです。

デフォルトでは、電圧レギュレータはパワーダウンモードとなっており、SRAMとペリフェラルレジスタの内容は失われます。128 バイトのバックアップ・レジスタは、常に保持されます。

ブラウンアウトリセットは常時オンとなっており、VDDの傾きによらない安全なリセットが保証されます。

各I/Oはプルアップまたはプルダウン付きか無しに設定可能であり、APC制御ビットにより適用およびリリースが行われます。これにより、たとえSTANDBYモード中でも外部コンポーネントの入力状態を制御が可能です。

5つのウェイクアップピンが利用可能で、デバイスをSTANDBYモードからウェイクアップできます。5つのウェイクアップピンのそれぞれの極性は設定可能です。

ウェイクアップクロックは、周波数が16MHzのHSIです。

STANDBYモード、SRAM2

利用可能なペリフェラル

- GPIO
- DMA
- FSMC
- QuadSPI
- BOR**
- PVD, PVM
- UCPD
- USBデバイス
- USART
- LP UART
- I2C
- SPI
- CAN
- SAI
- ADC
- DAC
- OPAMP
- COMP
- 温度センサ
- タイマ
- LPTIM 1
- IWDG**
- WWDG
- Systickタイマ
- RNG
- AES
- CRC

I/O のコンフィグレーション可能
w/またはw/oプルアップ
w/またはw/oプルダウン



SRAM2のSTANDBYモードでは、メインレギュレータの電源がオフになり、低電力レギュレータはコンテンツを保持するためにSRAMに供給します。

内蔵または外付けの低速オシレータによってクロック供給された RTC は、アクティブな状態のままになることがあります。ブラウンアウトリセットは常に有効です。独立型ウォッチドッグは、スタンバイモードでも有効にできます。

リセット、ブラウンアウトリセット、RTCおよびタンパー検出、独立型ウォッチドッグ、および5ウェイクアップピン上の任意のイベントは、STANDBYモードからマイクロコントローラを復帰させることができます。

STANDBYモード、SRAM保持なし

利用可能なペリフェラル

- GPIO
- DMA
- FSMC
- QuadSPI
- BOR**
- PVD, PVM
- UCPD
- USB デバイス
- USART
- LP UART
- I2C
- SPI
- CAN
- SAI
- ADC
- DAC
- OPAMP
- COMP
- 温度センサ
- タイマ
- LPTIM 1
- IWDG**
- WWDG
- Systickタイマ
- RNG
- AES
- CRC

I/O のコンフィグレーション可能
w/またはw/oプルアップ
w/またはw/oプルダウン



SRAM 保持なしのSTANDBYモードでは、メインと低電力の両方のレギュレータの電源がオフになります。ウェイクアップイベントと使用可能なペリフェラル、ウェイクアップソースは、SRAMを使用したSTANDBYモードと同じです。



最低電力モード:15nA!!

- STANDBY と類似しているが、
 - **電力モニタリングなし**: BORとPDRなし、VBATへの切り替えなし
 - 電源が1.6V以下に下がった場合、製品の動作は保証されない
 - **LSIなし、IWDGなし** (LSE でクロック・セキュリティ・チェックを行わない)
 - SHUTDOWNモードを終了すると、POR リセットが生成される
 - バックアップ・ドメイン内のレジスタを除くすべてのレジスタがリセット
 - パッド上でリセットが生成
- 128バイト・バックアップ・レジスタ を保存
- ウェイクアップ・ソース: **5本のウェイクアップ・ピン、RTC**
- ウェイクアップ・クロックはHSI 16MHz



SHUTDOWN モードは、1.8V においてわずか 15nA の 消費電流となる、STM32G4 の最低電力モードです。

このモードは STANDBY モードに類似していますが、電力モニタリングはありません。したがってパワーダウンリセットは無効になっており、SHUTDOWNモードでは VBAT への切り替えはサポートされていません。したがって、電源が1.6V以下に下がった場合、製品の動作は保証されません。

LSI は使用できず、その結果として独立型ウォッチドッグも使用できません。

デバイスが SHUTDOWN モードを終了するときにブラウンアウトリセットが生成されます。バックアップドメインにあるもの以外のすべてのレジスタはリセットされ、パッド上にリセット信号が生成されます。

128 バイトのバックアップ レジスタはSHUTDOWNモードで保持されます。

ウェイクアップソースは、5 本のウェイクアップピンと タンパ機能を含むRTCイベントです。

シャットダウン モードを終了すると、ウェイクアップ クロックは 16 MHz の HSI になります。

利用可能なペリフェラル

GPIO
DMA
FSMC
QuadSPI
BOR
PVD, PVM
UCPD
USBデバイス
USART
LP UART
I2C
SPI
CAN
SAI
ADC
DAC
OPAMP
COMP
温度センサ
タイマ
LPTIM 1
IWDG
WWDG
Systick タイマ
RNG
AES
CRC

I/O のコンフィグレーション可能
w/またはw/oプルアップ
w/またはw/oプルダウン
ただし、SHUTDOWNから終了するとフローティング



SHUTDOWNモードでは、メインレギュレータと低電カレギュレータの電源がオフになります。

外付けの低速オシレータによってクロックされた RTC は、アクティブなままにできます。

ブラウンアウトリセットは無効になります。外付けの低速クロックのみを有効にできます。

ウェイクアップ イベントは、RTC とタンパー イベント、リセット、および 5 本のウェイクアップ ピンです。

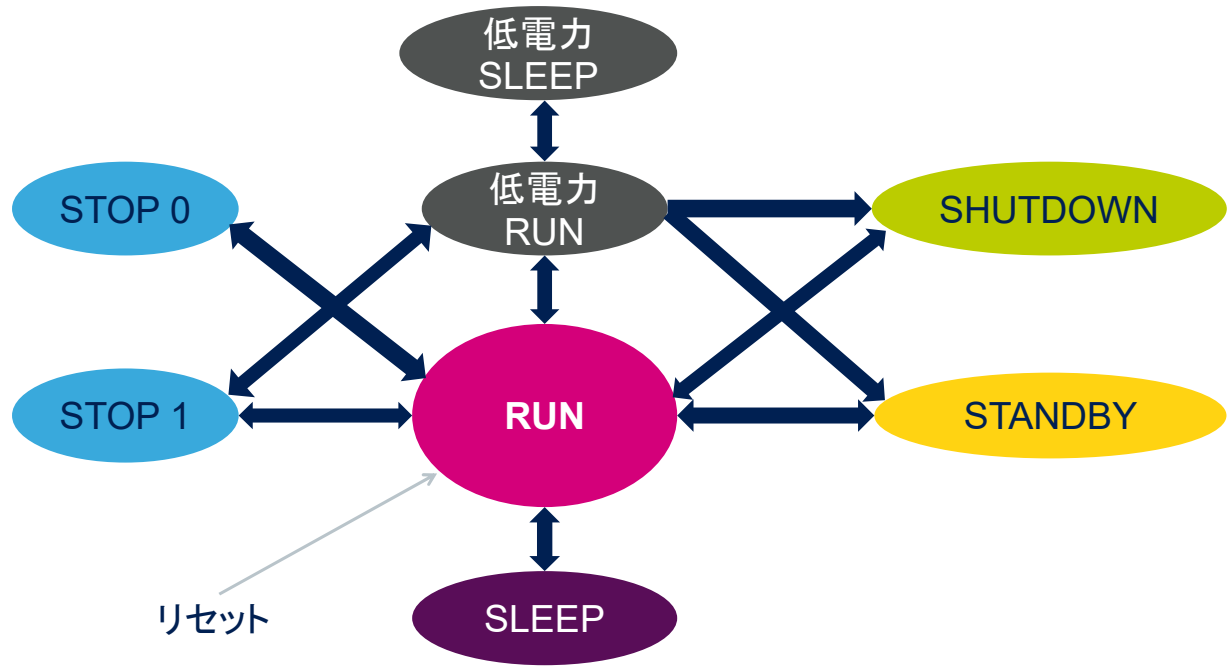
モード	レギュレータ	CPU	フラッシュ	SRAM	クロック	ペリフェラル
RUN	MR Range 1	可能	オン ⁽¹⁾	オン	任意	すべて
	MR Range 2					USB、RNG以外すべて
低電力RUN	LPR	可能	オン ⁽¹⁾	オン	任意 PLLを除く	USB、RNG以外すべて
SLEEP	MR Range 1	不可	オン ⁽¹⁾	オン ⁽²⁾	任意	すべて
	MR Range 2					任意の IT またはイベント
低電力SLEEP	LPR	不可	オン ⁽¹⁾	オン ⁽²⁾	任意 PLLを除く	すべて 任意の IT またはイベント
STOP 0	MR	不可	オフ	オン	LSE/LSI	リセットピン,すべてのI/O BOR, PVD, PVM, RTC, IWDG, COMPx, DACx, OPAMPx, USARTx, LPUART, I2Cx, LPTIM1, USB, UCPD
STOP 1	LPR					
STANDBY	LPR	ダウン	オフ	SRAM2 オン	LSE/LSI	リセットピン, 5本のWKUPxピン BOR, RTC, IWDG
	OFF			ダウン		
SHUTDOWN	OFF	ダウン	オフ	ダウン	LSE	リセットピン, 5本のWKUPxピン RTC

1. パワーダウンに入れることができ、クロックをオフすることが出来る
2. SRAM1、SRAM2、CCM SRAMは独立してオフ可能



life.augmented

ここには、すべての STM32G4 電源モードの状態をまとめて示しています。



RUNモードから、低電力SLEEPモード以外のすべての低電力モードにアクセスすることが可能です。

低電力SLEEPモードに入るためには、まず低電力RUNモードに移行し、レギュレータが低電力レギュレータである間に [Wait for Interrupt]または[Wait for Event]命令を実行する必要があります。

また、低電力SLEEPモードを終了すると、STM32G4は低電力RUNモードになります。

デバイスが低電力RUNモードの場合、SLEEPモードとSTOP 0モードを除くすべての低電力モードに移行できます。STOP 0モードは、RUNモードからのみ入力できます。

デバイスが低電力RUNモードからSTOP 1モードに入ると、低電力RUNモードは終了します。

デバイスがSTANDBYまたはSHUTDOWNに入ると、RUNモードは終了します。

RTCは動作を継続し、 V_{DD} が失われてもバックアップレジスタは保持

- バックアップドメインに含まれるもの:
 - 32.768kHz LSE オシレータ(3本のタンパピンを含む)からクロックの供給を受ける RTC
 - 128 バイトのバックアップ・レジスタ
 - RCC_BDCRを通じてリセット
- V_{DD} がパワーオフからパワーオンを行うと V_{BAT} と V_{DD} との間で内部的に自動切換え
- A/Dコンバータに内部接続された電圧モニタリング($V_{BAT}/3$)
- VBATバッテリー・チャージング

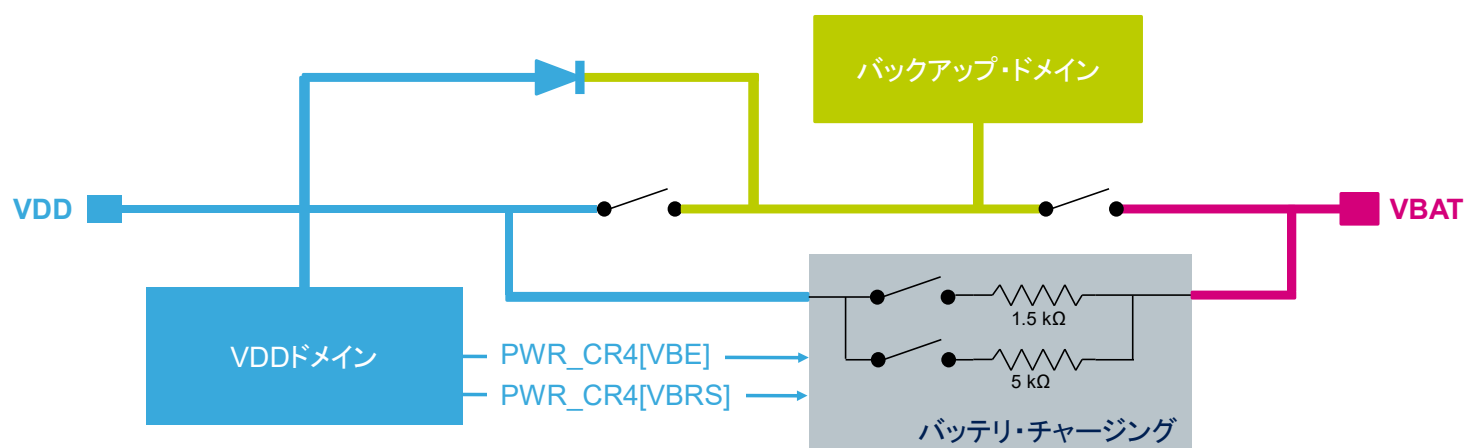


バックアップドメインによって、VBAT ピンに接続されたバックアップバッテリーのおかげで、VDD 電源がダウンした場合にも RTC の機能を維持し、バックアップレジスタを保持することができます。バックアップドメインには、32.768kHz のロースピード外部オシレータからクロック供給を受ける RTC が含まれています。VBATモードでは 3 本のタンパピンが機能しており、侵入が検知された場合には、VBAT ドメインにも含まれている 128 バイトバックアップレジスタが消去されます。バックアップドメインには、RTC クロック制御ロジックも含まれています。VDD がある特定の閾値を下回った場合、バックアップドメインの電源は自動的に VBAT に切り換わります。VDD が正常に復帰すると、バックアップドメインの電源は自動的に VDD に戻ります。バックアップバッテリーレベルをモニタするため、VBAT 電圧は内部で A/D コンバータ 入力に接続されています。VDD が存在する場合、VBAT に接続されたバッテリーは VDD 電源から充電可能です。

VBATバックアップ・ドメイン

32

- VBATバッテリー・チャージング: V_{DD} が存在する場合、内部抵抗を通してVBATのスーパーキャパシタの充電が可能



life.augmented

バッテリー充電機能により、VDD電源が存在する場合に、内部抵抗を通してVBATピンに接続されたスーパーキャパシタの充電が可能になります。

充電はソフトウェアによって有効にされ、ソフトウェアに応じて5kΩまたは1.5kΩ抵抗を介して行われます。

VBATモードでは、バッテリーの充電が自動的に無効になります。PWR_CR4レジスタのVBEビットフィールドは、バッテリー充電を可能にします。

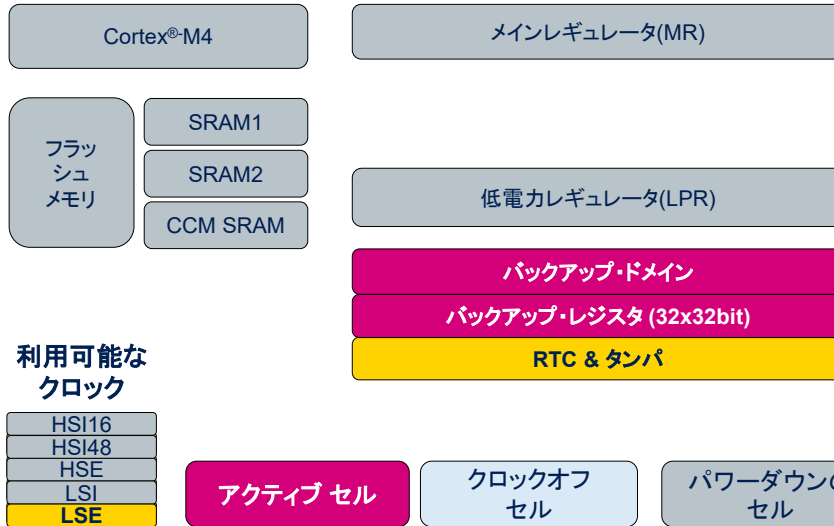
PWR_CR4レジスタのVBR5ビットフィールドは、抵抗値を選択します。

スタートアップフェーズ中に、VDDが $t_{RSTTEMPO}$ 未満で確立され、 $VBAT + 0.6V$ より大きいVDDが確立された場合、VDDと電源スイッチ(VBAT)の間に接続された内部ダイオードを通してVBATに電流が流れる可能性があります。

VBATピンに接続されている電源/バッテリーがこの電流の流出をサポートできない場合は、この電源装置とVBATピンの間に外部で低ドロップダイオードを接続することを強くお勧めします。

利用可能なペリフェラル

- GPIO
- DMA
- FSMC
- QuadSPI
- BOR
- PVD, PVM
- UCPD
- USBデバイス
- USART
- LP UART
- I2C
- SPI
- CAN
- SAI
- ADC
- DAC
- OPAMP
- COMP
- 温度センサ
- タイマ
- LPTIM 1
- IWDG
- WWDG
- Systick タイマ
- RNG
- AES
- CRC



VBATモードでは、メインレギュレータと低電力レギュレータの電源がオフになります。

外付けの低速オシレータによってクロックされた RTC とタンパは、アクティブなままにできます。

外付けの低速クロックのみを有効にできます。

電源が入っているブロックは RTC とタンパを含むバックアップドメインのみであり、VDD 電源が提供されると通常の実行に戻ります。

RTC の VBAT 消費電流は 1.8 V でおおよそ150 nA (TYP) です。

- 次に示す所定の低電力モードを禁止するため、Flashオプション・バイトの中で3個のオプション・ビットを設定可能:
 - nRST_SHDWN : クリアされると、SHUTDOWN モード移行時にリセットを生成
 - nRST_STDBY : :クリアされると、STANDBY モード移行時にリセットを生成
 - nRST_STOP : クリアされると、STOP モードへの移行時にリセットを生成



フラッシュオプションバイトには、特定の低電力モードを禁止する3ビットが使用できます。
クリアされると、関連する低電力モードに入る代わりにリセットが生成されます。

- DBGMCU_CR レジスタの 3bit により、SLEEP、STOP、STANDBY、SHUTDOWN の各モードでのデバッグが可能:
 - DBG_STANDBY：セットされると、デジタル・パートはSTANDBYモードとSHUTDOWNモードでは電源がオフになり、HCLKとFCLKはオンのままで内蔵のRCによってクロック提供される
 - さらに、STANDBY/SHUTDOWN中にMCUはシステム・リセット
 - DBG_STOP：セットされると、HCLKとFCLKはSTOPモードでオンのまま、内部RCによってクロック提供される
 - DBG_SLEEP：セットされると、HCLKとFCLKはSLEEPモードと低電力SLEEPモードのまま
- これらのビットがセットされると、低電力モードの間、デバッガとの接続は維持
 - ウェイクアップ後もデバッグは可能



マイクロコントローラは、ユーザーが低電力モードでソフトウェアをデバッグすることを可能にする特別な手段を提供します。

デバッグ制御レジスタでは、3ビットを使用することによりSLEEP、STOP、STANDBY、SHUTDOWNの各モードでデバッグを行えるようになります。これによって、STANDBYモードとSHUTDOWNモードでレギュレータがオンで維持され、HCLK クロックと FCLK クロックはオンで維持されて、デバッガはアクティブな状態を維持します。これによって、低電力モードの間にデバッガとの接続が維持され、ウェイクアップ後にもデバッグを継続します。これらのビットがセットされると、クロックとレギュレータが強制的に有効に保たれて、すべての低電力モードで消費電流が増加することから、MCU がデバッグ中ではない場合には、これらのビットをクリアすることを忘れないでください。

- 電源モードに対する依存関係の詳細については、ペリフェラル・トレーニング資料の以下のリストを参照してください。
 - リセットおよびクロック制御 (RCC)
 - リアルタイム・クロック (RTC)
 - STM32CubeMX、電力消費計算機能



このトレーニングに加えて、次のプレゼンテーションが参照できます。

- リセットおよびクロック制御 (RCC)
- リアルタイムクロック (RTC)
- STM32CubeMX、電力消費計算機能の説明