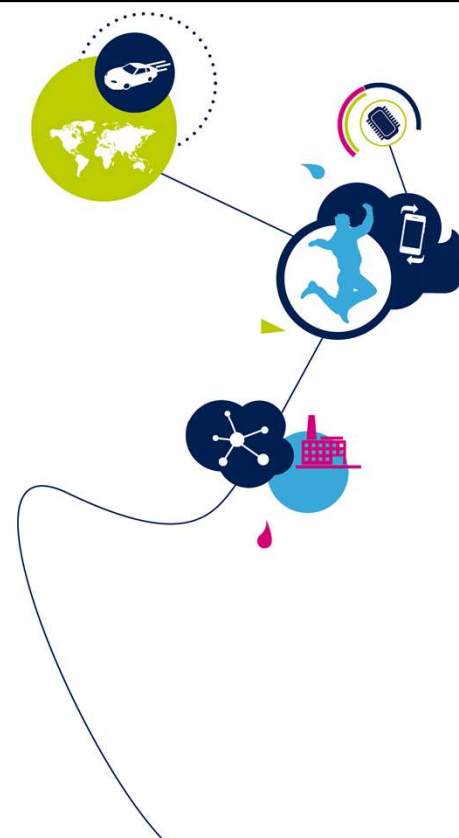


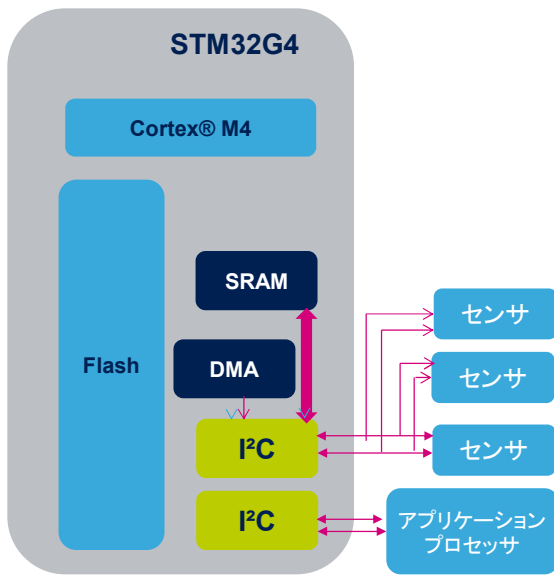
STM32G4 – I²C

Inter-Integrated Circuit

1.0版



こんにちは。STM32 I²C インタフェイス (SAI) のプレゼンテーションへようこそ。このプレゼンテーションでは、マイコン、センサ、シリアルインタフェイスメモリなどのデバイスを接続するために広く使用されている、この通信インタフェイスの主な機能について説明します。



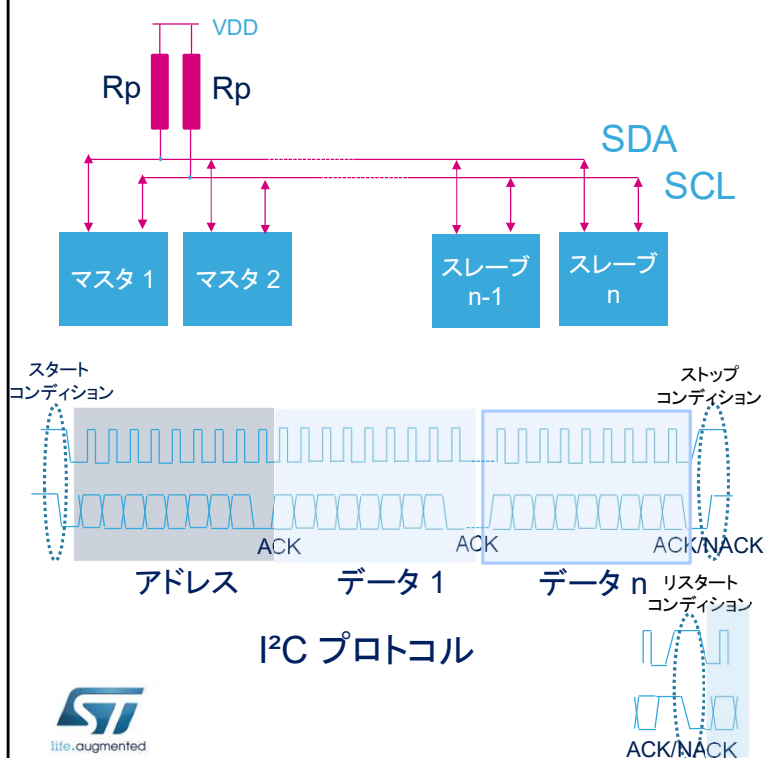
- I²C 通信インタフェースを提供
 - I²C バス仕様およびユーザ・マニュアル、リビジョン 5
 - 標準、高速、および高速モードプラス (1MHz)
 - SMBus 3.0 ハードウェアサポート
 - PMBus 1.3 互換性

アプリケーション側の利点

- 使いやすいイベント管理
- 完全にプログラム可能なタイミング値
- 低電力STOPモードで動作可能

I²C インタフェースは、NXP I²C バス仕様およびユーザマニュアル (リビジョン 5)、SMBus システム管理バス仕様 (リビジョン 3)、PMBus 電力システム管理プロトコル仕様 (リビジョン 1.3) に準拠しています。

このペリフェラルは、使いやすいインタフェース、非常にシンプルなソフトウェアプログラム、および完全なタイミングの柔軟性を備えています。また、I²C ペリフェラルは、低消費電力の STOP モードで動作可能です。



- マルチマスタおよびスレーブ機能
- 高速モードプラスでは20mA出力の駆動能力
- すべてのI²Cバス固有のシーケンス、プロトコル、アービトレーション、およびタイミング値を制御
- 7および10bitアドレッシング・モード
- 複数の7bitアドレス・サポート
- クロック・ストレッチ・オプション

I²C ペリフェラルはマルチマスタおよびスレーブモードをサポートします。

I²C IO ピンは、オープンドレインモードで設定される必要があります。論理ハイレベルは外部プルアップによって駆動されます。IO ピンは高速モードプラスに必要な 20mA 出力駆動をサポートします。

ペリフェラルは、すべての I²C バス固有のシーケンス、プロトコル、アービトレーション、およびタイミング値を制御します。7 および 10-bitアドレッシングモードがサポートされ、同じアプリケーションで複数の 7bit アドレスをサポートできます。マスタモードのペリフェラルは、スレーブクロックストレッチとスレーブ側からのクロックストレッチをサポートします。ペリフェラルのスレーブモード構成では、クロックストレッチをソフトウェアによって無効にできます。

- プログラム可能なセットアップおよびホールド時間
- SCLおよびSDAラインでのプログラム可能なアナログおよびデジタルノイズ・フィルタ
- アドレス一致時にSTOPモードからウェイクアップ
- 独立クロックにより、システム・クロックから独立した通信ボーレートが可能

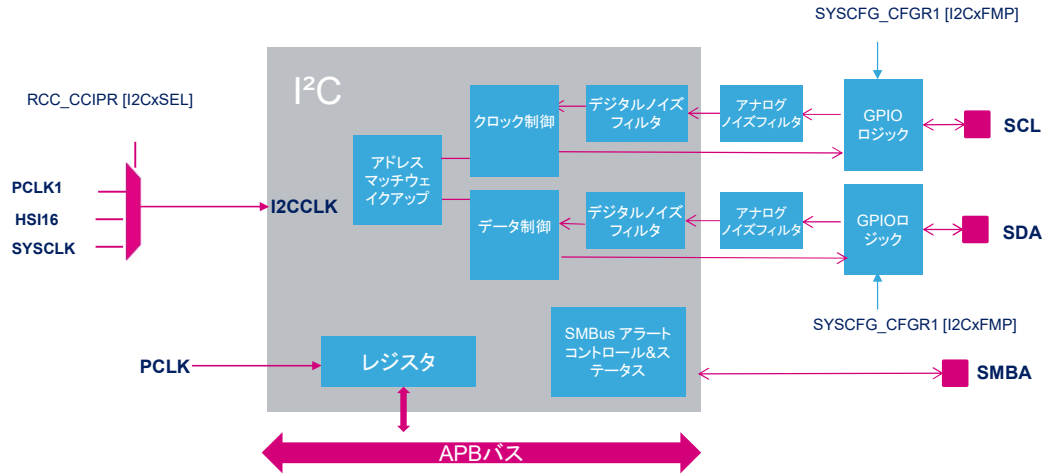


セットアップおよびホールド時間は、ソフトウェアによるプログラムが可能です。

データおよびクロックラインのアナログおよびデジタルグリッチフィルタをソフトウェアによって設定できます。

ペリフェラルは、アドレス一致が検出されたとき、MCU をSTOP モードからウェイクアップできます。

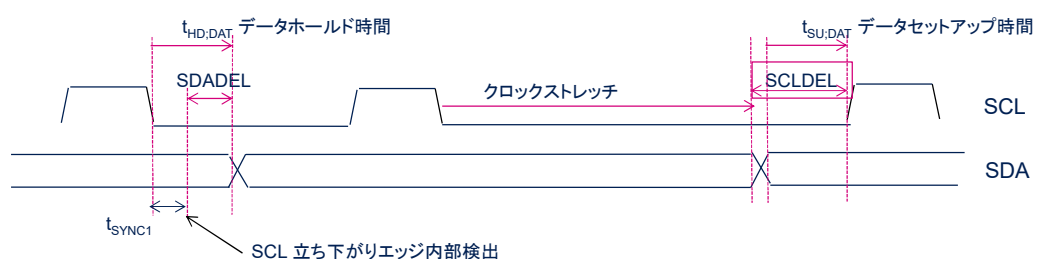
ペリフェラルは独立したクロックドメインを持つため、システムクロックから独立した通信ボーレートが可能です。



これは、I²C ブロック図です。レジスタは APB バスを介してアクセスされ、ペリフェラルは APB クロックから独立した I²C クロックからクロック供給されます。I²C クロックは、APB1クロック(PCLK1)、高速内部 RC オシレータ(HSI16)、およびシステムクロック(SYSCLK)から選択できます。SCL および SDA ラインには、アナログおよびデジタルノイズフィルタがあります。20mA の駆動能力は、システム設定レジスタの制御ビットを使用して有効にできます。さらに、SMBus モードでは SMBus アラートピンが使用可能です。

タイミング生成における完全な柔軟性

- 送信時のSDAおよびSCLライン間のセットアップおよびホールド時間は、I²C タイミングレジスタ (I2C_TIMINGR) のPRESC、SDADEL、およびSCLDELフィールドでプログラム可能
 - SDADELはデータ・ホールド時間の生成に使用 $t_{SDADEL} = [SDADEL * (PRESC+1) + 1] * t_{I2CCLK}$
 - SCLDELはデータ・セットアップ時間の生成に使用 $t_{SCLDEL} = (SCLDEL+1) * (PRESC+1) * t_{I2CCLK}$



life.augmented

I²C のセットアップおよびホールド時間は、I²C タイミングレジスタを介してソフトウェアによって設定できます。

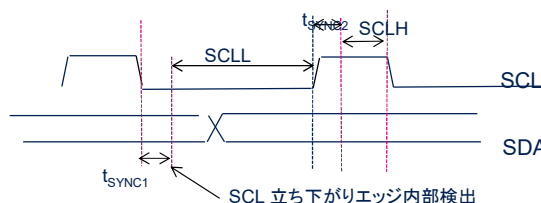
SDADEL および SCLDEL カウンタは、最小のデータホールド時間とデータセットアップ時間を保証するために、送信時に使用されます。

I²C ペリフェラルは、クロックラインの立ち下がリエッジを検出した後、プログラムされたデータホールド時間だけ待ってからデータを送信します。データの送信後、プログラムされたデータセットアップ時間の間、クロックラインはローにストレッチされます。

合計のデータホールド時間は、プログラムされた SDADEL カウンタより大きくなります。これは、SCL 立ち下がリエッジが内部で検出されて初めて、SDADEL 遅延が追加されるためです。この内部検出に必要な時間 (t_{SYNC1}) は、SCL 立ち下がリエッジ、フィルタによる入力遅延、および内部 SCL と I²C クロックとの同期による遅延に依存します。ただし、セットアップ時間は、これらの内部遅延の影響を受けません。

マスタクロック生成における完全な柔軟性

- I²C_TIMINGR により SCL ローおよびハイ時間をプログラム可能
 - SCL ローカウンタ: $(SCLL+1) * (PRESC+1) * t_{I2CCLK}$
 - SCL の立ち下がりエッジの内部検出後にカウントを開始
 - カウント後、SCL はリリース
 - SCL ハイカウンタ: $(SCLH+1) * (PRESC+1) * t_{I2CCLK}$
 - SCL の立ち上がりエッジの内部検出後にカウントを開始
 - カウント後、SCL はローに駆動
- SCL period = $t_{SYNC1} + t_{SYNC2} + [(SCLL+1) + (SCLH+1)] * (PRESC+1) * t_{I2CCLK}$



life.augmented

I²C マスタクロックのローおよびハイレベル時間は、I²C タイミングレジスタでソフトウェアによって設定されます。

SCL ローおよびハイレベルカウンタは、SCL ラインのエッジの検出後に開始します。この実装により、ペリフェラルはマルチマスタ環境でマスタクロック同期メカニズムをサポートでき、スレーブクロックストレッチ機能もサポートできます。

したがって、合計の SCL 周期はカウンタの合計より大きくなります。これは、SCL ラインのエッジの内部検出による遅延の追加に関係しています。これらの遅延、つまり、 t_{SYNC1} と t_{SYNC2} は、SCL の立ち下がりまたは立ち上がりエッジ、フィルタによる入力遅延、および内部 SCL と I²C クロックとの同期による遅延に依存します。

立ち上がりエッジは、プルアップレジスタと SCL ラインのキャパシタンスに依存します。立ち下がりエッジは、データシートで定義された I/O ポートのパラメータに依存します。クロック速度を適切に設定するために、これらのエッジを測定または計算できます。STM32CubeMX ツールで I²C ペリフェラルを適切に設定するために必要であり、その後、タイミングレジスタの設定は、このツールによって自動的に計算できます。

スレーブ・アドレッシング・モード

8

多数のスレーブアドレス

- I²C は複数のスレーブ・アドレスを認識可能 2つのアドレス・レジスタ:
 - I2C_OAR1: 7または10bitモード
 - I2C_OAR2: 7bitモードのみ。OA2MSK[2:0]により OAR2 の 0~7LSB をマスク可能

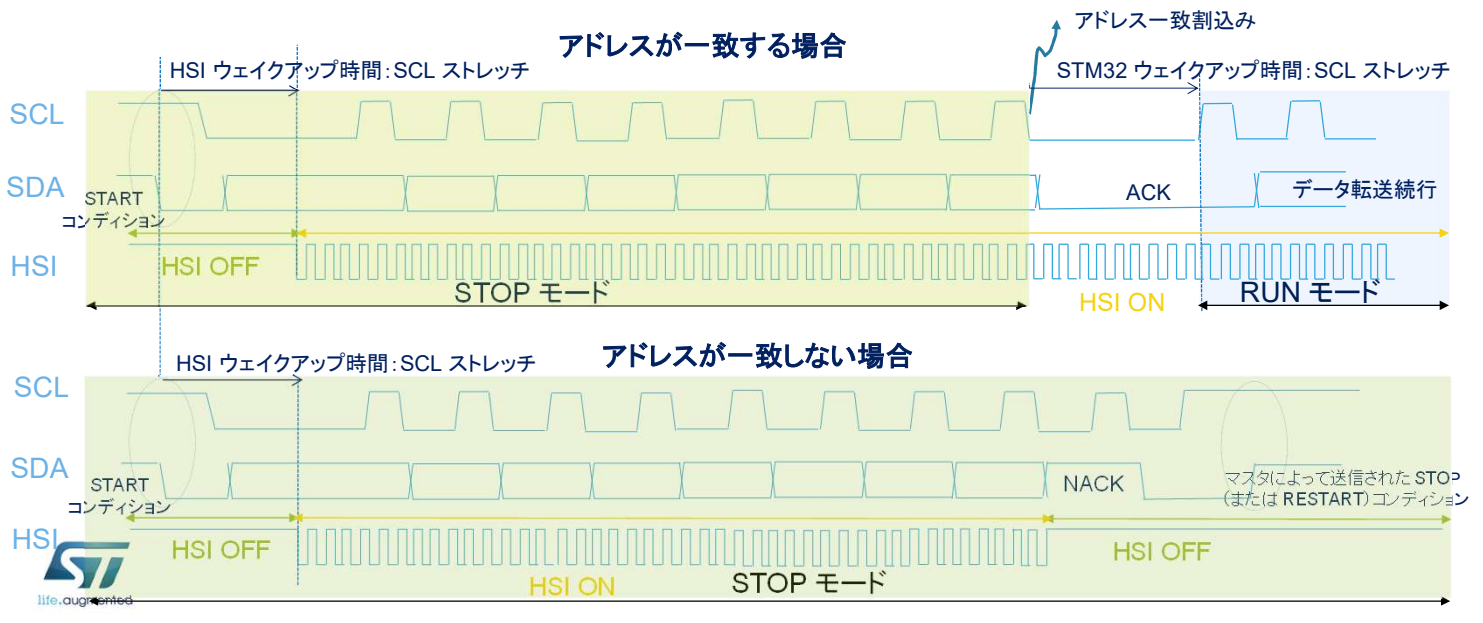
OA2MSK [2:0]	アドレス一致条件
000	アドレス [7:1] = OA[7:1]
001	アドレス [7:2] = OA[7:2] (ビット 1 は無視)
010	アドレス [7:3] = OA[7:3] (ビット 2:1 は無視)
...	
111	I ² C 予約済みアドレスを除き、すべてのアドレスが認識される



I²C スレーブは複数のスレーブアドレスを認識できます。スレーブアドレスは 2 つのレジスタにプログラムされます。自己アドレスレジスタ 1 は、7 または 10bit アドレスでプログラムできます。自己アドレスレジスタ 2 は、7bit アドレスでプログラムできますが、このアドレスの最下位ビットを OA2MSK レジスタを介してマスクし、複数のスレーブアドレスを認識させることができます。2 つの自己アドレスレジスタを同時に有効化できます。

アドレス一致時にSTOPモードからウェイクアップ

I2CCLK クロックが HSI または CSI に設定されているとき、I²C はスレーブアドレスの受信時に MCU を STOP モードからウェイクアップ可能 全てのアドレッシングモードがサポート



I²C ペリフェラルは、アドレス一致時の STOP モードからのウェイクアップをサポートします。このためには、I²C ペリフェラルクロックを HSI16 オシレータに設定する必要があります。STOP からのウェイクアップ機能が有効な時には、アナログノイズフィルタのみがサポートされます。すべてのアドレッシングモードがサポートされます。

デバイスが STOP モードのとき、高速内部オシレータはオフになります。START コンディションが検出されると、I²C ペリフェラルは高速内部オシレータを有効にし、それを使用してバス上のアドレスを受信します。

STOP モードでアドレスが受信された後、アドレスがプログラムされたスレーブアドレスに一致した場合、ウェイクアップ割込みが生成されません。

アドレスが一致しなかった場合、高速内部オシレータはオフになり、割込みは生成されず、デバイスは STOP モードのままです。

I²C ペリフェラルはスタートコンディション後、高速内部オシレータが開始するまでクロックラインをローにストレッチするので、クロックストレッチを有効にする必要があります。プログラムされたスレーブアドレスに一致するアドレスを受信した後、I²C ペリフェラルは STM32G4 デバイスがウェイクするまで、クロックラインをローにストレッチします。

ペイロードが255バイト以下の場合、必要な書込み回数は1回のみ

- START = 1
- SADD: スレーブ・アドレス
- RD_WRN: 転送方向
- NBYTES = N: 転送されるバイト数
- AUTOEND = 1: N データ後、STOPを自動送信

AUTOEND	説明
0: ソフトウェア終了モード	NBYTESバイトのデータが転送された後、転送終了をソフトウェアで制御: 転送完了(TC)フラグがセットされ、有効な場合は割込みが生成 RESTARTまたはSTOPコンディションをソフトウェアによって要求可能
1: 自動終了モード	NBYTESバイトのデータが転送された後、ストップ コンディションが自動送信される



マスタモードでのソフトウェア管理は非常にシンプルです。1回の書込みアクションだけで、255バイト以下のペイロードのマスタ転送を処理できます。完全なプロトコルはハードウェアによって管理されます。

マスタモードで転送を開始するには、I2C 制御レジスタ 2 にスタートコンディション要求、スレーブアドレス、転送方向、転送されるバイト数、および転送終了モードを書き込む必要があります。転送終了モードは、AUTOEND ビットによって設定されます。このビットがセットされた場合、プログラムされたバイト数が転送された後、ストップコンディションが自動的に送信されます。

AUTOEND ビットがセットされていない場合、転送終了はソフトウェアによって管理されます。プログラムされたバイト数が転送された後、転送完了(TC)フラグがセットされ、有効な場合、割込みが生成されます。その後、リスタートまたはストップコンディションをソフトウェアによって要求できます。データ転送は、割込みまたはDMAによって管理できます。

- ペイロードが255バイトを超える場合: I2C_CR2 の RELOAD ビットをセットする必要がある
- AUTOEND = 0 は、RELOADビットがセットされているときには効果無し

RELOAD	説明
0:リロードなし	NBYTESバイトのデータが転送された後、ストップまたはリスタートが続く
1:リロードモード	NBYTESバイトのデータが転送された後、NBYTESがリロードされ、データ転送が再開されます。 転送完了リロード(TCR)フラグがセットされ、有効な場合は割込みが生成されます。



ペイロードが 255バイトより大きいときには、I²C 制御レジスタ 2 の RELOAD ビットをセットする必要があります。この場合、プログラムされたバイト数が転送された後、転送完了リロード(TCR)フラグがセットされます。TCR ビットがセットされていると、転送される追加のバイト数がプログラムされ、データ転送が再開されます。TCR ビットがセットされている限り、I²C クロックはローにストレッチされます。RELOAD ビットは、マスタモードではペイロードが 255バイトより大きいときに使用され、スレーブモードでは、スレーブバイト制御が有効なときに使用されます。RELOAD ビットがセットされているとき、AUTOEND ビットは効果がありません。

- デフォルト: I²C スレーブはクロック・ストレッチを使用、クロック・ストレッチはソフトウェアで無効可能
- 受信: 認識制御は、RELOAD = 1 のとき、スレーブ・バイト制御 (SBC) モードで選択されたバイトで実行可能
 - SBC = 1 のとき、スレーブ・モード (Tx および Rx モード) の NBYTES カウンタが有効
 - SBC = 1 は、NOSTRETCH = 0 のときのみ設定可能

SBC	説明
0: リロードなし	NBYTES バイトのデータが転送された後、ストップ または リスタート が続く
1: リロードモード	NBYTES バイトのデータが転送された後、NBYTES がリロードされ、データ転送が再開 転送完了リロード (TCR) フラグがセットされ、有効な場合は割込みが生成



デフォルトでは、I²C スレーブはクロックストレッチを使用します。クロックストレッチ機能はソフトウェアで無効にできます。

受信モードでは、スレーブによる受信バイト認識動作は、スレーブバイト制御モードが選択されていて、RELOAD ビットがセットされているときに設定できます。SBC ビットがセットされているとき、スレーブモードでバイト数カウンタが有効になります。クロックストレッチは、スレーブバイト制御が有効なときに有効でなければなりません。

受信モードでは、スレーブバイト制御が有効であり、RELOAD ビットがセットされていて、転送されるバイト数が 1 のとき、1 バイト受信ごとに転送完了リロードフラグがセットされ、SCL ラインがストレッチされます。これは、データ受信後、認識パルス前に行われます。受信バッファノットエンプティフラグもセットされ、データの読出しが可能になります。TCR サブルーチンでは、ACK (認識) または NACK (非認識) がバイト受信後に送信されるようにプログラムできます。

I²C スレーブトランスミッタモードではバイトカウンタを使用しないため、送信時は SBC ビットをクリアすることを推奨します。

SMBus モードでは、スレーブバイト制御モードは、送信時、PEC (パッケージエラーコード) バイトの送信に使用されます。

シームレスな SMBus 3.0 サポート

- ARP(アドレス解決プロトコル):スレーブ・モードでは、デバイスのデフォルト・アドレス、アービトレーション
- ホスト通知プロトコルのサポート:ホストアドレス
- アラートのサポート:アラートピンとアラート応答のサポート
 - タイムアウトとバスアイドルの検出
- SBC モードでのコマンドおよびデータ認識制御
- パケットエラー・チェック(PEC)のハードウェア計算



I²C ペリフェラルは、SMBus のハードウェアサポートを提供します。SMBus アドレス解決プロトコルは、スレーブモードでは、デバイスのデフォルトアドレスとアービトレーションを通じてサポートされます。

ホスト通知プロトコルは、ホストアドレスサポートによってサポートされます。

アラートプロトコルは、SMBus アラートピンとアラート応答アドレスを通じてサポートされます。

SMBus クロックロータイムアウトと累積クロックロー延長時間を、プログラム可能な時間で検出できます。バスアイドル条件は、プログラム可能な時間で検出できます。

コマンドおよびデータ認識制御は、スレーブバイト制御モードを通じてサポートされます。

パケットエラーコード(PEC)バイトは、ハードウェアによって計算されます。

- PECの自動送信／チェック
- NBYTES (データ転送カウンタ) は以下のために使用
 - 受信時、NBYTES-1バイトの受信後に、パケットエラー・コード(PEC)バイトを自動的にチェック
 - 障害時に、NACK を自動送信
 - 送信時、NBYTES-1バイトの送信後に、パケットエラー・コード(PEC)バイトを自動的に送信
 - スレーブ・バイト制御モード(SBC ビット)をスレーブ・モードにセットして、NBYTES カウンタを有効にする必要あり



life.augmented

パケットエラーコード(PEC)バイトは、送信時に自動送信され、受信時に自動的にチェックされます。

データ転送カウンタは、NBYTES 値で初期化され、受信時に NBYTES-1バイトを受信した後、PEC バイトを自動的にチェックするために使用されます。受信した PEC バイトが計算に一致しなかった場合、PEC バイト後に Not Acknowledge (NACK) が自動的に送信されます。送信時は、NBYTES-1バイト後に、内部で計算された PEC バイトが自動的に送信されます。NBYTES カウンタを有効にして、PEC の自動送受信を可能にするには、スレーブバイト制御モードをスレーブモードで有効にする必要があります。

割り込みイベント	説明
受信バッファ・ノットエンプティ	受信バッファに受信データがあり、読出し準備ができているときにセット
送信バッファ割り込みステータス	送信バッファが空であり、書込み準備ができているときにセット
ストップ検出	バス上でSTOP コンディションが検出されたときにセット
転送完了リロード	RELOAD=1 であり、NBYTES バイトのデータが転送されたときにセット
転送完了	RELOAD=0、AUTOEND = 0 であり、NBYTES バイトのデータが転送されたときにセット
アドレス一致	受信したスレーブ・アドレスが有効なスレーブ・アドレスの 1 つと一致したときにセット
NACK 受信	1バイト送信後に NACK を受信したときに、ハードウェアによってセット

- 受信バッファがノットエンプティのとき、または送信バッファがエンプティのとき、DMA リクエストを生成可能



いくつかのイベントが割り込みをトリガします。

受信バッファノットエンプティフラグは、受信バッファに受信データがあり、読出し準備ができているときにセットされます。

送信バッファ割り込みステータスは、送信バッファが空であり、書込み準備ができているときにセットされます。STOP 検出フラグは、バス上でSTOP コンディションが検出されたときにセットされます。

転送完了リロードフラグは、RELOAD bitがセットされていて、NBYTES バイトのデータが転送されたときにセットされます。

転送完了フラグは、RELOAD および AUTOEND ビットがクリアされ、NBYTES バイトのデータが転送されたときにセットされます。

アドレス一致フラグは、受信したスレーブアドレスが有効なスレーブアドレスの 1 つと一致したときにセットされます。

NACK 受信フラグは、1バイト送信後に Not Acknowledge (NACK) が受信されたときにセットされます。

受信バッファノットエンプティまたは送信バッファエンプティフラグがセットされたとき、DMA リクエストを生成できます。

割込みイベント	説明
バスエラー検出	STARTまたはSTOPコンディションの誤配置が検出されたときにセット
アービトレーション喪失	アービトレーション喪失のイベントでセット
オーバーラン/アンダーランエラー	スレーブモードで NOSTRETCH = 1 の場合、前のバイトがまだ読み出されていない間に新しいデータを受信したとき、または新しいデータがまだ書き込まれていない間に新しいデータを送信する必要があるときにセット
SMBus: PEC エラー	受信したPECがPECレジスタの内容に一致しないときにセット
SMBus: タイムアウトエラー	タイムアウトまたは拡張クロック・タイムアウトが発生したときにセット
SMBus: アラートピン検出	SMBHEN = 1 (SMBus ホスト設定)、ALERTEN = 1 であり、SMBAピンでSMBALERTイベント(立ち下がリエッジ)が検出されたときにセット



いくつかのエラーフラグが生成されます。

バスエラー検出フラグは、スタートまたはストップコンディションの誤配置が検出されたときにセットされます。アービトレーション喪失フラグは、アービトレーション喪失時にセットされます。オーバーランまたはアンダーランエラーフラグは、スレーブモードでクロックストレッチが無効な場合、オーバーランまたはアンダーランエラーが検出されたときにセットされます。

SMBus モードでは、PEC エラーフラグは、受信した PEC が計算された PEC レジスタの内容に一致しないときにセットされます。タイムアウトエラーフラグは、タイムアウトまたは延長クロックタイムアウトが検出されたときにセットされます。アラートピン検出フラグは、SMBus ホスト設定で、アラートが有効であり、SMBA ピンで立ち下がリエッジが検出されたときにセットされます。

モード	説明
RUN	有効
SLEEP	有効 ペリフェラル割込みによって、デバイスはSLEEPモードを終了
STOP	I ² C レジスタの内容は保持 WUPEN = 1 かつ I ² C が内部オシレータ(HSI16)によってクロック供給されている場合: アドレス認識が機能 I ² C アドレス一致条件によって、デバイスはSTOPモードを終了
STANDBY	パワーダウン状態 STANDBYモード終了後にペリフェラルを再初期化する必要がある
SHUTDOWN	パワーダウン状態 SHUTDOWNモード終了後にペリフェラルを再初期化する必要がある



I²C ペリフェラルは、RUN および SLEEP モードでアクティブです。STOP モードでは、I²C レジスタの内容が保持されます。I²C アドレス認識は STOP 0 と STOP 1 で機能し、アドレス一致によってデバイスは STOP モードから復帰します。STANBY または SHUTDOWN モードでは、ペリフェラルはパワーダウン状態になり、STANBY または SHUTDOWN モードからの復帰後に再初期化する必要があります。

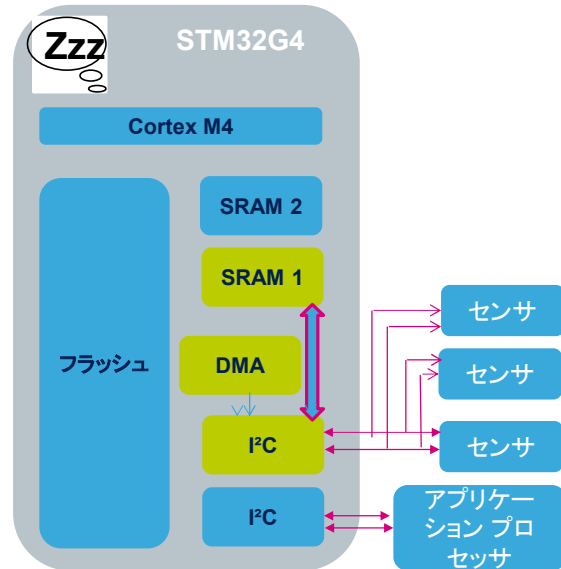
- DBG_I2Cx_STOP : コア停止時、I²Cx SMBUS タイムアウト・カウンタは停止



各 I²C ペリフェラルについて、MCU デバッグコンポーネントで 1bitをデバッグ目的に使用でき、これを使用して、コアが停止したときに SMBUS タイムアウトカウンタを停止することができます。

センサ・ハブ

- SLEEPモードの I²Cマスタがセンサと通信
- I²Cスレーブはアプリケーション・プロセッサと通信



これは、いくつかの I²C ペリフェラルを必要とするセンサハブアプリケーションの例です。

1 つ以上の I²C マスタが外部のセンサとのインタフェースに使用されます。I²C スレーブはアプリケーションプロセッサと通信するために使用されます。

STM32G4シリーズでの機能

20

I ² Cの機能	I2C1	I2C2	I2C3	I2C4
7bitアドレス・モード	X	X	X	X
10bitアドレス・モード	X	X	X	X
標準モード(最大100kbit/s)	X	X	X	X
高速モード(最大400kbit/s)	X	X	X	X
20mA出力駆動 I/O 搭載高速モードプラス (最大 1Mbit/s)	X	X	X	X
独立クロック	X	X	X	X
アドレス一致時にSTOPからウェイクアップ	X	X	X	X
SMBus	X	X	X	X

x: サポート



STM32G4マイクロコントローラは、同じ機能セットを備えた4つのI²Cペリフェラルを内蔵しています。

- 詳細については、このペリフェラルにリンクしている以下のトレーニングを参照してください。
 - システム設定コントローラ(SYSCFG)
 - リセットおよびクロック・コントローラ(RCC)
 - 電源コントローラ(PWR)
 - 割込み(NVIC および EXTI)
 - ダイレクト・メモリ・アクセス(DMA)コントローラ



このペリフェラルに関する詳細については、以下のトレーニングも参照してください。

- システム設定コントローラ
- リセットおよびクロックコントローラ
- 電源コントローラ
- 割込みコントローラ
- ダイレクトメモリアクセスコントローラ

- 詳細については、以下の Web ページを参照してください。
 - www.nxp.com :
 - UM10204 I2C-bus specification and user manual
 - www.sbs-forum.org
 - System Management Bus (SMBus) Specification
 - <http://www.powersig.org/>
 - PMBus™ Power System Management Protocol Specification



life.augmented

詳細については、NXP Web サイトから、I²C バス仕様およびユーザマニュアルを参照してください。

SMBus 仕様については、Smart Battery System implementers forumを参照してください。

PMBus 電力システム管理プロトコル仕様については、Power Management Bus implementers forumを参照してください。