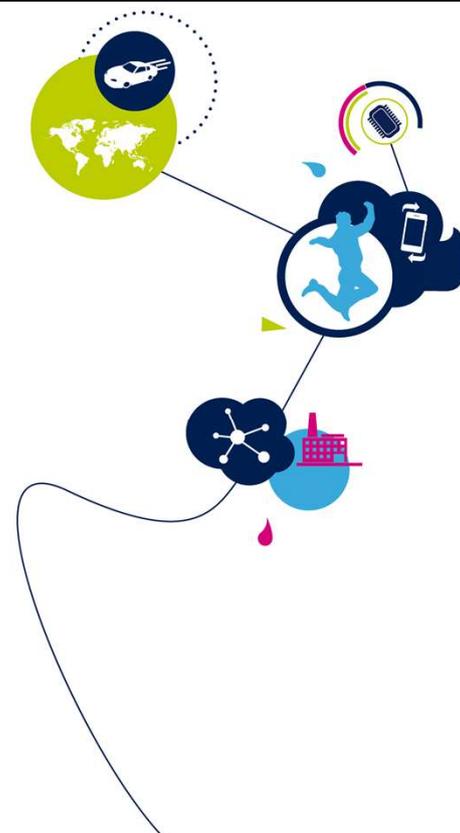


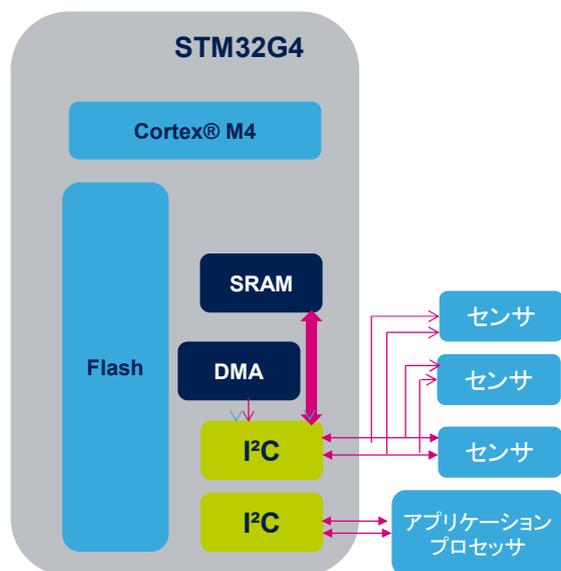
STM32G4 – I²C

Inter-Integrated Circuit

1.0版



こんにちは。STM32 I²Cインタフェース(SAI)のプレゼンテーションへようこそ。このプレゼンテーションでは、マイコン、センサ、シリアルインタフェースメモリなどのデバイスを接続するために広く使用されている、この通信インタフェースの主な機能について説明します。



- I²C通信インタフェースを提供
 - I²Cバス仕様およびユーザ・マニュアル、リビジョン5
 - 標準、高速、および高速モードプラス(1MHz)
 - SMBus3.0ハードウェアサポート
 - PMBus1.3互換性

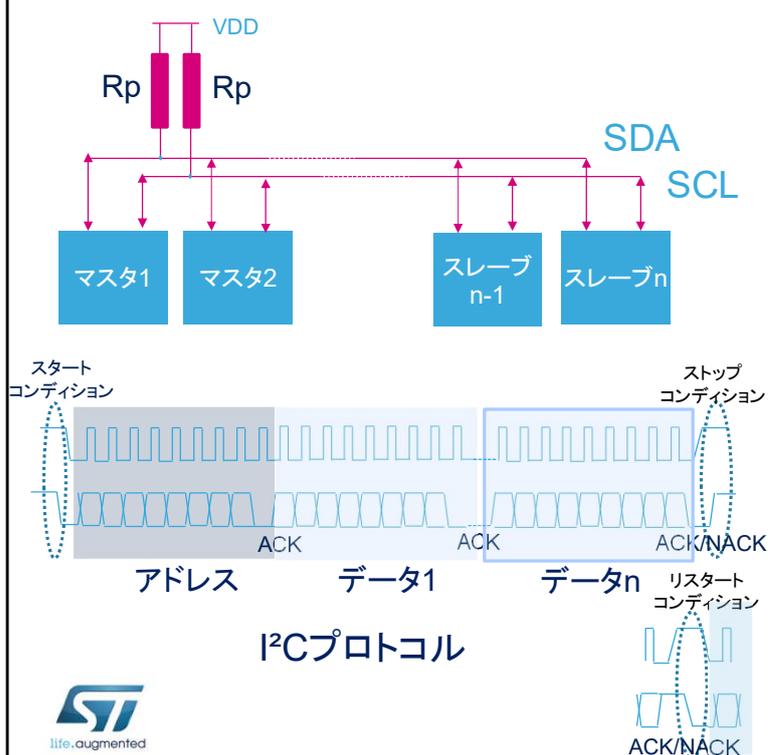
アプリケーション側の利点

- 使いやすいイベント管理
- 完全にプログラム可能なタイミング値
- 低電力STOPモードで動作可能



I²Cインタフェースは、NXP I²Cバス仕様およびユーザマニュアル（リビジョン5）、SMBusシステム管理バス仕様（リビジョン3）、PMBus電力システム管理プロトコル仕様（リビジョン1.3）に準拠しています。

このペリフェラルは、使いやすいインタフェース、非常にシンプルなソフトウェアプログラム、および完全なタイミングの柔軟性を備えています。また、I²Cペリフェラルは、低消費電力のSTOPモードで動作可能です。



- マルチマスタおよびスレーブ機能
- 高速モードプラスでは20mA出力の駆動能力
- すべてのI²Cバス固有のシーケンス、プロトコル、アービトレーション、およびタイミング値を制御
- 7および10ビットアドレッシング・モード
- 複数の7ビットアドレス・サポート
- クロック・ストレッチ・オプション



I²Cペリフェラルはマルチマスタおよびスレーブモードをサポートします。

I²C IOピンは、オープンドレインモードで設定される必要があります。論理ハイレベルは外部プルアップによって駆動されます。IOピンは高速モードプラスに必要な20mA出力駆動をサポートします。

ペリフェラルは、すべてのI²Cバス固有のシーケンス、プロトコル、アービトレーション、およびタイミング値を制御します。

7および10-ビットアドレッシングモードがサポートされ、同じアプリケーションで複数の7ビットアドレスをサポートできます。

マスタモードのペリフェラルは、スレーブクロックストレッチとスレーブ側からのクロックストレッチをサポートします。ペリフェラルのスレーブモード構成では、クロックストレッチをソフトウェアによって無効にできます。

- プログラム可能なセットアップおよびホールド時間
- SCLおよびSDAラインでのプログラム可能なアナログおよびデジタルノイズ・フィルタ
- アドレス一致時にSTOPモードからウェイクアップ
- 独立クロックにより、システム・クロックから独立した通信ボーレートが可能

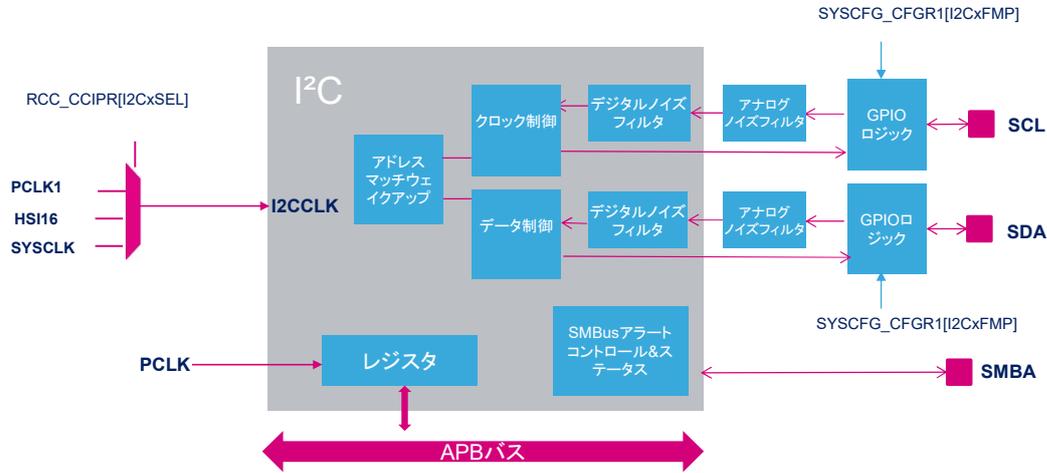


セットアップおよびホールド時間は、ソフトウェアによるプログラムが可能です。

データおよびクロックラインのアナログおよびデジタルグリッチフィルタをソフトウェアによって設定できます。

ペリフェラルは、アドレス一致が検出されたとき、MCUをSTOPモードからウェイクアップできます。

ペリフェラルは独立したクロックドメインを持つため、システムクロックから独立した通信ボーレートが可能です。



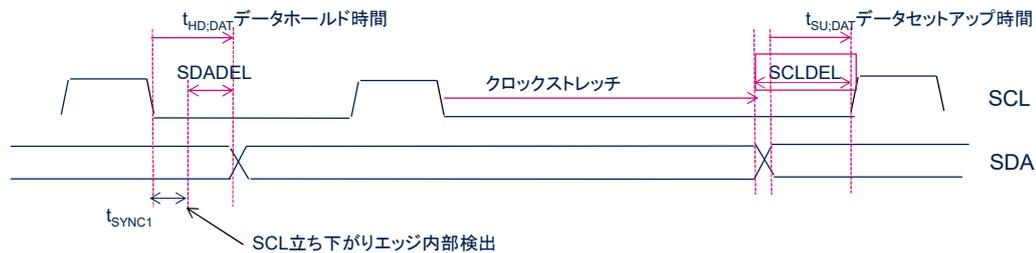
これは、I²Cブロック図です。レジスタはAPBバスを介してアクセスされ、ペリフェラルはAPBクロックから独立したI²Cクロックからクロック供給されます。I²Cクロックは、APB1クロック(PCLK1)、高速内部RCオシレータ(HSI16)、およびシステムクロック(SYSCLK)から選択できます。

SCLおよびSDAラインには、アナログおよびデジタルノイズフィルタがあります。20mAの駆動能力は、システム設定レジスタの制御ビットを使用して有効にできます。

さらに、SMBusモードではSMBusアラートピンが使用可能です。

タイミング生成における完全な柔軟性

- 送信時のSDAおよびSCLライン間のセットアップおよびホールド時間は、I²Cタイミングレジスタ(I2C_TIMINGR)のPRESC、SDADEL、およびSCLDELフィールドでプログラム可能
 - SDADELはデータ・ホールド時間の生成に使用 $t_{SDADEL} = [SDADEL * (PRESC + 1) + 1] * t_{I2CCCLK}$
 - SCLDELはデータ・セットアップ時間の生成に使用 $t_{SCLDEL} = (SCLDEL + 1) * (PRESC + 1) * t_{I2CCCLK}$



I²Cのセットアップおよびホールド時間は、I²Cタイミングレジスタを介してソフトウェアによって設定できます。

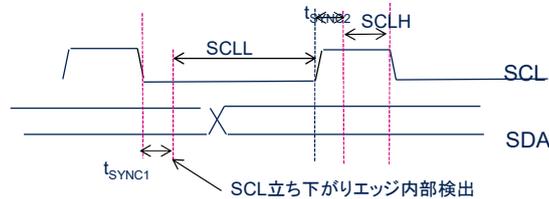
SDADELおよびSCLDELカウンタは、最小のデータホールド時間とデータセットアップ時間を保証するために、送信時に使用されます。

I²Cペリフェラルは、クロックラインの立ち下がリエッジを検出した後、プログラムされたデータホールド時間だけ待ってからデータを送信します。データの送信後、プログラムされたデータセットアップ時間の間、クロックラインはローにストレッチされます。

合計のデータホールド時間は、プログラムされたSDADELカウンタより大きくなります。これは、SCL立ち下がリエッジが内部で検出されて初めて、SDADEL遅延が追加されるためです。この内部検出に必要な時間(t_{SYNC1})は、SCL立ち下がリエッジ、フィルタによる入力遅延、および内部SCLとI²Cクロックとの同期による遅延に依存します。ただし、セットアップ時間は、これらの内部遅延の影響を受けません。

マスタクロック生成における完全な柔軟性

- I²C_TIMINGRによりSCLローおよびハイ時間をプログラム可能
 - SCLローカウンタ: $(SCLL+1) \cdot (PRESC+1) \cdot t_{I2CCLK}$
 - SCLの立ち下がりエッジの内部検出後にカウントを開始
 - カウント後、SCLはリリース
 - SCLハイカウンタ: $(SCLH+1) \cdot (PRESC+1) \cdot t_{I2CCLK}$
 - SCLの立ち上がりエッジの内部検出後にカウントを開始
 - カウント後、SCLはローに駆動
- SCL period = $t_{SYNC1} + t_{SYNC2} + [(SCLL+1) + (SCLH+1)] \cdot (PRESC+1) \cdot t_{I2CCLK}$



I²Cマスタクロックのローおよびハイレベル時間は、I²Cタイミングレジスタでソフトウェアによって設定されます。

SCLローおよびハイレベルカウンタは、SCLラインのエッジの検出後に開始します。この実装により、ペリフェラルはマルチマスタ環境でマスタクロック同期メカニズムをサポートでき、スレーブクロックストレッチ機能もサポートできます。

したがって、合計のSCL周期はカウンタの合計より大きくなります。これは、SCLラインのエッジの内部検出による遅延の追加に関係しています。これらの遅延、つまり、 t_{SYNC1} と t_{SYNC2} は、SCLの立ち下がりまたは立ち上がりエッジ、フィルタによる入力遅延、および内部SCLとI²Cクロックとの同期による遅延に依存します。

立ち上がりエッジは、プルアップレジスタとSCLラインのキャパシタンスに依存します。立ち下がりエッジは、データシートで定義されたI/Oポートのパラメータに依存します。クロック速度を適切に設定するために、これらのエッジを測定または計算できます。STM32CubeMXツールでI²Cペリフェラルを適切に設定するために必要であり、その後、タイミングレジスタの設定は、このツールによって自動的に計算できます。

スレーブ・アドレッシング・モード

多数のスレーブアドレス

- I²Cは複数のスレーブ・アドレスを認識可能 2つのアドレス・レジスタ:
 - I2C_OAR1: 7または10ビットモード
 - I2C_OAR2: 7ビットモードのみ。 OA2MSK[2:0]によりOAR2の0~7LSBをマスク可能

OA2MSK[2:0]	アドレス一致条件
000	アドレス[7:1]=OA[7:1]
001	アドレス[7:2]=OA[7:2](ビット1は無視)
010	アドレス[7:3]=OA[7:3](ビット2:1は無視)
...	
111	I ² C予約済みアドレスを除き、すべてのアドレスが認識される



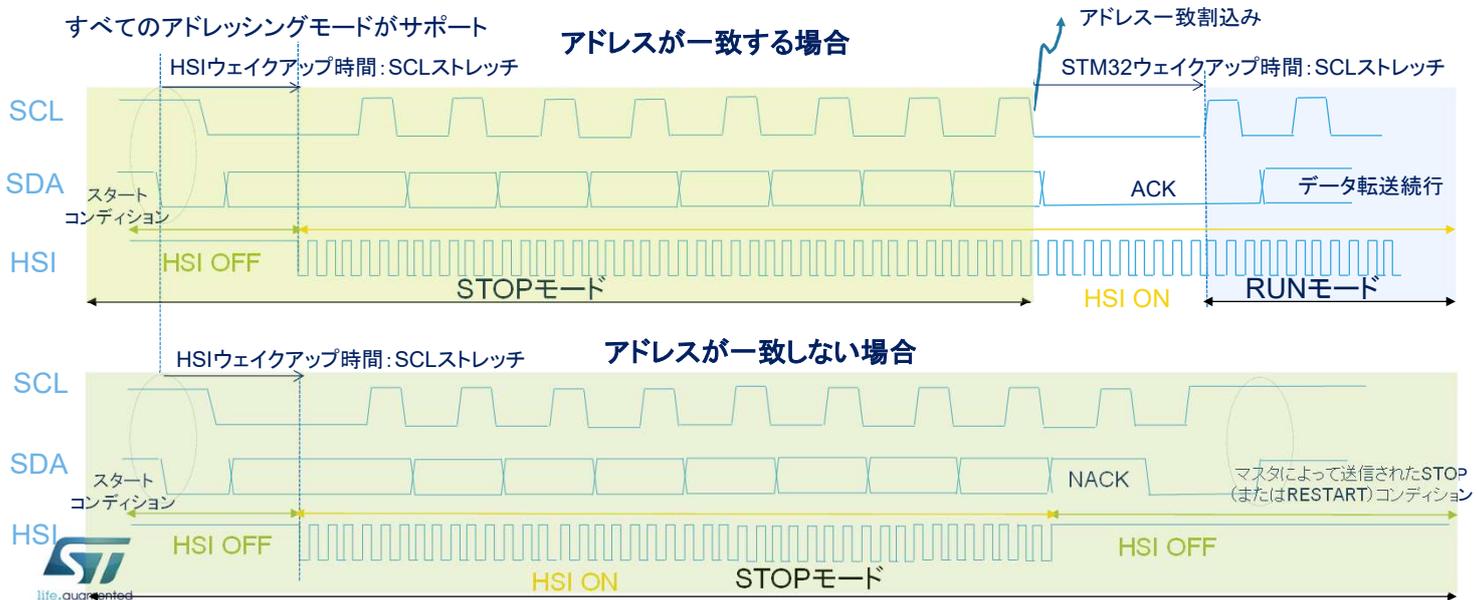
I²Cスレーブは複数のスレーブアドレスを認識できます。スレーブアドレスは2つのレジスタにプログラムされます。自己アドレスレジスタ1は、7または10ビットアドレスでプログラムできます。自己アドレスレジスタ2は、7ビットアドレスでプログラムできますが、このアドレスの最下位ビットをOA2MSKレジスタを介してマスクし、複数のスレーブアドレスを認識させることができます。2つの自己アドレスレジスタを同時に有効化できます。

アドレス一致時にSTOPモードからウェイクアップ

I²CCLKクロックがHSIまたはCSIIに設定されているとき、I²Cはスレーブアドレスの受信時にMCUをSTOPモードからウェイクアップ可能

すべてのアドレッシングモードがサポート

アドレスが一致する場合



I²Cリフェラルは、アドレス一致時のSTOPモードからのウェイクアップをサポートします。このためには、I²CペリフェラルクロックをHSI16オシレータに設定する必要があります。STOPからのウェイクアップ機能が有効な時には、アナログノイズフィルタのみがサポートされます。すべてのアドレッシングモードがサポートされます。

デバイスがSTOPモードのとき、高速内部オシレータはオフになります。STARTコンディションが検出されると、I²Cペリフェラルは高速内部オシレータを有効にし、それを使用してバス上のアドレスを受信します。

STOPモードでアドレスが受信された後、アドレスがプログラムされたスレーブアドレスに一致した場合、ウェイクアップ割込みが生成されます。

アドレスが一致しなかった場合、高速内部オシレータはオフになり、割込みは生成されず、デバイスはSTOPモードのままです。

I²Cペリフェラルはスタートコンディション後、高速内部オシレータが開始するまでクロックラインをローにストレッチするので、クロックストレッチを有効にする必要があります。プログラムされたスレーブアドレスに一致するアドレスを受信した後、I²CペリフェラルはSTM32G4デバイスがウェイクするまで、クロックラインをローにストレッチします。

ペイロードが255バイト以下の場合、必要な書込み回数は1回のみ

- START=1
- SADD:スレーブ・アドレス
- RD_WRN:転送方向
- NBYTES=N:転送されるバイト数
- AUTOEND=1:Nデータ後、STOPを自動送信

AUTOEND	説明
0:ソフトウェア終了モード	NBYTESバイトのデータが転送された後、転送終了をソフトウェアで制御: 転送完了(TC)フラグがセットされ、有効な場合は割り込みが生成 RESTARTまたはSTOPコンディションをソフトウェアによって要求可能
1:自動終了モード	NBYTESバイトのデータが転送された後、ストップコンディションが自動送信される



マスタモードでのソフトウェア管理は非常にシンプルです。1回の書込みアクションだけで、255バイト以下のペイロードのマスタ転送を処理できます。完全なプロトコルはハードウェアによって管理されます。

マスタモードで転送を開始するには、I2C制御レジスタ2にスタートコンディション要求、スレーブアドレス、転送方向、転送されるバイト数、および転送終了モードを書き込む必要があります。転送終了モードは、AUTOENDビットによって設定されます。このビットがセットされた場合、プログラムされたバイト数が転送された後、ストップコンディションが自動的に送信されます。

AUTOENDビットがセットされていない場合、転送終了はソフトウェアによって管理されます。プログラムされたバイト数が転送された後、転送完了(TC)フラグがセットされ、有効な場合、割り込みが生成されます。その後、リスタートまたはストップコンディションをソフトウェアによって要求できます。

データ転送は、割り込みまたはDMAによって管理できます。

- ペイロードが255バイトを超える場合: I2C_CR2のRELOADビットをセットする必要がある
- AUTOEND=0は、RELOADビットがセットされているときには効果無し

RELOAD	説明
0:リロードなし	NBYTESバイトのデータが転送された後、ストップまたはリスタートが続く
1:リロードモード	NBYTESバイトのデータが転送された後、NBYTESがリロードされ、データ転送が再開されます。 転送完了リロード(TCR)フラグがセットされ、有効な場合は割込みが生成されます。



ペイロードが255バイトより大きいときには、I²C制御レジスタ2のRELOADビットをセットする必要があります。この場合、プログラムされたバイト数が転送された後、転送完了リロード(TCR)フラグがセットされます。TCRビットがセットされていると、転送される追加のバイト数がプログラムされ、データ転送が再開されます。TCRビットがセットされている限り、I²Cクロックはローにストレッチされます。RELOADビットは、マスタモードではペイロードが255バイトより大きいときに使用され、スレーブモードでは、スレーブバイト制御が有効なときに使用されます。RELOADビットがセットされているとき、AUTOENDビットは効果がありません。

- デフォルト: I²Cスレーブはクロック・ストレッチを使用、クロック・ストレッチはソフトウェアで無効可能
- 受信: 認識制御は、RELOAD=1のとき、スレーブ・バイト制御(SBC)モードで選択されたバイトで実行可能
 - SBC=1のとき、スレーブ・モード(TxおよびRxモード)のNBYTESカウンタが有効
 - SBC=1は、NOSTRETCH=0のときのみ設定可能

SBC	説明
0:リロードなし	NBYTESバイトのデータが転送された後、ストップまたはリスタートが続く
1:リロードモード	NBYTESバイトのデータが転送された後、NBYTESがリロードされ、データ転送が再開 転送完了リロード(TCR)フラグがセットされ、有効な場合は割込みが生成



デフォルトでは、I²Cスレーブはクロックストレッチを使用します。クロックストレッチ機能はソフトウェアで無効にできます。

受信モードでは、スレーブによる受信バイト認識動作は、スレーブバイト制御モードが選択されていて、RELOADビットがセットされているときに設定できます。SBCビットがセットされているとき、スレーブモードでバイト数カウンタが有効になります。クロックストレッチは、スレーブバイト制御が有効なときに有効でなければなりません。

受信モードでは、スレーブバイト制御が有効であり、RELOADビットがセットされていて、転送されるバイト数が1のとき、1バイト受信ごとに転送完了リロードフラグがセットされ、SCLラインがストレッチされます。これは、データ受信後、認識パルス前に行われます。受信バッファノットエンプティフラグもセットされ、データの読出しが可能になります。TCRサブルーチンでは、ACK(認識)またはNACK(非認識)がバイト受信後に送信されるようにプログラムできます。

I²Cスレーブトランスマッタモードではバイトカウンタを使用しないため、送信時はSBCビットをクリアすることを推奨します。

SMBusモードでは、スレーブバイト制御モードは、送信時、PEC(パッケージエラーコード)バイトの送信に使用されます。

シームレスなSMBus3.0サポート

- ARP(アドレス解決プロトコル):スレーブ・モードでは、デバイスのデフォルト・アドレス、アービトレーション
- ホスト通知プロトコルのサポート:ホストアドレス
- アラートのサポート:アラートピンとアラート応答のサポート
 - タイムアウトとバスアイドルの検出
- SBCモードでのコマンドおよびデータ認識制御
- パケットエラー・チェック(PEC)のハードウェア計算



I²Cペリフェラルは、SMBusのハードウェアサポートを提供します。SMBusアドレス解決プロトコルは、スレーブモードでは、デバイスのデフォルトアドレスとアービトレーションを通じてサポートされます。

ホスト通知プロトコルは、ホストアドレスサポートによってサポートされます。

アラートプロトコルは、SMBusアラートピンとアラート応答アドレスを通じてサポートされます。

SMBusクロックロータイムアウトと累積クロックロー延長時間を、プログラム可能な時間で検出できます。バスアイドル条件は、プログラム可能な時間で検出できます。

コマンドおよびデータ認識制御は、スレーブバイト制御モードを通じてサポートされます。

パケットエラーコード(PEC)バイトは、ハードウェアによって計算されます。

- PECの自動送信／チェック
- NBYTES(データ転送カウンタ)は以下のために使用
 - 受信時、NBYTES-1バイトの受信後に、パケットエラーコード(PEC)バイトを自動的にチェック
 - 障害時に、NACKを自動送信
 - 送信時、NBYTES-1バイトの送信後に、パケットエラーコード(PEC)バイトを自動的に送信
 - スレーブバイト制御モード(SBCビット)をスレーブ・モードにセットして、NBYTESカウンタを有効にする必要あり



life.augmented

パケットエラーコード(PEC)バイトは、送信時に自動送信され、受信時に自動的にチェックされます。

データ転送カウンタは、NBYTES値で初期化され、受信時にNBYTES-1バイトを受信した後、PECバイトを自動的にチェックするために使用されます。受信したPECバイトが計算に一致しなかった場合、PECバイト後にNot Acknowledge (NACK)が自動的に送信されます。送信時は、NBYTES-1バイト後に、内部で計算されたPECバイトが自動的に送信されます。NBYTESカウンタを有効にして、PECの自動送受信を可能にするには、スレーブバイト制御モードをスレーブモードで有効にする必要があります。

割り込みイベント	説明
受信バッファ・ノットエンプティ	受信バッファに受信データがあり、読出し準備ができているときにセット
送信バッファ割り込みステータス	送信バッファが空であり、書込み準備ができているときにセット
ストップ検出	バス上でSTOPコンディションが検出されたときにセット
転送完了リロード	RELOAD=1であり、NBYTESバイトのデータが転送されたときにセット
転送完了	RELOAD=0、AUTOEND=0であり、NBYTESバイトのデータが転送されたときにセット
アドレス一致	受信したスレーブ・アドレスが有効なスレーブ・アドレスの1つと一致したときにセット
NACK受信	1バイト送信後にNACKを受信したときに、ハードウェアによってセット

- 受信バッファがノットエンプティのとき、または送信バッファがエンプティのとき、DMAリクエストを生成可能



いくつかのイベントが割り込みをトリガします。

受信バッファノットエンプティフラグは、受信バッファに受信データがあり、読出し準備ができているときにセットされます。送信バッファ割り込みステータスは、送信バッファが空であり、書込み準備ができているときにセットされます。STOP検出フラグは、バス上でSTOPコンディションが検出されたときにセットされます。

転送完了リロードフラグは、RELOADビットがセットされていて、NBYTESバイトのデータが転送されたときにセットされます。

転送完了フラグは、RELOADおよびAUTOENDビットがクリアされ、NBYTESバイトのデータが転送されたときにセットされます。

アドレス一致フラグは、受信したスレーブアドレスが有効なスレーブアドレスの1つと一致したときにセットされます。

NACK受信フラグは、1バイト送信後にNot Acknowledge (NACK) が受信されたときにセットされます。

受信バッファノットエンプティまたは送信バッファエンプティフラグがセットされたとき、DMAリクエストを生成できます。

割込みイベント	説明
バスエラー検出	STARTまたはSTOPコンディションの誤配置が検出されたときにセット
アービトレーション喪失	アービトレーション喪失のイベントでセット
オーバーラン/アンダーランエラー	スレーブモードでNOSTRETCH=1の場合、前のバイトがまだ読み出されていない間に新しいデータを受信したとき、または新しいデータがまだ書き込まれていない間に新しいデータを送信する必要があるときにセット
SMBus: PECエラー	受信したPECがPECレジスタの内容に一致しないときにセット
SMBus: タイムアウトエラー	タイムアウトまたは拡張クロック・タイムアウトが発生したときにセット
SMBus: アラートピン検出	SMBHEN=1 (SMBusホスト設定)、ALERTEN=1であり、SMBAピンでSMBALERTイベント(立ち下がリエッジ)が検出されたときにセット



いくつかのエラーフラグが生成されます。

バスエラー検出フラグは、スタートまたはストップコンディションの誤配置が検出されたときにセットされます。アービトレーション喪失フラグは、アービトレーション喪失時にセットされます。オーバーランまたはアンダーランエラーフラグは、スレーブモードでクロックストレッチが無効な場合、オーバーランまたはアンダーランエラーが検出されたときにセットされます。

SMBusモードでは、PECエラーフラグは、受信したPECが計算されたPECレジスタの内容に一致しないときにセットされます。タイムアウトエラーフラグは、タイムアウトまたは延長クロックタイムアウトが検出されたときにセットされます。アラートピン検出フラグは、SMBusホスト設定で、アラートが有効であり、SMBAピンで立ち下がリエッジが検出されたときにセットされます。

モード	説明
RUN	有効
SLEEP	有効 ペリフェラル割込みによって、デバイスはSLEEPモードを終了
STOP	I ² Cレジスタの内容は保持 WUPEN=1かつI ² Cが内部オシレータ(HSI16)によってクロック供給されている場合: アドレス認識が機能 I ² Cアドレス一致条件によって、デバイスはSTOPモードを終了
STANDBY	パワーダウン状態 STANDBYモード終了後にペリフェラルを再初期化する必要がある
SHUTDOWN	パワーダウン状態 SHUTDOWNモード終了後にペリフェラルを再初期化する必要がある



I²Cペリフェラルは、RUNおよびSLEEPモードでアクティブです。STOPモードでは、I²Cレジスタの内容が保持されます。I²Cアドレス認識はSTOP0とSTOP1で機能し、アドレス一致によってデバイスはSTOPモードから復帰します。STANDBYまたはSHUTDOWNモードでは、ペリフェラルはパワーダウン状態になり、STANDBYまたはSHUTDOWNモードからの復帰後に再初期化する必要があります。

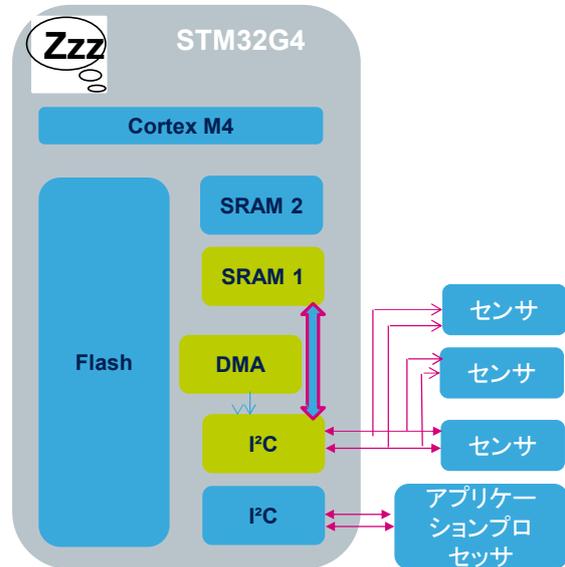
- DBG_I2Cx_STOP:コア停止時、I²Cx SMBUSタイムアウト・カウンタは停止



各I²Cペリフェラルについて、MCUデバッグコンポーネントで1ビットをデバッグ目的に使用でき、これを使用して、コアが停止したときにSMBUSタイムアウトカウンタを停止することができます。

センサ・ハブ

- SLEEPモードのI²Cマスタがセンサと通信
- I²Cスレーブはアプリケーション・プロセッサと通信



これは、いくつかのI²Cペリフェラルを必要とするセンサハブアプリケーションの例です。

1つ以上のI²Cマスタが外部のセンサとのインタフェースに使用されます。I²Cスレーブはアプリケーションプロセッサと通信するために使用されます。

STM32G4シリーズでの機能

20

I ² Cの機能	I2C1	I2C2	I2C3	I2C4
7ビットアドレス・モード	X	X	X	X
10ビットアドレス・モード	X	X	X	X
標準モード(最大100キロビット/秒)	X	X	X	X
高速モード(最大400キロビット/秒)	X	X	X	X
20mA出力駆動I/O搭載高速モードプラス (最大1メガビット/秒)	X	X	X	X
独立クロック	X	X	X	X
アドレス一致時にSTOPからウェイクアップ	X	X	X	X
SMBus	X	X	X	X

x: サポート



STM32G4マイクロコントローラは、同じ機能セットを備えた4つのI²Cペリフェラルを内蔵しています。

- 詳細については、このペリフェラルにリンクしている以下のトレーニングを参照してください。
 - システム設定コントローラ(SYSCFG)
 - リセットおよびクロック・コントローラ(RCC)
 - 電源コントローラ(PWR)
 - 割込み(NVICおよびEXTI)
 - ダイレクト・メモリ・アクセス(DMA)コントローラ



このペリフェラルに関する詳細については、以下のトレーニングも参照してください。

- システム設定コントローラ
- リセットおよびクロックコントローラ
- 電源コントローラ
- 割込みコントローラ
- ダイレクトメモリアクセスコントローラ

- 詳細については、以下のWebページを参照してください。
 - www.nxp.com:
 - UM10204 I2C-bus specification and user manual
 - www.sbs-forum.org
 - System Management Bus (SMBus) Specification
 - <http://www.powersig.org/>
 - PMBus™ Power System Management Protocol Specification



life.augmented

詳細については、NXP Webサイトから、I²Cバス仕様およびユーザマニュアルを参照してください。

SMBus仕様については、Smart Battery System implementers forumを参照してください。

PMBus電力システム管理プロトコル仕様については、Power Management Bus implementers forumを参照してください。