

こんにちは、STM32 Quad-SPIメモリインターフェイスのプレゼンテーションへようこそ。これはマイクロコントローラに外付けメモリを接続するために広く使用されているインタフェースの機能をカバーしています。

# シングル、デュアル、クアッドSPIアクセス ピン数と性能の柔軟な選択 クワッドSPIは、シングルおよびデュアルの外部Flash動作(\*)をサポート 4ビットまたは8ビットのデータバス

64ビット AXIバス

シフトレジスタ

BK1\_IO0/SO BK1\_IO1/SI BK1\_IO2 BK1\_IO3

BK2\_IO0/SO BK2\_IO1/SI BK2\_IO2 BK2\_IO3

BK2 nCS

**OSPI Flash** 

\*:製品の詳細番号に依存

STM32H7マイクロコントローラ内に内蔵されたQuad-SPIメモリインタフェースは、通信インタフェースを提供し、マイクロコントローラが外部SPIおよびクワッドSPIメモリと通信できるようにします。

Quad-SPIメモリインタフェースは、1つまたは2つの外部メモリの接続をサポートします。つまり、メモリとマイクロコントローラの間は4ビットまたは8ビットのデータバスを介してデータを転送できます。

接続に必要なピン数(シングルの場合は6、デュアル接続では10)とデータ転送のパフォーマンス(シングルの場合は4ビット、デュアル接続の場合は8ビット)の中から柔軟に選択できます。

# 主な機能 3

- 3つの操作モード
  - ・インダイレクト
  - ステータスポーリング
  - メモリマップド
- 最速133MHzの最適化された操作(\*)
  - デュアルFlashモード(2つのFlashメモリに並列でアクセスするための8ビット)
  - シングルデータレート(SDR)およびデュアルデータレート(DDR)のサポート



\*: VDDの範囲は2.7~3.6V

Quad-SPIメモリインタフェースは、3つの動作モードを提供します。 デュアルFlashモードをサポートし、外部メモリとの通信に最適化 されており、1回の読取りサイクルで8ビットにアクセスできます。 また、シングルデータレートとデュアルデータレートの両方の動作 をサポートします。

### CPU負荷を軽減するための柔軟な動作モード

- インダイレクト・モード
  - ・ すべての操作はレジスタを使用(従来のSPI)
- ステータスポーリング・モード
  - Flashステータスレジスタの自動定期読み取りと一致時の割込み生成
- メモリマップド・モード
  - 外部Flashを内蔵メモリと同じように見ることが出来る読取り操作



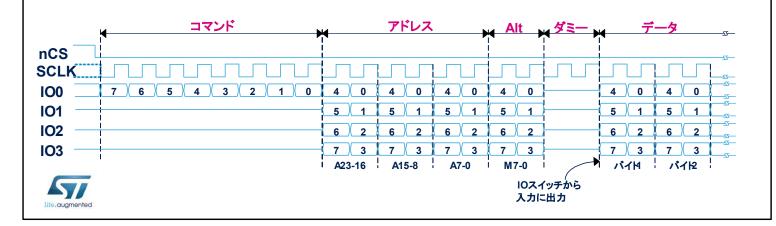
Quad-SPIメモリインタフェースは、次の3つのモードで動作します。

- 1. 従来のSPIインタフェースとして動作し、すべての操作がレジス タを通じて実行されるインダイレクトモード
- 2. Flashステータスレジスタが割込み生成で定期的に読み取ら れるステータスポーリングモード
- 3. 外部メモリを読取り操作で内部メモリとして見ることが出来るメ モリマップドモード

## フレームフォーマット・

### シングル / デュアル / クワッドSPIシリアルFlashメモリとの互換性

- Quad-SPIコマンドには、最大5つの設定可能なフェーズを含む
  - 各フェーズは有効または無効にすることが可能
  - 各フェーズの長さを設定可能
  - 各フェーズのライン数を設定可能



Quad-SPIメモリインタフェースは、フレームフォーマット構成において高い柔軟性を提供します。この柔軟性により、任意のシリアルFlashメモリに対応できます。ユーザーは、5つのフェーズのそれぞれを有効または無効にし、各フェーズの長さと各フェーズで使用されるライン数を設定できます。

5

### 従来のSPIインタフェース

- 従来の通信IPと同じ使用
  - データは、データレジスタの書込み、または読取りによって転送
  - データ長レジスタに指定されたバイト数
- データFIFOの管理
  - ・ 割込みフラグ(転送完了フラグ)
  - MDMAを使用しサポート
- コマンドの起動
  - インストラクションのみが必要な場合、インストラクション書込み
  - インストラクションとアドレスのみが必要な場合、アドレス書込み
  - データフェーズが必要な場合、データ書込み



インダイレクトモードで使用されるQuad-SPIメモリインタフェースは、従来のSPIインタフェースのように動作します。転送されたデータは、FIFOを使用してデータレジスタを経由します。データの交換は、Quad-SPIステータスレジスタの関連割込みフラグを使用し、ソフトウェアまたはMDMAコントローラによって駆動されます。

各コマンドは、インストラクションコンテキストに応じて、インストラクション、アドレス、またはデータを書込みます。

# ステータスポーリング・モード

### ソフトウェアのオーバーヘッドを削減

- ステータスレジスタのポーリング用の特定モード
  - プログラム可能なレジスタ長:8/16/24/32ビット
  - 設定されたレートで読取り動作を繰り返す
- 応答をマスクし、一致する場合に割込みを生成
  - プログラマブルマスク(PSMKRレジスタ)
  - マスクされた値は、ビットごとにマッチレジスタ(PSMAR)と比較
  - ・ 比較結果は、AND、またはORすることが出来る
  - 成功すると割込みが生成(マッチフラグで停止)
- 一致が発生したときに自動停止



Quad-SPIインタフェースには、外部Flashメモリのステータスレジ スタを自律的にポーリングする特定のモードが実装されています。 Quad-SPIインタフェースは、外部Flashメモリ内のレジスタを定 期的に読取るように設定することもできます。返されるデータをマ スクして、評価するビットを選択できます。選択されたビットは、 マッチレジスタに格納されている必要な値と比較されます。比較 結果は2つの方法で扱うことができます。ANDモードでは、選択し たすべてのビットが一致した場合割込みが発生します。ORモー ドでは、選択されたビットの1つが一致した場合割込みが生成さ れます。一致した場合、Quad-SPIインタフェースは自動的に停 止します。

# プロジェクトへメモリの単純な拡張 低電力マネージメント

- eXecute-In-Place(XiP)のプリフェッチ
- 外部Flashは、ウェイトを必要とする内蔵Flashとして見ることが出来る
  - 読取り操作はAHBアクセスで自動的に生成
  - インダイレクトモード用としてIP設定中に定義されたフレームとオペコード
- nCSピンはローレベルで保持され、クロックが停止しQuad-SPIバスを停止、必要に応じてシーケンシャルの読取りを再開
- 低電力の場合に、nCSピンがハイレベルになるのを解放するためのタイムアウト・ カウンタ



Quad-SPIメモリインタフェースにもメモリマップドモードがあります。このモードを使用した主なアプリケーションの利点は、ウェイトの数を除いて、内蔵または外部に接続されたメモリの読取りアクセスに違いがないため、シンプルに外部メモリの拡張を統合します。

このモードは読取り操作にのみ適しており、外部Flashメモリは外部メモリの速度を補正するためにウェイトを必要とする内蔵Flashメモリと見ることが出来ます。このモードでサポートされる最大サイズは、256メガバイトに制限されています。

プリフェッチバッファはインプレースでの実行をサポートしているため、コードは外部メモリから直接実行でき、内部RAMにダウンロードする必要はありません。

このモードでは、特定のFlashメモリでサポートされるSIOOモード (送信命令のみ)もサポートしており、コントローラはインストラクションを1回だけ送信し、アクセスを続けるためにインストラクションフェーズを削除できます。

### PCBレイアウトにより信号が遅れた場合に便利

- サンプリングクロックは、1/2クロックサイクルを追加してシフトすることが可能
  - PCB上での入力データ遅延伝搬時間を補正するため
  - SDRモードでのみサポート
- 出力データは4システム・クロックサイクルでシフト可能\*
  - DDRモードでのみサポート



\*:製品番号に依存

遅延データ・サンプリングにより、ユーザーはPCBレイアウト最適 化の制約による信号の遅延を補正することができます。これによ り、SDRモードで動作する場合、アプリケーションはデータサンプ リング時間を1/2クロックサイクル分追加してシフトできます。 DDRモードでは、出力データを1/4のシステムクロックサイクルで シフトして、ホールド制約を緩和できます。

割込みイベント	説明
タイムアウト	タイムアウトが発生した場合にセット
ステータス一致	自動ポーリングモードでは、マスクされた受信データがマッチレジスタの対応するビットと一致し た場合にセット
FIFO閾値	FIFO閾値に達した場合、インダイレクトモードにセット
転送完了	インダイレクトモードではプログラムされたデータ数が転送されたとき、どのモードでも転送が中 止されたときにセット
転送エラー	インダイレクトモードでは、無効なアドレスにアクセスしているときにセット

• MDMAリクエストは、FIFOの閾値に達したときに、インダイレクト・モードで生成すること が可能



Quad-SPIメモリインタフェースには、5つの割込みソースがありま す: タイムアウト、受信したマスクされた受信データが自動ポーリ ングモードのマッチレジスタの対応するビットに一致する場合の ステータスー致、FIFOしきい値、転送完了および転送エラー。 MDMAリクエストは、FIFOしきい値に達するとインダイレクトモー ドで生成できます。

# 低電力モード 💶

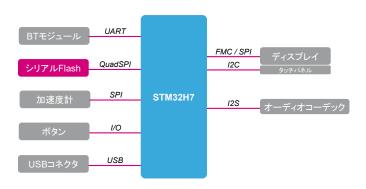
モード	説明
RUN	アクティブ
SLEEP	アクティブ ペリフェラルの割込みにより、デバイスはスリープ・モードを終了
STOP	停止 ペリフェラル・レジスタの内容は保持
STANDBY	パワーダウン STANDBYモードを終了した後はペリフェラルの再初期化が必要



Quad-SPIメモリインタフェースは、RUNモードとSLEEPモードでアクティブです。Quad-SPI割込みにより、デバイスがSLEEPモードを終了する可能性があります。STOPモードでは、Quad-SPIメモリインタフェースが停止し、レジスタの内容は保持されます。STANDBYモードでは、Quad-SPIの電源がオフになり、その後に再初期化する必要があります。

# アプリケーションの例」

通信やユーザ・インタフェースなどのウェアラブル・アプリケーション:



外付けのクワッドSPIは、グラフィカルなデータ(アイコン、フォント、その他)や、ユーザ・インタフェースに必要なオーディオ・データも格納することが可能



ウェアラブルアプリケーションには、高品質のユーザインタフェースと共に低電力管理機能が必要です。これは、STM32H7のQuad-SPIインタフェースを使用して、背景画像、高解像度アイコン、または複数の言語をサポートするフォントを含む必要なすべてのグラフィカルコンテンツを外部のFlashメモリに保存することで実現できます。着信音用の追加のオーディオデータは、外部Flashメモリによって提供される大きなメモリサイズの恩恵を受けることができます。このようなデバイスを駆動するために必要なピン数が少ないため、高度に最適化されたシステム統合が可能になります。

# 関連ペリフェラル 🛂

- このペリフェラルに関連する次のトレーニングを参照してください。
  - RCC(Quad-SPIクロックコントロール、Quad-SPIイネーブル/リセット)
  - 割込み(Quad-SPI割込みマッピング)
  - MDMA(Quad-SPIデータ転送)
  - GPIO(Quad-SPI入出カピン)



RCC、割り込み、MDMA、およびGPIOに関連するトレーニングスライドを参照して、追加情報を参照できます。

### STM32シリーズ全体の比較 **■**14 **QUADSPI** STM32L4 **STM32F1** STM32F2 STM32F3 **STM32F0** STM32F4 STM32F7 **STM32H7** 機能 インスタンス数 0 0 0 0 1 1 1 48MHz N/A N/A N/A N/A 最高速度 90MHz 100MHz 133MHz デュアルFlash Ν N/A N/A N/A N/A はい はい はい ソフトウェア N/A N/A N/A N/A N/A 互換性 完全、またほぼ同じ 57 低レベル・ドライバ 一部 ソフトウェアの互換性: 互換性なし

Quad-SPIは一部のSTM32F4およびSTM32L4デバイスにも実装されていますが、STM32F4、STM32F7、STM32H7はデュアルFlashサポートと高速なI/O速度を提供します。

- 詳細および追加情報については、以下を参照してください。
  - ・ アプリケーション ノート AN4760: Quad-SPI (QSPI) interface on STM32 microcontrollers



詳細は、当社ウェブサイトで入手可能な以下のドキュメントをご 参照ください。