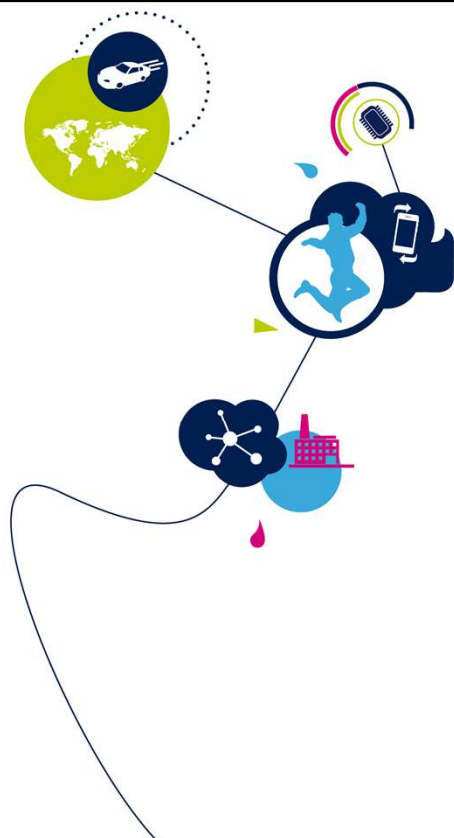
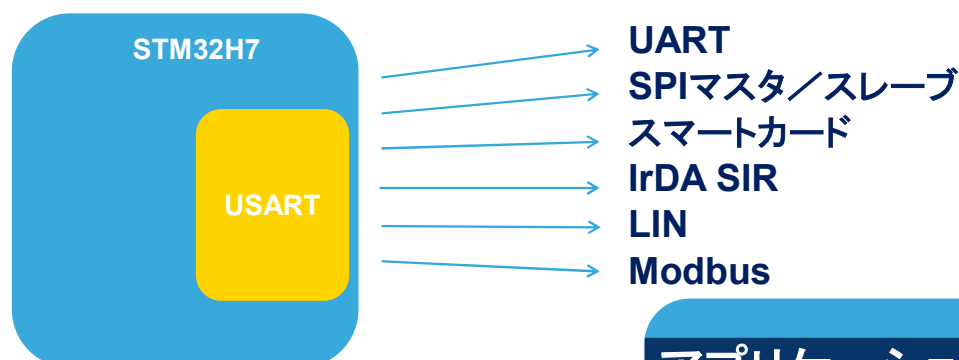


STM32H7 – USART

STM32ユニバーサル同期／非同期レシーバ／トランスミッタ・インタフェース
1.0版



こんにちは、STM32ユニバーサル同期／非同期レシーバ／トランスミッタ・インタフェースのプレゼンテーションへようこそ。
このプレゼンテーションでは、組み込みシステムのシリアル通信で広く使用されるUSARTインタフェースの主な機能を説明します。



アプリケーション側の利点

- 多目的通信ペリフェラル
- シンプルなハードウェア、必要なピンはわずか数本
- 低電力モードからウェイクアップ
- 送信および受信FIFO、STOPモードで送信および受信する機能



USARTは以下をサポートする非常に柔軟性の高いシリアルインタフェースです:

- 非同期UART通信
- SPI(シリアルペリフェラルインタフェース)マスタモード、および
- LIN(Local Interconnection Network)モード

また、ISO/IEC7816スマートカードやIrDAデバイスとのインタフェース接続もできます。

Modbus通信を実装するときに役立つ特定の機能も提供します。USARTを利用するアプリケーションは、デバイス間の接続にわずか数ピンしか使用しない、簡単で安価な方法であるというメリットが得られます。

さらに、USARTペリフェラルは低電力モードで機能します。STOPモードで送信および受信する機能を備えた送信および受信FIFOも利用できます。

- 完全にプログラム可能なシリアル・インタフェース
 - データは7、8、9ビットのいずれか
 - 偶数、奇数、パリティなし
 - ストップビットは、0.5、1、1.5、2
 - データ順をプログラム可能(MSBファースト/LSBファースト)
 - プログラム可能なボーレート・ジェネレータ
 - 16倍または8倍に設定できるオーバーサンプリング方式
- データ送信および受信用の2つの内部FIFO
- RS-232およびRS-485ハードウェアフロー制御をサポート
- デュアルクロックドメイン可能:
 - UARTの機能性と低電力モードからのウェイクアップ
 - PCLK変更の影響を受けないボーレート・プログラミング



USARTは完全にプログラム可能なシリアルインタフェースで、次のパラメータを設定できます:

- データ長
- パリティ
- ストップビットの数
- データ順序
- ボーレートジェネレータ
- および8倍または16倍に設定できるオーバーサンプリングモード

USARTはFIFOモードで動作でき、送信および受信FIFOも備えています。

CTS (Clear To Send) およびRTS (Request To Send) 信号で基本的なRS-232フロー制御を使用するオプションもあります。

RS-485DE (ドライバイネーブル) 信号もサポートされています。

LPUARTはデュアルクロックドメインをサポートするため、STOPモードからのウェイクアップと、ペリフェラルクロック(PCLK)に依存しないボーレートプログラミングが可能です。

これにより、通信を中断することなくコアクロックとペリフェラルクロックを調整できます。

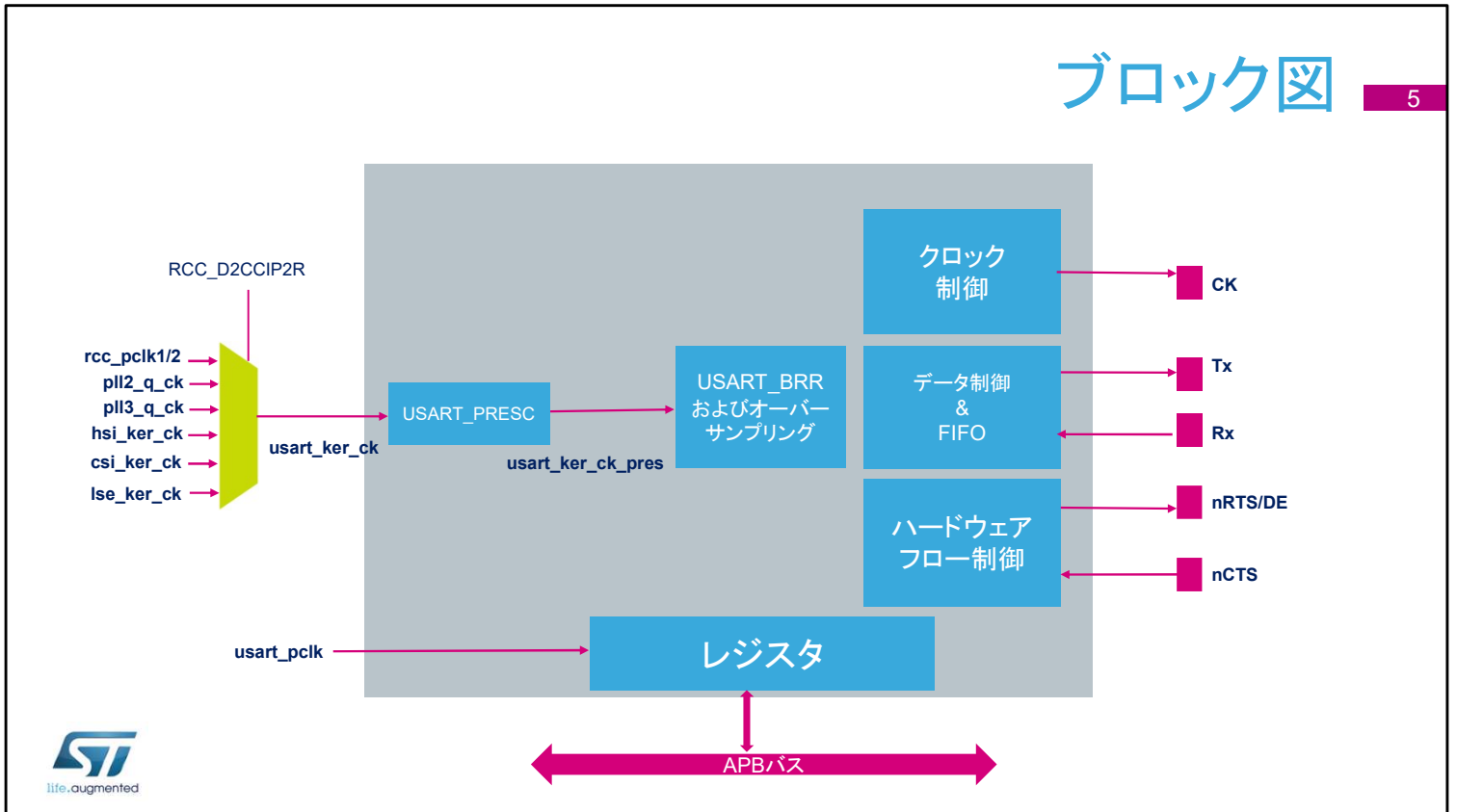
- マルチプロセッサ通信
- 単線半二重通信
- 自動ボーレート検出
- レシーバタイムアウト機能
- 以下もサポート
 - LINモード
 - 同期モード(マスタ/スレーブ)
 - IrDA SIRエンコーダデコーダ
 - スマートカード(ISO/IEC7816 T = 0およびT = 1プロトコル)
 - Modbus/RTUおよびModbus/ASCIIプロトコル実装の基本的サポート



USARTはマルチプロセッサモードを備えており、USARTがアドレス指定されていないときはUSARTをアイドル状態に保つことができます。

全二重通信に加え、単線半二重モードもサポートします。

USARTは、自動ボーレート検出、レシーバタイムアウトを含む他の多くの機能を提供し、またこの後プレゼンテーションで説明する複数のモードもサポートします。



USARTのブロック図を示します。

USARTクロックソース(usart_ker_ck)は、次の複数のソースから選択できます: ペリフェラルクロック(APBクロック)、PLL2_q、PLL3_q、高速内部RCオシレータ、低電力内部オシレータCSI、または低速外部32.768KHz発振子オシレータ。

USARTクロックソースは、USART_PRESCレジスタのプログラム可能な係数で分周できます。

TxピンとRxピンはデータの送受信に使用されます。

nCTSおよびnRTSピンは、RS-232ハードウェアフロー制御に使用されます。

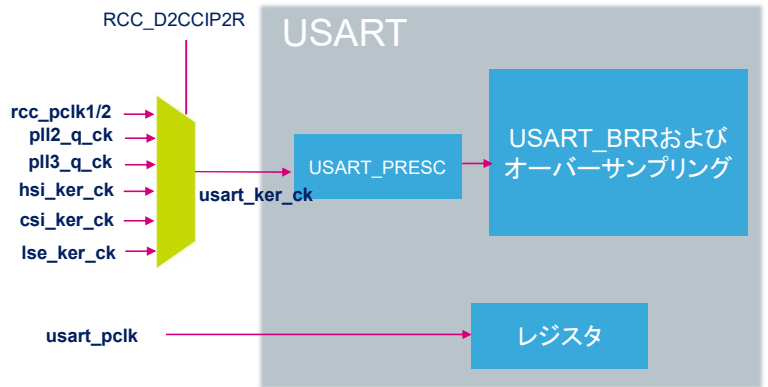
nRTSと同じI/Oで使用できるドライバインイーブルピン(DE)が、RS-485モードに使用されます。

クロック出力(SK)には2つの目的があります:

- USARTを同期マスタ/スレーブモードで使用する場合、スレーブデバイスに供給されるクロックがCKピンの出力/入力となります。
- USARTをスマートカードモードで使用する場合、カードに供給されるクロックがCKピンの出力となります。

PCLK再プログラミングから独立したボーレート・プログラミング

- 選択可能なクロックソースによる柔軟性の高いクロック供給スキーム
 - rcc_pclk1/2 (デフォルト)
 - pll2_q_ck
 - pll3_q_ck
 - hsi_ker_ck
 - csi_ker_ck
 - lse_ker_ck
- レジスタへのアクセスは常にペリフェラルのバス速度



USARTには柔軟性の高いクロック供給スキームがあります。クロックソースは、ペリフェラルクロック (APBクロック)、PLL_2_q、PLL3_q、HSI、CSI、またはLSEクロックのいずれかをRCCで選択できます。USARTクロックソースは、USART_PRESCレジスタのプログラム可能な係数で分周できます。レジスタはAPBバスを介してアクセスされ、カーネルはAPBクロックから独立したusart_ker_ck (プリスケールの有無を問わず) でクロック供給されます。

ユーザ設定可能なさまざまなオーバーサンプリング技術

- オーバーサンプリングの選択で、速度とフレーミングの許容誤差が変化:

	8倍のオーバーサンプリング	16倍のオーバーサンプリング
利点	最高速度usart_ker_ck/8を達成	クロック偏差に対するレシーバの最大許容誤差が増加
欠点	クロック偏差に対するレシーバの最大許容誤差が減少	最高速度がusart_ker_ck/16に制限

- 最大ボーレートは、選択したクロックとオーバーサンプリングに依存: クロックソースが100MHzでオーバーサンプリングが8倍に設定されている場合、12.5Mbaud



life.augmented

USARTレシーバは、有効な受信データとノイズを区別して、データを復旧するユーザ設定可能なさまざまなオーバーサンプリング技術を実装しています。

これにより、最大通信速度とノイズ／クロック精度の耐性の間でトレードオフができます。

高速化(最大usart_ker_ck_pres/8)を実現するには、8倍のオーバーサンプリングを選択します。ここで、usart_ker_ck_presはUSARTのクロックソース周波数を意味します。この場合、クロック偏差に対するレシーバの最大許容誤差が減少します。

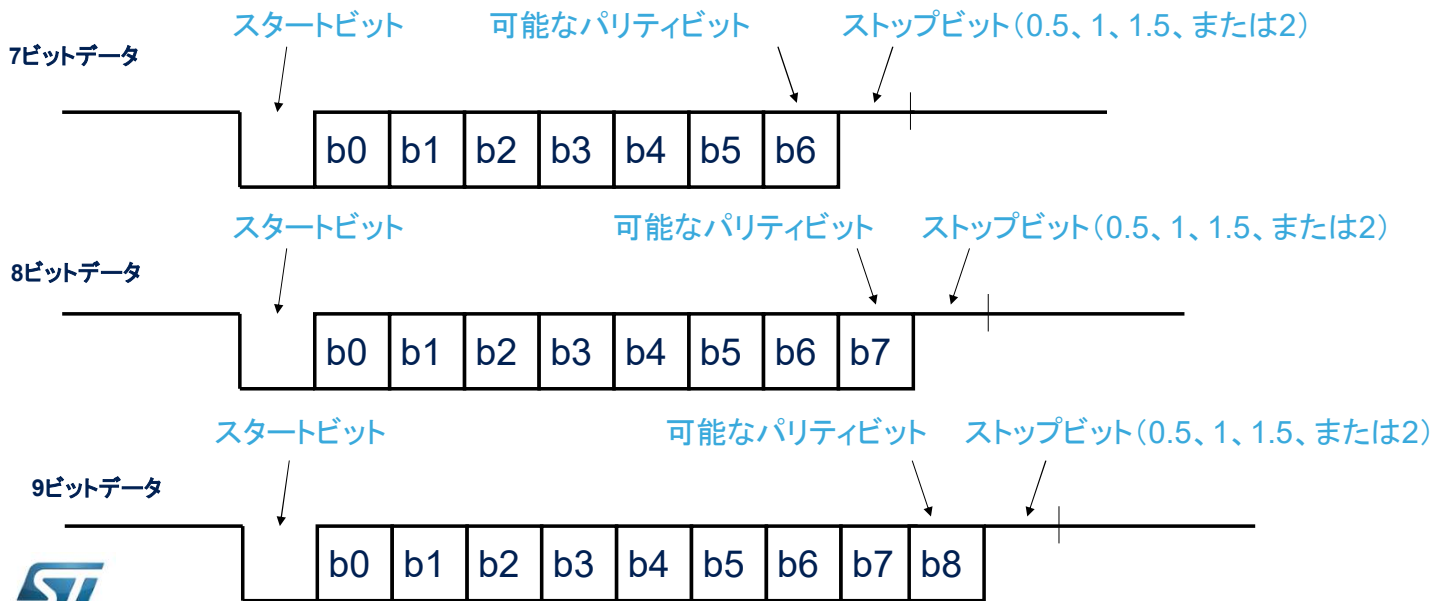
クロック偏差に対するレシーバの許容誤差を増やすには、16倍のオーバーサンプリング(OVER8=0)を選択します。この場合、最大速度はusart_ker_ck_pres/16に制限されます。

クロックソースが100MHzで、オーバーサンプリングが8倍に設定されている場合、達成可能な最大ボーレートは12.5Mbaudです。他のクロックソースおよび／またはより高いオーバーサンプリング比では、最大速度が制限されます。

データフォーマット-非同期モード

8

サポートされるデータ長: 7、8、および9ビット



非同期モードで使用されるフレームフォーマットは、データビット、それに加えて同期用のビット、およびオプションでエラーチェック用のパリティビットのセットで構成されています。

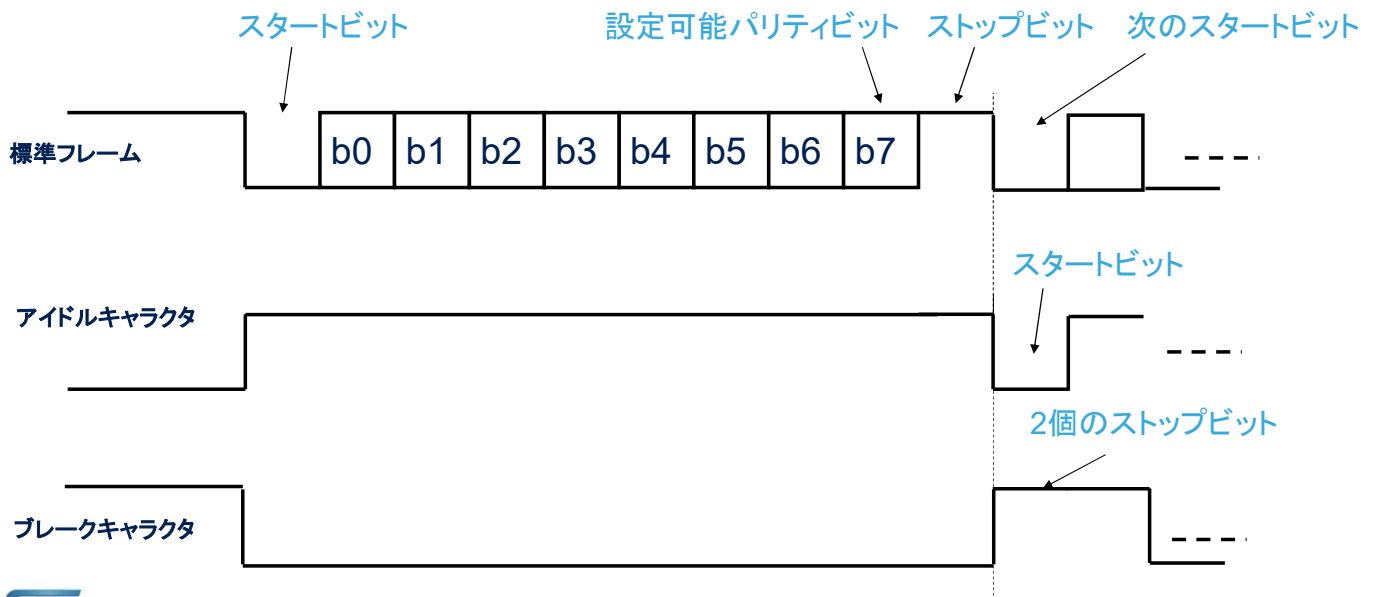
USARTは7、8、または9ビットのデータ長をサポートしています。フレームは1つのスタートビットで始まり、ラインは1ビットの期間はローに駆動されます。これはフレームの開始を知らせるとともに同期にも使用されます。

スタートビットの後には、7、8、または9ビットが続きます。パリティ制御が有効な場合、パリティビットは最後のデータビットとして送信され、データ長のカウントに含まれます。

最後に、ラインがハイに駆動されるいくつかのストップビット(0、1、1.5、または2)でフレームが終了します。

アイドル／ブ레이크キャラクタ

9



標準フレームは前のスライドで説明しました。

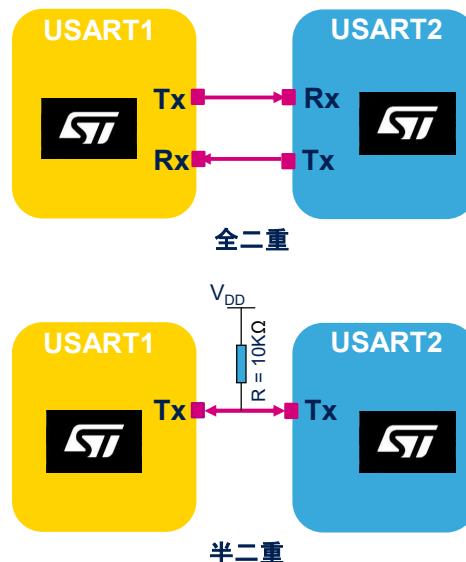
このスライドは、ストップビットに1を設定した8ビットのデータフレームの例を示したものです。

フレーム全体が「1」の場合は、アイドルキャラクタとして解釈されます（「1」の数にはストップビットの数が含まれます）。

フレーム周期を通して「0」を受信した場合は、ブ레이크キャラクタとして解釈されます。ブ레이크フレームの最後に、2つのストップビットが挿入されます。

全二重:2線
半二重:単線

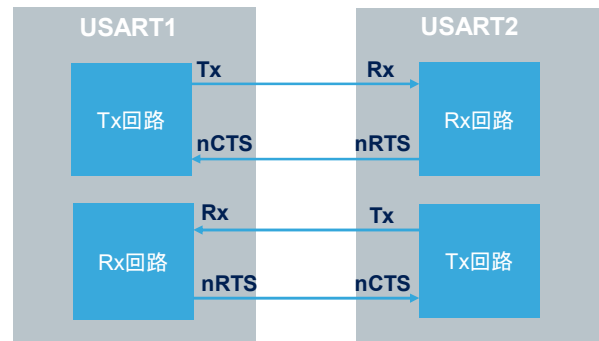
- USART全二重通信:
 - TxおよびRxラインは、それぞれ他のインタフェースのRxおよびTxラインに接続
- USART単線半二重プロトコル
 - TxとRxラインは内部で接続
 - Txピンは、送信と受信の両方に使用



USARTは、TxとRxラインがそれぞれ他のインタフェースのRxとTxラインに接続されている全二重通信をサポートしています。USARTは、TxラインとRxラインが内部で接続されている単線半二重プロトコルに従うようにも設定できます。この通信モードでは、送信と受信の両方にTxピンのみが使用されます。Txピンは、データ送信に使用されていないときは常に解放されているため、アイドルモードまたは受信モードでは標準I/Oとして機能します。このためTxピンについては、外部プルアップ付きのオルタネート機能オープンドレインとして機能するようI/Oを設定する必要があります。

データのアンダーラン／オーバーランを回避するハードウェア・ハンドシェイク

- RS-232ハードウェアフロー制御
 - アサートされたnRTS (Request To Send) 出力は、レシーバがデータ受信の準備ができていることを示す
 - アサートされたnCTS (Clear To Send) 入力は、トランスミッタが通信を継続できることを示す
 - 特に半二重システムに有効



RS-232通信では、nCTS入力とnRTS出力を使用して、2つのデバイス間のシリアルデータフローを制御できます。これらの2本のラインにより、レシーバとトランスミッタは互いの状態を警告できます。次の図は、このモードで2つのデバイスを接続する方法を示しています。これは、半二重通信の場合のバイトの欠落またはデータの衝突の防止に配慮したものです。両方とも信号はアクティブローです。

ハードウェア・ハンドシェイク

- トランシーバ(物理層(PHY))の制御のため、マスタが方向信号を生成する必要がある半二重システムで役立つ
この信号は、送信または受信モードのどちらで動作する必要があるかをPHYに通知
- DE(ドライバ・イネーブル)ピンを使用して、外部RS-485バス・ドライバを動作
- DE信号とnRTS信号は同じピンを使用



life.augmented

RS-485のようなシリアル半二重通信プロトコルの場合、マスタは方向信号を生成してトランシーバ(物理層)を制御する必要があります。この信号は、送信または受信モードのどちらで動作する必要があるかを物理層に通知します。

RS-485モードでは、制御ラインが使用されます。ドライバイネーブルピンは、外部トランシーバ制御をアクティブにするために使用されます。DEはnRTSとピンを共有します。

複数のデバイス間の通信

- マルチプロセッサ通信では、メッセージの本来の受信者のみがメッセージを能動的に受信することを禁止
- アドレス指定されていないデバイスはミュート・モード
- ミュート・モードは、次の2つの方法で制御：
 - アイドルライン検出
 - アドレスマーク検出



複数のプロセッサ間の通信を簡易化するため、USARTはマルチプロセッサモードをサポートしています。

マルチプロセッサ通信では、メッセージの本来の受信者のみがメッセージを能動的に受信することが望ましい状態です。

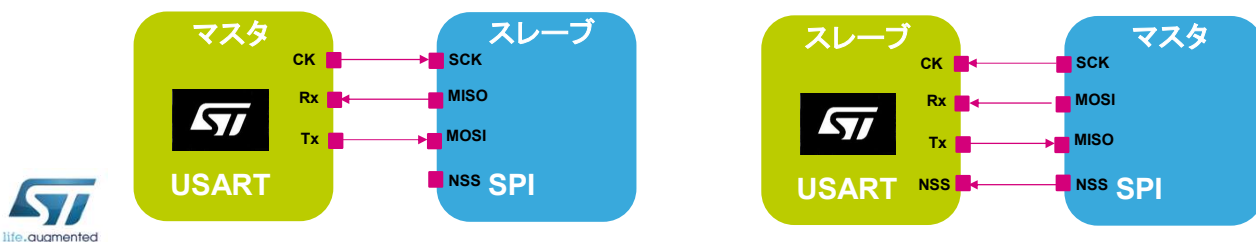
アドレス指定されていないデバイスはミュートモードになります。

USARTは、次の2つの方法のいずれかを使用して、ミュートモードへの移行と退出ができます。

- アイドルライン検出
- アドレスマーク検出

USARTをSPIマスタ/スレーブとして使用

- 全二重またはシンプレックス同期通信モード:
 - SPIマスタ/スレーブモード
 - プログラム可能なクロック極性(CPOL)と位相(CPHA)
 - MSBまたはLSBファーストのプログラム可能なデータ順序
 - CKピンでのクロック出力/入力
 - スタートビットとストップビット中にクロックパルスなし
 - 送信アンダーランエラー(SPIスレーブモードのみ)
 - NSS管理(ソフトウェアまたはハードウェア管理)(SPIスレーブモードのみ)



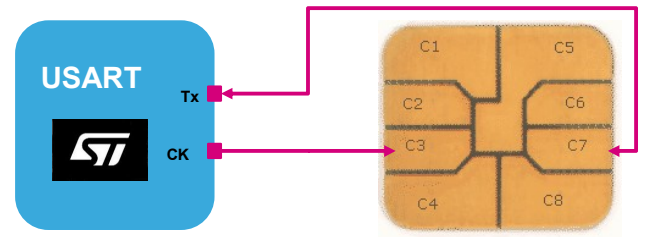
USARTでは同期通信が可能です。

USARTはマスタまたはスレーブモードでSPIとして動作し、クロック極性(CPOL)と位相(CPHA)、およびデータ順序についてMSBファーストかLSBファーストかをプログラムで設定できます。クロックはCKピンで、マスタモードでは出力、スレーブモードでは入力で動作します。スタートビットとストップビットの間にはクロックパルスは供給されません。

USARTがSPIスレーブモード設定のとき、USARTは送信アンダーランエラー、NSSはハードウェアまたはソフトウェア管理でサポートします。

スマートカードおよびセキュリティ・アクセス・モジュール向けUSARTインタフェース

- 半二重モード
- CKピンによるスマートカードへのクロック出力
- さまざまなクロック入力を保証するプログラム可能なクロック・プリスケーラ
- ISO/IEC7816 T=0およびT=1プロトコルをサポート
- ダイレクト・コンベンションとインバース・コンベンションの両方が可能



USARTは、半二重通信に基づくスマートカードモードで使用できます。

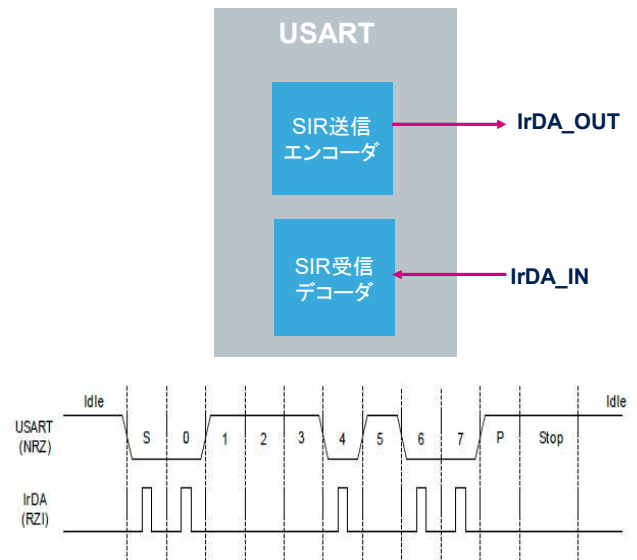
クロックは、CKピンでスマートカードに出力されます。

T=0プロトコルをサポートし、T=1のサポートを可能にする多くの機能を提供します。

ダイレクトコンベンションとインバースコンベンションの両方がハードウェアにより直接サポートされます。

赤外線ワイヤレス接続用USARTインタフェース

- 半二重通信
- USARTと取り交わすデータは、NRZ (Non Return to Zero)フォーマット
- IrDAの場合、必要なフォーマットはRZI (Return to Zero Inverted)
- SIR Txエンコーダは、信号がUSARTを離れる前に信号を変調。同様に、入力信号はSIR Rxデコーダーで復調
- 最大ビットレートは115.2Kビット/秒
- パルス幅の時間は通常モードで3/16ビット



USARTは、半二重通信プロトコルのIrDA仕様をサポートしています。

USARTと取り交わすデータは、信号値がビット周期全体で同じレベルを保つNRZ (Non Return to Zero)フォーマットで表されます。IrDAの場合、必要なフォーマットはRZI (Return to Zero Inverted)です。RZIではラインをローに保持することで「1」、短いハイパルスで「0」が通知されます。

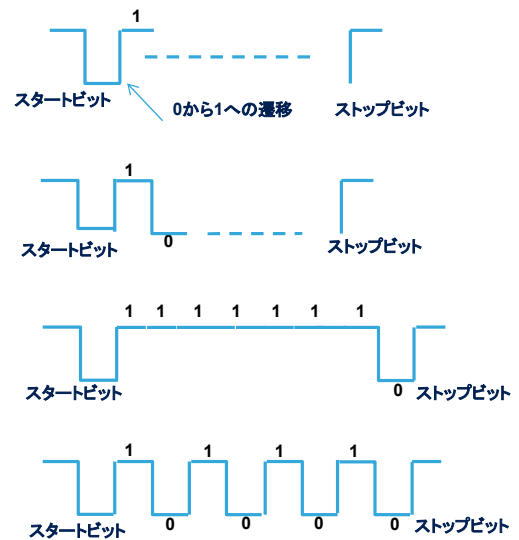
SIR送信エンコーダは、USARTからのNRZ (Non Return to Zero)送信ビットストリーム出力を変調します。SIR受信デコーダは、赤外線検出回路からのRZ (Return to Zero)ビットストリームを復調し、受信したNRZシリアルビットストリームをUSARTに出力します。

USARTは、SIR ENDEC用に最大115.2Kビット/秒までのビットレートのみサポートします。

通常モードでは、送信されるパルス幅はビット周期の3/16として指定されています。

自動ボーレートの設定-UARTレシーバ

- USARTは、1つのキャラクタ受信に基づいてボーレートを自動的に決定することが出来る
- 受信するキャラクタは以下の通り
 - 「1」のビットで始まるキャラクタ
 - 10xxのパターンで始まるキャラクタ
 - 0x7F
 - 0x55

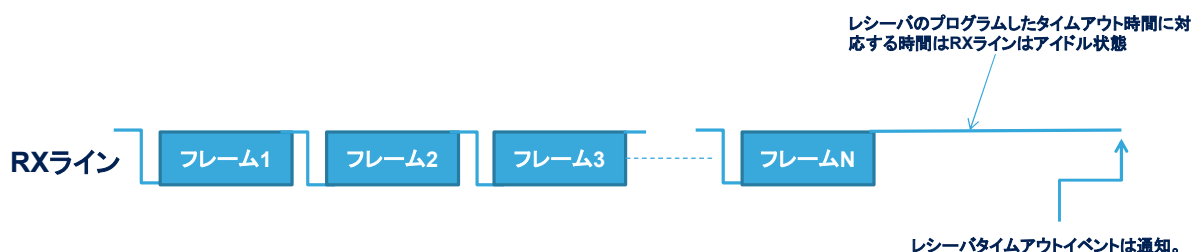


USARTは、1つのキャラクタの受信に基づいて検出を行い、ボーレートを自動的に設定できます。

受信するキャラクタは以下の通りです。

- 1のビットで始まるキャラクタ。この場合、USARTはスタートビットの時間を測定します(立ち下がリエッジから立ち上がりエッジまで)。
- 10xxのパターンで始まるキャラクタ。この場合、USARTはスタートの持続時間と最初のデータビットの時間を測定します。時間は立ち下がリエッジから立ち下がリエッジまで測定するため、低速な信号傾斜の場合でも高い精度が得られます。
- 0x7Fキャラクタフレーム。この場合、ボーレートはまず最初にスタートビットの終わりで更新され、次にビット6の終わりで更新されます。
- 0x55キャラクタフレーム。この場合、ボーレートはまず最初にスタートビットの終わりに更新され、次にビット0の終わりに、最後にビット6の終わりに更新されます。並行して、RXラインの中間遷移ごとに別のチェックが行われます。

- USARTレシーバがプログラムした時間内に新しいデータを受信しない場合、レシーバ・タイムアウト・イベントとしてアプリケーションに通知



- USARTのレシーバ・タイムアウト・カウンタは次の時点からカウントを開始：
 - 1および1.5ストップビット設定では、最初のストップビットの終わりから
 - 2ストップビット設定では、2番目のストップビットの終わりから
 - 0.5ストップビット設定では、ストップビットの最初から



USARTはレシーバタイムアウト機能をサポートしています。USARTがプログラムの時間内に新しいデータを受信しない場合、レシーバタイムアウトイベントが通知され、割込み有効時には割込みが生成されます。

USARTのレシーバタイムアウトカウンタは次の時点からカウントを開始します：

- 1および1.5ストップビット設定では、最初のストップビットの終わりから
- 2ストップビット設定では、2番目のストップビットの終わりから
- 0.5ストップビット設定では、ストップビットの最初から

STOPモードでも送信と受信が可能

- FIFOモードはソフトウェアで有効、無効の選択が可能
- 送信FIFO(TXFIFO)と受信FIFO(RXFIFO)
- TXFIFOとRXFIFOのサイズは16データビット
- FIFOモードはIrDAおよびLINモードでは使用不可
- FIFOはカーネルクロック・ドメインの中 → STOPモードでも受信または送信が可能
- TXFIFO閾値とRXFIFO閾値



USARTはFIFOモードで動作でき、ソフトウェアで有効／無効を選択できます。デフォルトでは無効化されています。

USARTは送信FIFO(TXFIFO)と受信FIFO(RXFIFO)を備え、それぞれ16ワードの深さがあります。

IrDAとLINモードでは、FIFOモードはサポートされません。

TXFIFOとRXFIFOがカーネルクロックからクロックが供給されている場合、STOPモードでもデータの送受信が可能です。

TXFIFO閾値とRXFIFO閾値を設定すれば、主にSTOPモードからのウェイクアップ時にアンダーラン／オーバーランの問題を回避できます。

STOPモードからのウェイクアップ

20

- USARTのクロックソースが以下の場合、USARTはMCUをSTOPモードからウェイクアップ可能:
 - HSI
 - LSE
 - CSI
- ウェイクアップのソースは以下:
 - 以下によりトリガされた特定のウェイクアップイベント:
 - スタートビット
 - アドレス一致
 - 任意の受信データ
 - FIFO管理が無効なときの標準RXNE割込み
 - FIFO管理が有効なときのFIFOイベント割込み:RXFIFOがフル、TXFIFOがエンプティ、RXFIFO/TXFIFOがプログラムした閾値に到達



life.augmented

USARTは、そのクロックソースがHSI、CSI、またはLSEクロックの場合、STOPモードからMCUをウェイクアップできます。

ウェイクアップのソースは以下の通りです:

- スタートビット、アドレス一致、または受信データのいずれかによりトリガされた特定のウェイクアップイベント
- FIFO管理が無効なときの標準RXNE割込み、または
- FIFO管理が有効なときのFIFOイベント割込み:
 - 受信FIFOフル割込み
 - 送信FIFOエンプティ割込み
 - 受信FIFO閾値割込み
 - 送信FIFO閾値割込み

割込みイベント	説明
送信データレジスタ エンプティ	送信データレジスタが空のときセット
送信完了	データ送信が完了し、データレジスタとシフトレジスタの両方が空のときにセット
CTS	nCTS入力がトグルするときにセット
受信データレジスタ ノットエンプティ	受信データレジスタにデータが含まれているときにセット
アイドルライン	アイドルラインが検出されたときにセット
キャラクター一致	受信したデータがプログラムしたアドレスに一致したときにセット
レシーバタイムアウト	プログラムしたタイムアウトと同じ時間にRxラインにアクティビティがないときにセット



複数のイベントで割込みが生成されます：

- 送信データレジスタエンプティフラグは、送信データレジスタが空で書込み準備ができたときにセットされます。
- 送信完了フラグは、データ送信が完了し、データレジスタとシフトレジスタの両方が空になるとセットされます。
- nCTS入力がトグルすると、CTSフラグがセットされます。
- 受信データレジスタノットエンプティフラグは、受信データレジスタに読出し可能なデータが含まれているときにセットされます。
- アイドルラインを検出すると、アイドルラインフラグがセットされます。
- キャラクター一致フラグは、受信したデータがプログラムしたアドレスに一致するとセットされます。
- レシーバタイムアウトフラグは、プログラムした時間にRxラインでアクティビティがないときにセットされます。

割込みイベント	説明
ブロック終了	完全なブロックを受信したときにセット
STOPモードからのウェイクアップ	ウェイクアップ・イベントを確認したときにセット
LINブレーク	LINブレークフレームを検出したときにセット
送信FIFOノットフル	送信FIFOがフルでない場合にセット
送信FIFOエンプティ	送信FIFOが空のときにセット
送信FIFO閾値	プログラムした閾値に到達するとセット
受信FIFOノットエンプティ	受信FIFOが空でないときにセット
受信FIFOフル	受信FIFOがフルになるとセット
受信FIFO閾値	プログラムされた閾値に到達するとセット



完全なブロックを受信すると、ブロック終了フラグがセットされます。

ウェイクアップイベントを確認すると、STOPモードからのウェイクアップフラグがセットされます。

LINブレークフレームを検出すると、LINブレークフラグがセットされます。

送信FIFOがフルでないとき、送信FIFOノットフルフラグがセットされます。

送信FIFOが空のとき、送信FIFOエンプティフラグがセットされます。

プログラムした閾値に到達すると、送信FIFO閾値フラグがセットされます。

受信FIFOが空でないとき、受信FIFOノットエンプティフラグがセットされます。

受信FIFOがフルのとき、受信FIFOフルフラグがセットされます。プログラムした閾値に到達すると、受信FIFO閾値フラグがセットされます。

- DMAリクエストは、以下によりトリガ：
 - FIFO管理が無効のときは、送信データレジスタエンプティと受信データレジスタフル
 - FIFO管理が有効のときは、送信FIFOノットフルと受信FIFOノットエンプティ

FIFOの管理が無効のとき、受信バッファノットエンプティフラグまたは送信バッファエンプティフラグで、DMAリクエストが生成されます。

FIFOの管理が有効のとき、送信FIFOノットフルフラグまたは受信FIFOノットエンプティフラグでも、DMAリクエストが生成されます。

割込みイベント	説明
オーバーランエラー	オーバーラン・エラーが発生するとセット
パリティエラー	パリティエラーが発生するとセット
フレーミングエラー	フレーミング・エラーが発生するとセット
ノイズエラー	受信フレームでノイズを検出するとセット
自動ボーレートエラー	ボーレート測定に失敗するとセット
アンダーランエラー	同期スレーブモードでアンダーラン・エラーが発生するとセット



複数のエラーフラグを生成できます：

- オーバーランエラーが発生すると、オーバーランエラーフラグがセットされます。
- パリティエラーが発生すると、パリティエラーフラグがセットされます。
- フレーミングエラーが発生すると、フレーミングエラーフラグがセットされます。
- 受信フレームでノイズを検出すると、ノイズエラーフラグがセットされます。
- ボーレート測定に失敗すると、自動ボーレートエラーフラグがセットされます。
- 同期スレーブモードでアンダーランエラーが発生すると、アンダーランエラーフラグがセットされます。

モード	説明
RUN	アクティブ
SLEEP	アクティブ ペリフェラルの割込みにより、デバイスがSLEEPモードを終了
Stop	USARTレジスタの内容は保持 USARTは、USARTクロックがHSI、LSEまたはCSIに設定されている場合、MCUをSTOPモードからウェイクアップすることが可能
STANDBY	パワーダウン STANDBYモードを終了した後は、ペリフェラルを再初期化する必要がある



USARTペリフェラルはRUNモードでアクティブです。USARTの割込みにより、デバイスはSLEEPモードを終了します。USARTは、USARTクロックがHSI、LSEまたはCSIに設定されている場合、STOPモードからMCUをウェイクアップすることができます。

STANDBYモードでは、ペリフェラルはパワーダウンしており、STANDBYモードまたはSHUTDOWNモードを終了した後、再初期化する必要があります。

STM32H7 USARTインスタンスの機能

USARTの機能	USART1/2/3/6	UART4/5/7/8
モデムのハードウェア・フロー制御	X	X
マルチプロセッサ通信	X	X
同期モード	X	-
スマートカード・モード	X	-
単線半二重通信	X	X
IrDA SIRエンコーダ/デコーダ	X	X
LINモード	X	X
デュアルクロック・ドメインとSTOPモードからのウェイクアップ	X	X
レシーバタイムアウト	X	X
Modbus通信	X	X
自動ボーレート検出	X	X
ドライバ・イネーブル	X	X
Tx/Rx FIFO	X(サイズ16)	X(サイズ16)



STM32H7デバイスには、8つのUSARTインスタンスが組み込まれています：

- USART1、2、3、6は完全な機能セットを持っています。
- インスタンス4、5、7、8は同期モードとスマートカードモードをサポートしていません。

- 詳細については、このペリフェラルにリンクされている次のトレーニングをご参照ください：
 - GPIO(オルタネート機能設定)
 - リセットおよびクロック・コントローラ(RCC)
 - 電源コントローラ(PWR)
 - 割込み(NVICとEXTI)
 - ダイレクト・メモリ・アクセス(DMA)コントローラ



以下は、USARTに関連するペリフェラルのリストです。詳細については、必要時にこれらのトレーニングをご参照ください。

- 汎用入力／出力
- リセットおよびクロックコントローラ
- 電源コントローラ
- 割込みコントローラ
- ダイレクトメモリアクセスコントローラ