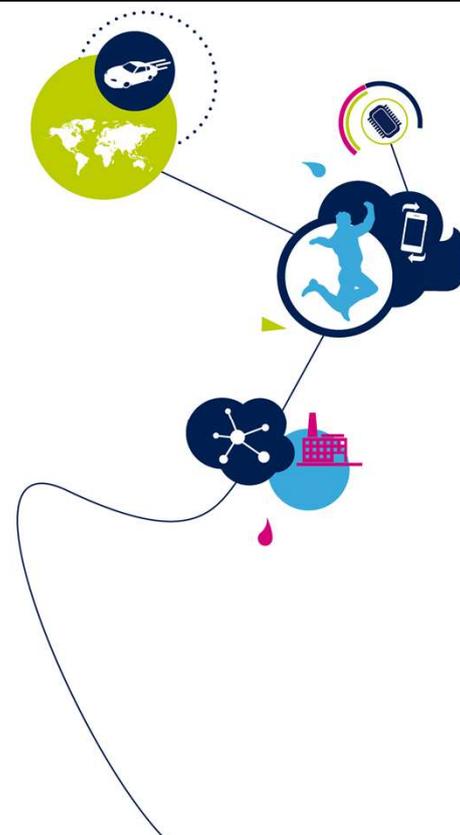
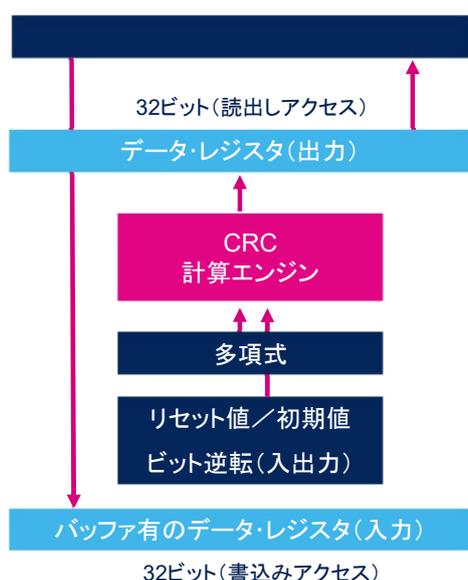


STM32H7 - CRC

巡回冗長検査計算ユニット
1.0版



STM32巡回冗長検査計算ユニット(CRC)のプレゼンテーション
によろこそ。ここでは、エラーの検出に使用されるコードを生成す
る、このユニットのすべての機能について説明します。



- 8、16、32ビット・データからCRCコードを生成するために使用される
 - 完全に設定可能な奇数多項式
 - プログラム可能なサイズ
 - 入出力データの完全な可逆性

アプリケーション側の利点

- データ整合性の確認
- ソフトウェアのコードシグネチャの生成
- CPUまたはDMAによる使いやすさ



CRCとは、巡回冗長検査を示します。CRC計算ユニットは、設定可能な多項式の値とサイズを使用して、8、16、32ビットデータにCRCコードを生成するために使用されます。CRCベースの技法は、データ転送やストレージの整合性を確認するために使用できます。

CRC計算ユニットは、実行時にアプリケーションソフトウェアのシグネチャ計算にも使用できます。リンク時に生成されて、特定のメモリ領域に保存されたリファレンスシグネチャと計算されたアプリケーションソフトウェアシグネチャが比較されます。

STM32CRC計算ユニットは完全に設定可能であるため、ソフトウェアの負荷が最小限に軽減されます。さらに、DMAコントローラは、CPUが他のタスクを実行している場合やSLEEPモードの場合に、大きなデータブロックの連続CRC計算に使用できます。

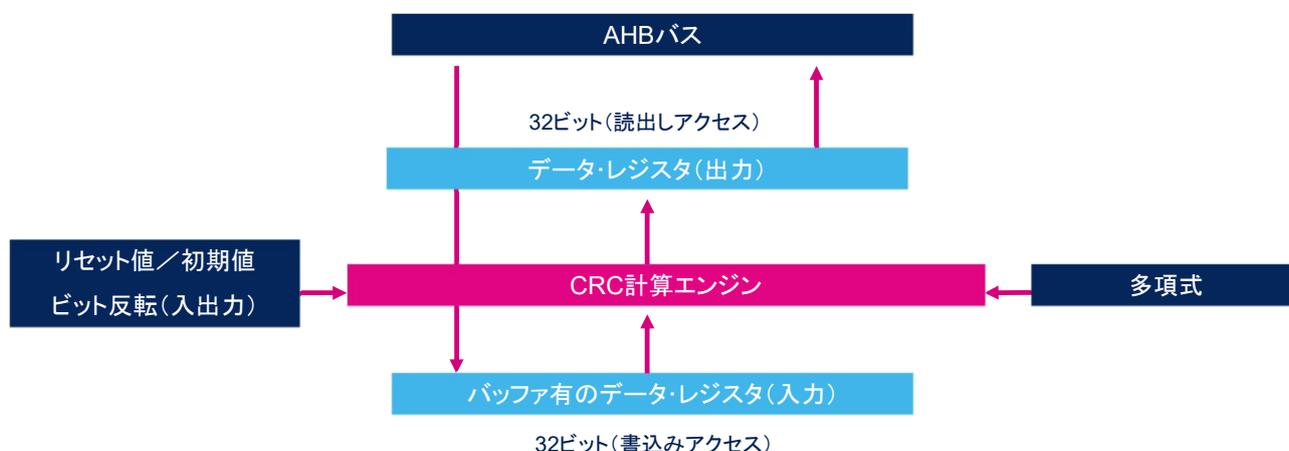
- 完全にプログラム可能な奇数多項式：
 - デフォルトでは、CRC-32 (Ethernet) 多項式0x04C11DB7を使用
 - 多項式は $x^{32}+x^{26}+x^{23}+x^{22}+x^{16}+x^{12}+x^{11}+x^{10}+x^8+x^7+x^5+x^4+x^2+x+1$ で表される
- プログラム可能な多項式サイズ (7、8、16、32ビット)
- プログラム可能な初期値 (デフォルト=0xFFFFFFFF)
- 入出力データのさまざまなエンディアン方式



STM32に組み込まれているCRC計算ユニットは、7、8、16、32ビットでサイズをプログラムできる完全にプログラム可能な奇数値の多項式を備えています。

非常に柔軟に実行時のCRCコードを生成できるように、初期値も完全にプログラム可能です。

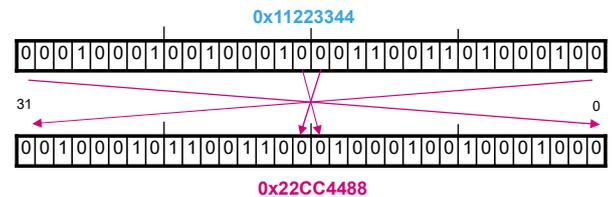
ペリフェラルは、さまざまな通信プロトコルをサポートした入出力データのビッグエンディアン形式やリトルエンディアン形式をサポートするように設定できます。



CRC計算ユニットは、最適なパフォーマンスを発揮できるように AHBバスインタフェースに接続されます。これには、CPUやDMAコントローラによる書込みと読出し両方に使用される単一の32ビットレジスタが含まれています。初期値、入出力のビット反転、多項式係数は、新しいCRC計算を開始する前の初期化フェーズ中にソフトウェアで設定されます。CRC計算エンジンでは、前のCRC計算の結果が保持され、次の計算の初期値になり、データブロックの新しいCRC計算が可能になります。

軽減されるソフトウェアの負荷

- 入力データは8、16または32ビットで反転可能
 - CRC_CRレジスタのREV_IN[1:0]の値に依存する
 - たとえば、入力データ0x1A2B3C4Dは、CRC計算では以下のように使用される
 - 0x58D43CB2 (バイト単位でビットが反転)
 - 0xD458B23C (ハーフワード単位でビットが反転)
 - 0xB23CD458 (フルワードでビットが反転)
- 出力データは、32ビットで反転可能
 - CRC_CRレジスタのREV_OUTビットをセット
 - 次は出力データ0x11223344の例



入出力フォーマットはソフトウェアの負荷を軽減するために完全に設定可能です。これによって、アプリケーションは異なるエンディアン方式を管理できます。

入力データは、CRC_CRレジスタのREV_IN[1:0]ビットに応じて、8、16、または32ビットで反転できます。たとえば、入力データ0x1A2B3C4Dは、CRC計算では以下のように使用されます。

- 0x58D43CB2 (バイト単位でビットが反転)
- 0xD458B23C (ハーフワード単位でビットが反転)
- 0xB23CD458 (フルワードでビットが反転)

また、出力データも、CRC_CRレジスタのREV_OUTビットをセットすることによって逆にすることができます。

操作はビットレベルで行われます。たとえば、出力データ0x11223344は0x22CC4488に変換されます。

- シンプルなファームウェア操作の入出力32ビット・データレジスタ 1個
- AHBバスを停止せずに連続で書き込むための入力バッファ
- 入力データ幅に依存するCRC計算の時間:
 - 32ビット・ブロックの場合は4AHBクロック・サイクル
 - 16ビット・ブロックの場合は2AHBクロック・サイクル
 - 8ビット・ブロックの場合は1AHBクロック・サイクル
- CPUがSLEEPモード時はDMAで書込み可能
 - 低電力動作(連続した計算)で、時間の影響を受けるタスクではCPUを解放



CRCデータレジスタには、アクティブなCRC計算によるウェイトステートを待つことなく、CPUやDMAがすぐに別のデータワードを書き込める入力バッファがあります。

CRCデータレジスタは、ワード、右詰めのハーフワード、右詰めのバイトによってアクセスできます。

計算の時間はデータ幅に依存します。

- 32ビットブロックの場合は4AHBクロックサイクル
- 16ビットブロックの場合は2AHBクロックサイクル
- 8ビットブロックの場合は1AHBクロックサイクル

DMAコントローラはCRCエンジンへの書込みに使用できます。これによって、他のタスク用にCPUの負荷を軽減し、CPUをコードやデータの整合性を確認するための連続した計算に使用できます。

モード	説明
RUN	アクティブ
SLEEP	アクティブ DMAコントローラはCRC計算に使用できる
STOP	停止 ペリフェラル・レジスタの内容は保持
STANDBY	パワーダウン CRCユニットは、STANBYモード終了後に再初期化する必要がある



このスライドでは、CRC計算ユニットを使用できる電力モードについてまとめています。CRC計算ユニットでは、動作にメインのAHBクロックが必要です。