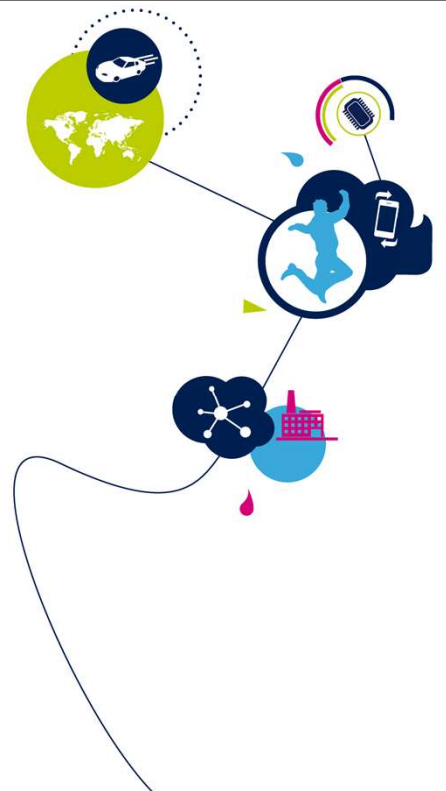


STM32H7 - AXI

アドバンスド拡張インタフェース(AXI)インタコネクト
1.0版



こんにちは。STM32H7のAXI(アドバンスド拡張インタフェース)インタコネクトについてのプレゼンテーションによろこそ。

- STM32H7 AXIインタコネクト機能
 - 64ビットAXIバス・スイッチ・マトリックス
 - AHB/AXIブリッジ機能
 - プログラム可能なトラフィック優先順位管理
 - サービス品質(QoS)は、Global programmer's view(GPV)を介してソフトウェアで構成可能

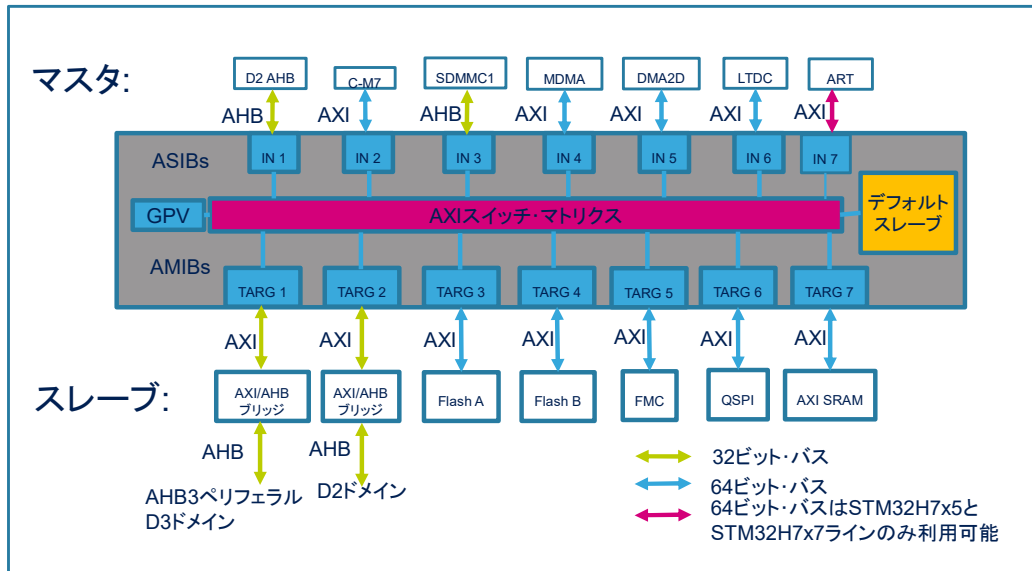
アプリケーション側の利点

- 最適化されたデータ転送帯域幅
- 構成可能な相互接続パラメータ
- リアルタイム・タスクの応答性を向上



AXI(Advanced eXtensible Interface)インタコネクトはARM® CoreLink™ NIC-400 Network Interconnectに基づいています。その主な特徴は次のとおりです。

- D1ドメインに7つのAMBAスレーブインタフェースブロック(ASIB)と7つのAMBAマスタインタフェースブロック(AMB)を備えた64ビットAXIバス・スイッチ・マトリックス
- ASIBに組み込まれたAHB/AXIブリッジ機能
- 複数のAIBへの複数のASIBの同時接続
- サービス品質(QoS)を確保するためのプログラム可能なトラフィック優先順位管理
- GPV経由でソフトウェア設定可能



STM32H7 AXIインタコネクトは、次の図に示されています。

相互接続には、デュアルコアバージョンまたはASIB(AMBAスレーブ・インタフェース・ブロック)用の7つのイニシエータポートと、シングルコアバージョン用の6つのイニシエータポートがあります。

どちらのバージョンも、7つのターゲットポート、すなわちAMIB(AMBAマスター・インタフェース・ブロック)を備えています。ASIBは、AXIスイッチマトリクスを介してAMIBに接続されています。

各ASIBはAXIまたはAHBバス(高度な高性能バス)のスレーブです。同様に、各AMIBはAXIバスまたはAHBバスのマスタです。ASIBまたはAMIBがAHBバスに接続されている場合、AHBバスとAXIバスプロトコル間で変換されます。

AXIインタコネクトには、各ASIBでのサービス品質(QoS)レベルなど、いくつかのパラメータを設定するためのレジスタを含むGlobal programmer's view (GPV)が含まれています。

未割り当てのアドレス空間へのアクセスはデフォルトのスレーブによって処理され、リターンシグナルが生成されます。これにより、このようなランザクションが完了し、発行元マスタとASIBがブロックされることがなくなります。

- 2つのAXIマスタ(ASIB)が同時に同じAXIスレーブ(AMIB)にアクセスしようとした場合の優先順位による調停
- AXI読み取りチャンネルと書き込みチャンネルの優先順位は、個別に設定可能
 - 設定可能な優先順位の値は0(デフォルト)から15(最高の優先順位)
 - 2つの一致トランザクションが同じAMIBに到着すると、優先順位の高いトランザクションは低い優先順位より前に渡される
 - 2つのトランザクションのQoS値が同じである場合は、最も最近使用された(LRU)優先順位スキームが採用される



AXIスイッチマトリックスでは、2つのASIBが同時に同じAMIBにアクセスしようとした場合、優先度ベースのアービトレーションが行われます。各ASIBは、QoSと呼ばれる0~15のプログラム可能なリードチャンネルおよびライトチャンネルの優先順位を持ち、値が大きいほど優先順位が高くなります。

2つの一致トランザクションが同じAMIBに到着すると、優先順位の高いトランザクションは低い優先順位より前に渡されます。2つのトランザクションのQoS値が同じである場合は、最も最近使用された(LRU)優先順位スキームが採用されます。

- QoSは、グラフィックス処理(LTDC、DMA2D)などのタスクに役立つ
- アプリケーションに対する優先順位の割当て効果は慎重に検討する必要がある
 - 同じスレーブに頻繁にアクセスするように設定されたマスタに高い優先度を割り当てると、他の低い優先度のマスタがそのスレーブにアクセスするのを妨げることがある
- 未割り当てのアドレス空間へのアクセスはデフォルトのスレーブによって処理され、リターン信号が生成される
 - これにより、このようなトランザクションが完了し、発行元マスタとASIBがブロックされることがなくなる



QoS値は、アプリケーションの遅延要件に従ってプログラムする必要があります。ASIBの優先順位を高く設定すると、関連するバスマスタによって開始されるトランザクションの遅延が低くなります。これは、グラフィックス処理(LTDC、DMA2D)などのリアルタイム制約タスクに役立ちます。同じスレーブ(Cortex-M7 CPUなど)に頻繁にアクセスできるマスタに高い優先度を割り当てると、他の優先度の低いマスターによるそのスレーブへのアクセスをブロックできます。