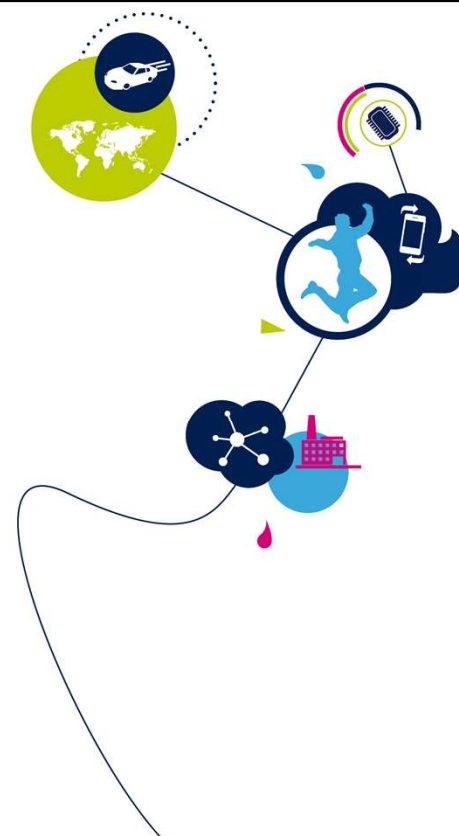


# STM32MP1 – IWDG

独立型ウォッチドッグ  
1.0 版



STM32 独立型ウォッチドッグのプレゼンテーションによろこそ。ここでは、問題が発生した際にデバイスをリセットするウォッチドッグや、アプリケーションのタイムアウト管理用のフリーランニングタイマとして使用できる、このペリフェラルの主な機能について説明しています。

- ハードウェアまたはソフトウェアの障害による誤動作を検出して解決するために使用
  - 期待されるタイムウィンドウ内でリフレッシュされない場合にシステムリセットを生成
  - メインクロックに障害が発生した場合でも常にアクティブ
  - 早期割込みを生成
  - 一度有効化すると無効にできず、リフレッシュする必要がある

### アプリケーション側の利点

- メインアプリケーション外の完全に独立した処理
- ハードウェアまたはソフトウェアの選択可能な起動
- STANDBY モードや STOP モードで選択可能な低電力凍結



独立型ウォッチドッグは、ハードウェアまたはソフトウェアの障害による誤動作を検出して解決するために使用されます。

これによって、期待されるタイムウィンドウ内でリフレッシュされない場合にリセットシーケンスが生成されます。

早期割込みも生成できます。

クロックが独立型の 32-kHz ロースピード内部 RC オシレータ (LSI) であるため、メインクロックに障害が発生しても動作を継続します。

アプリケーションの主なメリットの 1 つとして、メインクロックとは独立して実行できる点があります。

- IWDG の主な機能
  - 187 $\mu$ s～131秒までのプログラム可能なタイムアウト範囲
  - プログラム可能なタイムウィンドウの幅
  - 独立型 RC オシレータ(LSI)からのクロック供給
  - 次の場合にリセットを生成:
    - タイムアウト値に達した場合
    - リフレッシュがウィンドウ外で発生した場合
  - プログラム可能な位置での早期割込み生成
  - デバッグモード、STOP モード、STANDBY モードで停止可能
  - タイムアウト値 131秒で自動的に有効になるよう設定可能



独立型ウォッチドッグには、187マイクロ秒～131秒の幅広いタイムアウト値があります。

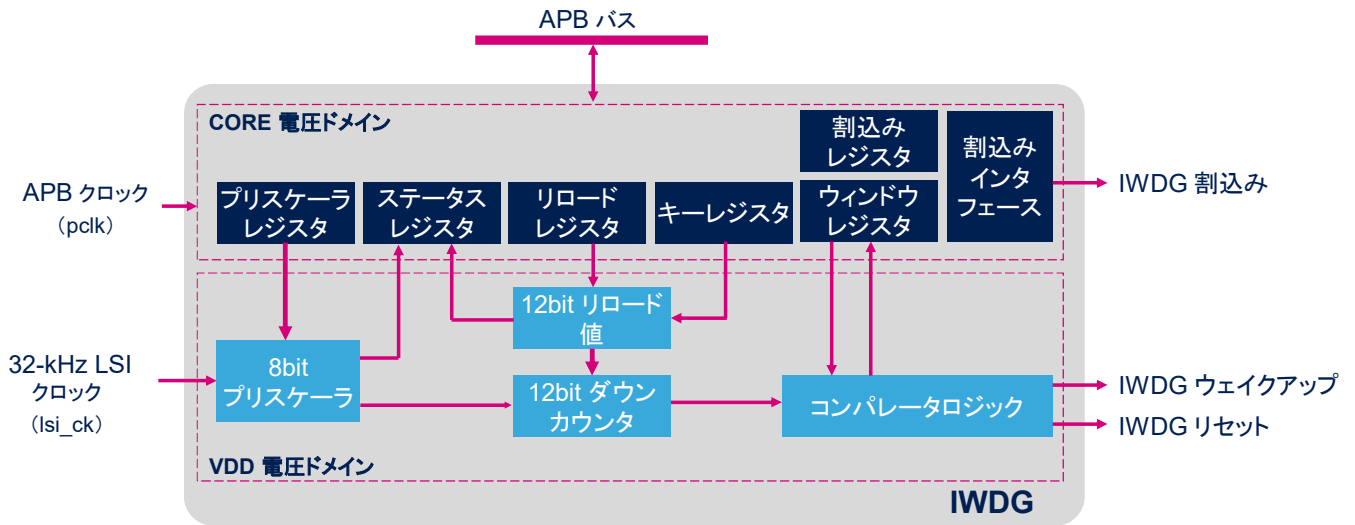
32-kHz RC オシレータによってクロック供給され、独立型ウォッチドッグが有効である場合は無効にできません。

プログラムされたタイムアウト値が経過した場合や、プログラムされたタイムウィンドウ外でウォッチドッグのリフレッシュが発生した場合にリセットが生成されます。

また、IWDG はリセットが発生するまでのプログラム可能な位置で早期割込みを生成します。

システムリセット後に、独立型ウォッチドッグを自動的に有効にできます。この場合、デフォルトのタイムアウト値は 131秒に設定されます。

デバッグモード、STOP モード、STANDBY モードでの独立型ウォッチドッグの動作を定義できます。



独立ウォッチドッグレジスタは、CORE 電圧ドメインに配置されていますが、その機能は VDD 電圧ドメインにあります。そのため、CORE 電圧がオフになっても、独立型ウォッチドッグはカウントダウンを継続します。

次の 2 つのクロックが必要になります。

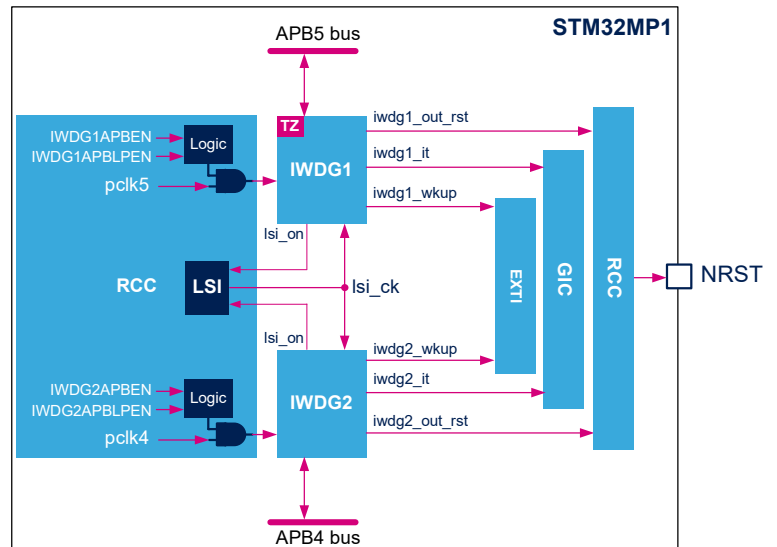
- APB クロックは、レジスタへのアクセスに必要です。
- LSI クロックは、ウォッチドッグの機能部分に必要です。

このアーキテクチャによって、独立型ウォッチドッグは STOP モードや STANDBY モードでも機能することができます。プログラム可能な 8bit プリスケアラは、LSI オシレータ周波数を分周するために使用します。

12bit ダウンカウンタはタイムアウト値を定義します。

コンパレータロジックは、ウィンドウ機能と割り込み生成に使用します。

- IWDG1 および IWDG2 は Cortex® A7 コア専用
- システムリセットを生成可能
- システムをウェイクアップさせることが可能
- 割込みを生成可能



STM32MP1 には、Cortex A7 コア専用の 2 個の独立型ウォッチドッグ (IWDG) が組み込まれています。

両方とも、ウォッチドッグクロックとしてロースピード内部オシレータを使用しています。

独立型ウォッチドッグが有効になると、ロースピード内部オシレータを強制的に有効化します。

IWDG1 は TrustZone 認識で、セキュアな APB5 バスに接続されています。

APB クロックの有効化は、RCC ブロックによって制御されます。APB クロックは、ウォッチドッグのリフレッシュと設定に必要です。

ウェイクアップ信号は EXTI ブロックに接続されており、早期割込みが生成されるとシステムは STOP モードを終了できます。

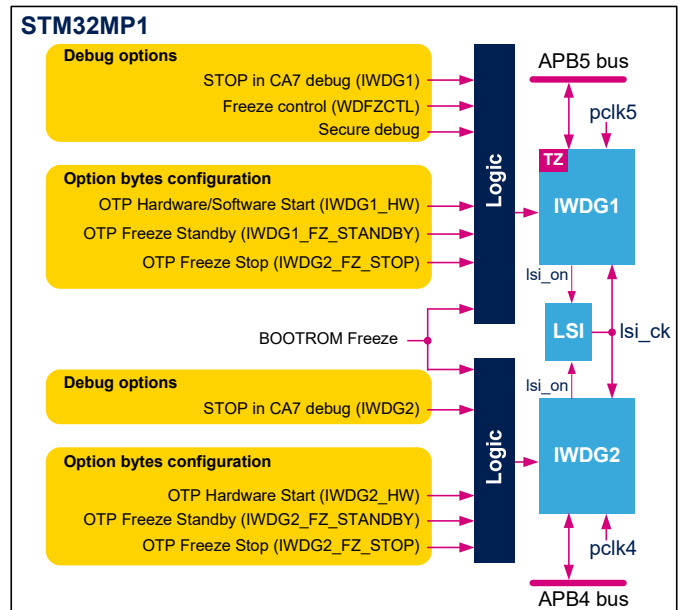
割込み信号は、Cortex A7 コアのグローバル割込みコントローラ (GIC) に接続されています。

最後に、ウォッチドッグによって生成されるリセット信号は RCC ブロックに接続されており、システムリセットを実行できます。

# STOP、STANDBY、デバッグでの動作

6

- CA7 が CSTOP に移行したとき、IWDG1 または IWDG2 を停止可能
- システムが STANDBY に移行したとき、IWDG1 または IWDG2 を停止可能
- 自動的に IWDG1 または IWDG2 を起動可能(ハードウェアモード)
- デバッグモードで IWDG1 または IWDG2 を停止可能



アプリケーションで、STOP モード、STANDBY モード、デバッグモードでの両ウォッチドッグの動作を制御できます。

さらに、システムリセット後にウォッチドッグを自動的に有効にできます(ハードウェアモード)。

独立型ウォッチドッグはそれぞれ、オプションバイトを使用してハードウェアやソフトウェアのモードを選択できます。

独立型ウォッチドッグはそれぞれ、Cortex A7 が CSTOP に移行した場合や、システムが STANDBY に移行した場合に停止するかどうかを定義できます。

IWDG1 には、セキュアモードにリンクされた固有のオプションがいくつかあります。

- セキュアデバッグが無効であり、両方の Cortex A7 コアがデバッグモードの場合、IWDG1 を停止できます。
- セキュアデバッグが有効である場合、IWDG1 停止の動作は WDFZCTL ビットに依存し、次のいずれかのようになります。
  - 1 個以上の Cortex A7 コアがデバッグモードである場合、IWDG1 は停止します。
  - 両方のコアがデバッグモードである場合、IWDG1 は停止します。

Cortex A7 コアのいずれかがデバッグモードである場合、IWDG2 も停止できます。

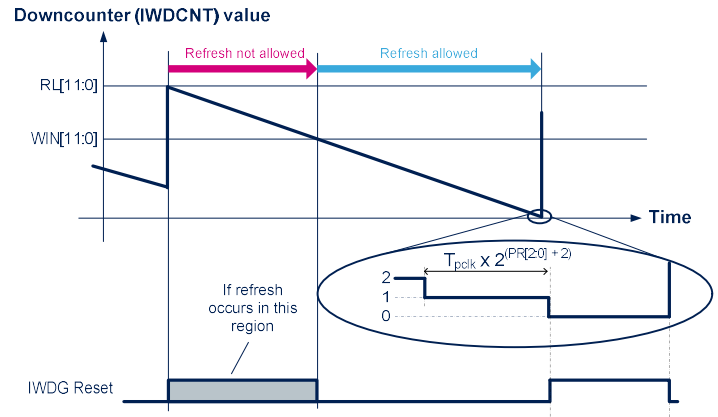
最後に、ブート ROM が実行されている場合、両方の IWDG は停止し、ブート ROM でウォッチドッグ設定を変更できないようになります。

# IWDG のリセット生成

7

カウンタが WIN[11:0] に格納された値より大きいときにソフトウェアがカウンタをリロードした場合に、リセットが生成

IWDG のリセットを防ぐには、カウンタの値がタイムウィンドウ値 WIN[11:0] より小さいときにウォッチドッグをリフレッシュ



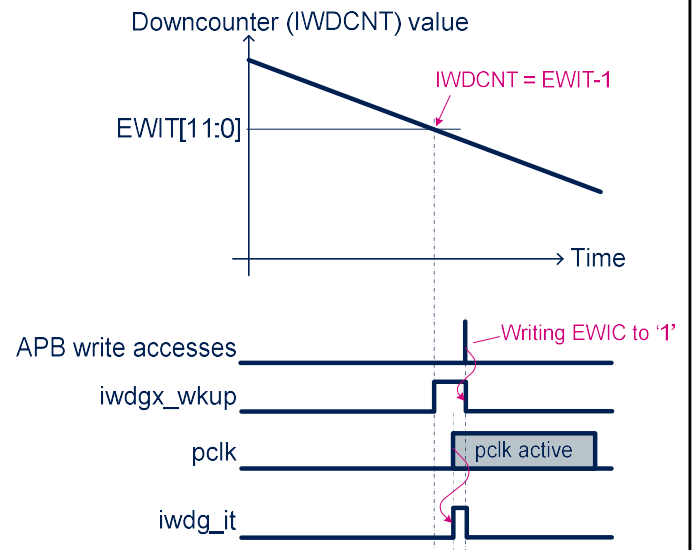
この図では、独立型ウォッチドッグの動作方法を示しています。ダウンカウンタが 0 に達すると、ウォッチドッグリセットが有効化されます。

これは、アプリケーションソフトウェアがウィンドウ型ウォッチドッグを時間通りにリフレッシュしなかった場合に発生します。

ダウンカウンタがウィンドウレジスタに格納された値より大きいときにソフトウェアがウォッチドッグをリフレッシュした場合にも、リセットが生成されます。

ウォッチドッグのリセットを防ぐには、ダウンカウンタの値が 0 より大きく、タイムウィンドウ値より小さいときにリフレッシュが発生する必要があります。

- アプリケーションで割込みが生成される位置をプログラム
- ダウンカウンタ (IWDCNT) がプログラムされた閾値に達すると、ウェイクアップ信号が有効化
- 割込み信号は、APB クロックが使用できるようになると有効化
- 割込みはアプリケーションによってクリアされる



図に示す通り、アプリケーションで割込みが生成される位置をプログラムできます。

ダウンカウンタ (IWDCNT) がプログラムされた閾値に達すると、システムが STOP モードだった場合にシステムを STOP モードからウェイクアップさせるためにウェイクアップ信号が有効化されます。

割込み信号は、APB クロックが使用できるようになるとすぐに有効化され、CA7 がこの割込みを処理できます。

割込みサービスルーチンの終了時、アプリケーションは EWIC ビットに“1”を書き込んで割込みをクリアする必要があります。



## IWDG ハードウェア起動の設定

- IWDG ハードウェア起動では、システムリセット後に IWDG が自動的に有効
- カウンタが 0 に達する前にウィンドウ内で、ソフトウェアはキーレジスタ (IWDG\_KR) に **0x0000 AAAA** を一定間隔で書き込む必要がある (ウィンドウオプションが有効である場合)



life.augmented

独立型ウォッチドッグハードウェアは、デバイスのオプションバイトによって有効になります。

ハードウェアモードが有効である場合、各システムリセット後にウォッチドッグが 0xFFFF を持つカウンタを自動的にロードし、カウントダウンを開始します。

リセットを防ぐために、カウンタが 0 に達する前にタイムウィンドウ内 (このオプションが選択されている場合) で、キーレジスタを一定間隔でリフレッシュする必要があります。

# IWDG ソフトウェア起動の設定

10

- IWDG\_KR レジスタに 0x0000 CCCC を書き込むことによって、IWDG を有効する
- IWDG\_KR レジスタに 0x0000 5555 を書き込むことによって、レジスタのアクセスを有効する
- IWDG\_PR レジスタをプログラムすることによって IWDG プリスケーラをセット
- リロードレジスタ(IWDG\_RLR)をセット
- レジスタが更新されるのを待つ (IWDG\_SR = 0x0000 0000)
- **ウィンドウオプション有効:** ウィンドウ値を IWDG\_WINR レジスタに書き込みこれにより、カウンタ値 IWDG\_RLR が自動的にリフレッシュされる
- **ウィンドウオプション無効:** IWDG\_KR レジスタに 0x0000 AAAA を書き込みこれにより、カウンタ値を IWDG\_RLR でリフレッシュされる



独立型ウォッチドッグのソフトウェア起動は、わずか数ステップで設定されます。

- 最初のステップは、ウォッチドッグを起動する値 0x0000 CCCC をキーレジスタに書き込むことです。
- そして、0x0000 5555 を書き込んでキーをアンロックし、独立型ウォッチドッグのレジスタ保護を取り外します。
- カウンタクロックを供給するプリスケーラ分周回路を選択して、IWDG\_PR レジスタの独立型ウォッチドッグのプリスケーラをセットします。
- リロードレジスタ(IWDG\_RLR)を書き込んで、ウォッチドッグカウンタにロードされる値を定義します。

前のレジスタにアクセスした後、レジスタが更新されたことを確認するために IWDG\_SR ビットがリセットされるのを待つ必要があります。

- 独立型ウォッチドッグのウィンドウオプションの有効化または無効化の 2 つのオプションを選択できるようになります。
  - ウィンドウオプションを有効にするには、IWDG\_WINR レジスタにウィンドウ値を書き込みます。
  - そうしない場合は、ウィンドウオプションを無効にするために、キーレジスタに 0x0000 AAAA を書き込んでカウンタをリフレッシュします。

- IWDG タイムベースの設定:
  - LSI クロック(32kHz)からプリスケールされた IWDG タイムベース
    - 7つのプリデバイダIWDG\_PRレジスタで4~1024を選択可能(および12bit ウォッチドッグカウンタリロード値、RLR[11:0])
  - 次の式を使用した IWDG タイムアウトの設定:

$$T_{IWDG} = T_{LSI} \times 4 \times 2^{PR} \times (RL + 1) + 2$$

ここでは、 $T_{LSI} = 1/32000 = 31.25\mu s$ 、PR と RL は IWDG レジスタのフィールド

- IWDG リセットは RCC レジスタで識別可能



IWDG タイムベースは、32kHz の LSI クロックからプリスケールされます。IWDG\_PR プリスケーラレジスタは、LSI クロック周波数を最大 4 分周できます。

ウォッチドッグカウンタリロード値は、IWDG\_RLR レジスタに書き込まれる 12bit 値です。

独立型ウォッチドッグの時間は、LSI 周期とそのプリスケーラ、選択されたウォッチドッグカウンタリロード値に基づきます。

これは、幅広いタイムアウト値に対応しています。

製品のリセットおよびクロックコントローラ(RCC)には、リセットのソースを提供するレジスタがあることに注意してください。

このようにして、アプリケーションはリセットが独立型ウォッチドッグによって発生したかどうかをチェックできます。

モード	説明
RUN	アクティブ*
SLEEP	アクティブ*
STOP	アクティブ*
STANDBY	アクティブ*

\*IWDG が有効である場合

IWDG はすべてのモードでアクティブにできます。