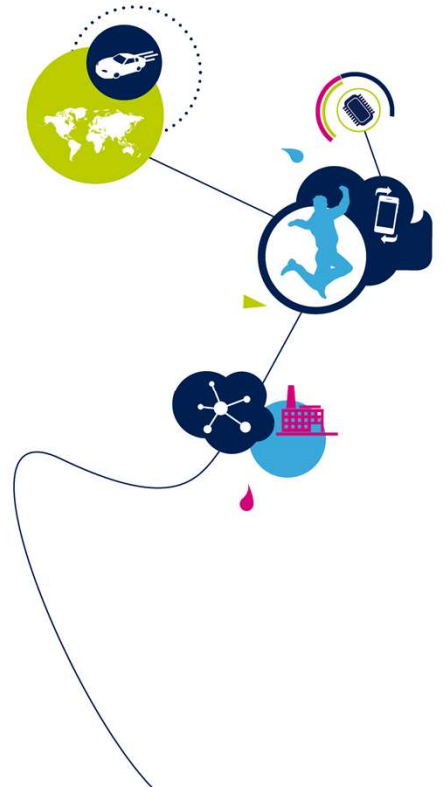


STM32MP1 – STGEN

システムタイマジェネレータ
1.0 版



STM32MP1 システムタイマジェネレータのプレゼンテーション
によろこそ。

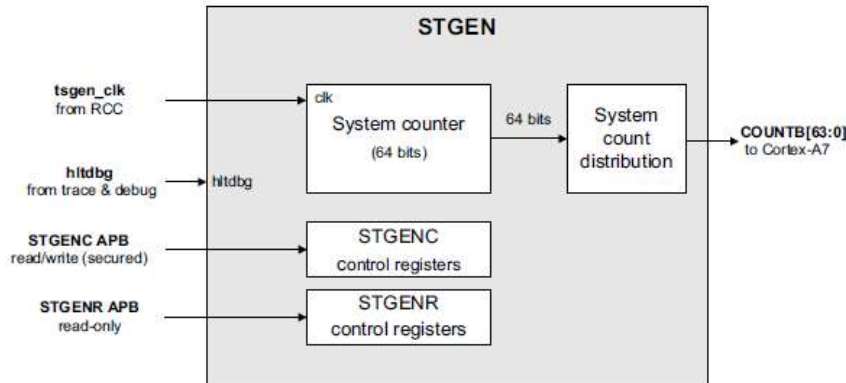
- STGEN は Cortex®-A7 タイマ用のシステムカウンタとして使用されます。
- システムカウンタは次のことが期待されます。
 - 分解能: ロールオーバーを回避する 64bit
 - 2 つの 32bit レジスタとしてのカウンタ読出し: CNTCVU/CNTCVL
 - 単調カウンタ
 - 十分な精度: カウンタは低電力状態でソフトウェアによって保存および格納が可能
 - システムリセットで 0 から始まるカウンタ
 - TrustZone のセキュリティ保護可能
 - フルデバッグ中のカウンタ停止 (オプション)



システムタイマジェネレータ (STGEN) は Cortex A7 タイマ用のシステムカウンタとして使用されます。

システムカウンタは次のことが期待されます。

- 分解能: ロールオーバーを回避する 64bit
- 2 つの 32bit レジスタとしてのカウンタ読出し: CNTCVU/CNTCVL
- 単調カウンタ
- 十分な精度: カウンタは低電力状態でソフトウェアによって保存および格納が可能
- システムリセットで 0 から始まるカウンタ
- TrustZone のセキュリティ保護可能
- フルデバッグ中のカウンタ停止 (オプション)



注: hltdbg は、Cortex-A7 CPU からの DBGACK 出力の結合論理積であるため、STGEN は両方の Cortex-A7 コアがデバッグ中の場合に停止されます。



これは、STGEN のブロック図です。

これは、tsgen_clk によってクロック供給される 64bit システムカウンタで構成され、Cortex-A7 CPU のタイマのクロックカウンタを提供します。

TrustZone サポートでは、制御レジスタは 2 つのセットにエイリアスされます。

- STGENR は、カウンタ値などのセキュア環境と非セキュア環境によってアクセス可能な読出し専用レジスタサブセットです。
- STGENC はレジスタ全セットで、セキュアワールドによってのみ読み書きのアクセスが可能です。

hltdbg は、両方の Cortex-A7 CPU がデバッグ中の場合に STGEN を停止するために使用されます。

- ブートフェーズでは、STGEN は HSI によってクロック供給され (~64MHz)、後から HSE に切り替わる場合があります。
- RUN/SLEEP および HSE クロックがオンの状態での STOP モードでは、STGEN は HSE クロックを使用する必要があります。
- HSE クロックがオフの状態での STOP モードと STANDBY モードでは、STGEN がソフトウェアによって停止されます。これはウェイクアップ時に有効になって、RTC に応じてセキュアソフトウェアによって時間調整されます。
- カウンタは、カウンタで必要となる精度に影響を与えることなく、高(HSE)と低(LSE)の周波数クロックの遷移をサポートします。
- アプリケーションソフトウェアは CNTFRQ レジスタにアクセスし、STGEN クロック周波数を読み出して、校正とタイマ精度のためにこのレジスタの値を変更できます。



ブートフェーズでは、STGEN は HSE がセットアップされるまで HSI によってクロック供給されます (~64MHz)。そのときに、ソフトウェアで HSE に切り替わる場合があります。

RUN/SLEEP および HSE クロックがオンの状態での STOP モードでは、STGEN は HSE によってクロック供給されます。

HSE クロックがオフの状態での STOP モードや STANDBY モードでは、STGEN がソフトウェアによって停止されます。

STGEN がウェイクアップ時に有効になって、カウンタがセキュアソフトウェアによって RTC 情報を使用した正確な時間に調整される場合があります。

カウンタは、カウンタで必要となる精度に影響を与えることなく、高(HSE)と低(LSE)の周波数クロックの遷移をサポートします。

アプリケーションソフトウェアは CNTFRQ レジスタにアクセスし、STGEN クロック周波数を読み出して、校正とタイマ精度のためにこのレジスタの値を変更できます。