

STM32CubeMX コード生成ツールのプレゼンテーションにようこ そ。ここでは、マイクロコントローラの STM32 ファミリに関わる コードの設定、生成、コンパイル、デバッグ、消費電力の推定に 使用されるこのツールの主な機能について説明します。



このプレゼンテーションは厳密には STM32MP1 マイクロプロ セッサに関するものですが、STM32CubeMX は STM32 ファミリ 全体に共通のプラットフォームです。ただし、MPU クラスデバイ スで使用できる機能セットは異なります。



STM32CubeMX アプリケーションは、ファームウェアプロジェクト の初期設定をガイドするユーザインタフェースを用いることで開 発者がSTM32 マイクロコントローラを使用するのを助けます。 このアプリケーションには、ピン割当て、クロックツリー、組込みペ リフェラルを設定して、最終的なプロジェクトの消費電力をシミュ レーションする方法を提供します。また、STM32 マイクロコント ローラポートフォリオから豊富なデータのライブラリを利用できま す。

このアプリケーションは、開発者が機能と電力の面で最高の製品 を選択して、開発の初期フェーズを簡略化することを目的として います。

### 主な機能

- ペリフェラルとミドルウェアのパラメータ
   MCU セレクタ やコアコンテキストへの割当て
- 消費電力計算機能
- コードの生成

57

- ユーザコードを消去せずに M4 の HAL コードの再生成が可能です。
- アプリケーションコアのデバイスツリーソー スを生成します(Linux)。
- テストおよび調整のための DDR テスト ツール

- - ファミリ、パッケージ、ペリフェラル、メモリ サイズでフィルタします。
  - 類似製品を検索します。
- ピン配置設定
  - 使用するペリフェラルを選択して GPIO と 代替機能をピンに割り当てます。
- NVIC および DMA の設定
- クロックツリーの初期化
  - オシレータを選択して PLL およびクロック 分周回路を設定します。

ユーザインタフェースは、適切な MCU 選択、必要なペリフェラル の選択、ピン設定の割当てといった自然なワークフローを中心と して構築されています。 消費電力計算機能は効率的なシステムの設計をサポートします。

最終的には、プロジェクト初期化コードを生成でき、ユーザコード を消去せずに再生成できます。

# 前提条件と設定

- STM32CubeMX には Java RE が必要です。
  - 追加の要件については、特定のバージョンのリリースノートを確認してください。
  - マルチプラットフォームツールが Windows、 Linux、macOS で動作します。
- インストール後、Alt+Sを押して GUI だけ でなく Cube ファームウェアライブラリの アップデータを設定します。
- ソフトウェアライブラリを格納しているフォル ダを選択します。

opuater Settings	Connection Parameters
irmware Repository	
Repository Folder	
C:/Users/	/STM32Cube/Repository/ Browse
Check and Update S	iettings
O Manual Check	
Automatic Chec	k Interval between two Checks (days) 5
)ata Auto-Refresh –	
O No Auto-Refresh	at Application start
Auto-Refresh Da	ta-only at Application start
O Auto-Refresh Da	ta and Docs at Application start
nterval between two	data-refreshs (days) 3
	OK

ST のウェブサイトから STM32CubeMX を無料ダウンロードして インストールします。

次に、[設定] メニューで次の設定を行います。

- アップデータおよびライブラリダウンロードのメニュー(Alt+S)
- コードの生成と開発ツールチェーンとの統合のもう1つのメニュー(Alt+P)

セットアップを完了すると、新しいプロジェクトを作成できます。



インターネット接続が正しく設定されている場合、ツールでツール 自体とプロジェクトワークスペースの生成に使用されるコードライ ブラリを更新できます。

[新しいライブラリをインストール] オプション(Alt+U)を使用すれ ば、追加の STM32Cube ライブラリをダウンロードしたり、相互 運用の理由で旧バージョンを取得したりできます。

ただし、STM32CubeMX ツールは全てのライブラリリリースでテ ストしているわけではないため、新しいライブラリリリースがツー ルの旧バージョンと正しく連携できない場合があることに注意し てください。



[新しいプロジェクト] オプションを選択すると、MCU セレクタの ウィンドウが表示されます。ユーザが使用する MCU を把握して いる場合、すぐに見つけることができます。 把握していない場合は、特定の要件に基づいて使用可能な製品 をフィルタできます。



次のステップは、使用するペリフェラルの選択と、入力と出力へ のピンの割当て(適用される場合)です。 独立した GPIO も設定できます。 信号はデフォルトのピンに割り当てられますが、他の場所に転送 でき、ピン上で CTRL を押しながらクリックすると表示されます。 たとえば、I2C ペリフェラルが有効である場合、ツールによって自 動的にデフォルトのピンに割り当てられます。 ツールでは、ペリフェラルとそれが管理するソフトウェアコンポー ネントの間の結びつきが自動的に考慮されます。



さらに多くのピンが代わりの機能用に予約済みであると、他のペリフェラルに残された設定の選択肢は減ります。

他のペリフェラルノードでアイコンが変化することで、制限が示されます。

ピンを左クリックして代わりの機能を表示します。

ピンを右クリックすると、ピン割当てを命名したり選択したりできます。

特定のペリフェラルが有効ではない状態でピン配置を選択した 場合や、ピン配置に他の問題が発生している場合、ピンは緑色 ではなくオレンジ色になります。

# ピン割当て(続き) 10

- ペリフェラルモードで想定される各状態は次の通りです。
  - 灰色:別のモードを設定する必要があるため、モードを使用できません。
  - 黄色:制限付きでモードを使用できます。
  - 赤色:このモードに必要な信号をピン配置に配置できません。
- ピン配置表示から直接信号を設定したり移動したりできます。
  - ピンをクリックし、想定される信号の一覧を表示して選択します。
  - 信号のオルタネートピンを表示するには、CTRLを押しながら信号をクリックして他の場所にドラッグします。
  - 未使用のピンは、コードジェネレータで省電力アナログモードに設定できるため無視します。
- ブートステージ設定

57/

・ 一部の IP は、ブート ROM ステップで使用可能なブートデバイスとして選択できます。

ペリフェラルモードで想定される各状態は次の通りです。

- 灰色:別のモードを設定する必要があるため、モードを使用できません。灰色のモードにマウスポインタを置いて理由を確認します。無効にしたクロックソースが必要である場合や他のペリフェラルの依存関係がある場合があります。
- 黄色:一部のオプションが競合によってブロックされているため、制限 付きでモードを使用できます。たとえば、すべての選択可能なクロック ピンが取得されているため、USARTを同期モードに設定できない場 合があります。
- 赤色:このモードに必要な信号をピン配置に配置できません。たとえば、重要な信号のすべてのオルタネートピンが他のペリフェラルによって使用されている場合に、これが発生する可能性があります。

ピン配置表示から直接信号を設定したり移動したりできます。

- ピンをクリックし、想定される信号の一覧を表示して選択します。これは、ペリフェラルが割り当てられていない GPIO に対して機能します。
- 信号のオルタネートピンを表示するには、CTRLを押しながら信号を クリックします。すると、その信号を新しいピンにドラッグアンドドロップ できるようになります(CTRL キーを押したままの状態のとき)。
- 未使用のピンすべてを手動でアナログに設定する必要はありません。
   この操作を行う半自動のステップがあります。

## ペリフェラルの設定 TM32 0 F 🖸 🎽 🔆 🏹 Q Boot ROM

Disable Idle Line

clock /1 Disable

Disable

1 eighth full configuratio 1 eighth full configuration

- モード選択で各ペリフェラルをコア /ステップに割り当てます。
- 使用可能な初期化パラメータはす べて簡単な説明およびオプションと ともに表示されます。
- 割込みをペリフェラルに割り当てる ことができます。
- DMA を関連付けることができます (適用される場合)。
- ペリフェラルの GPIO を入力または 出力で設定します。



ペリフェラル設定時、最も重要なことは割り当て対象のブートス テップとArm® コアを決定することです。それによって、どのよう なコードを生成するかが決まります。各モードに対してすべての IP が使用できるわけではありません。

Basic Parameters Baud Rate Word Length Parity

Trace and Debug ~

Power and Ther...

Ø HDP

Parity Stop Bits ced Parameters Data Direction Over Sampling Single Sample Wake-Up Methi ClockPrescaler

Fifo Mode

vanced Features

Txfifo Threshold Rxfifo Threshold

Auto Baudrat

ダイアログウィンドウには、基本的なパラメータ、依存関係、制約 が示されます。適用される場合、シンプルなドロップダウンメ ニューが使用されます。

割込みの優先順位は、[NVIC 設定] タブでのみ設定できます。ペ リフェラルウィンドウは、各割込みの有効化/無効化にのみ使用 できます。

DMA 設定タブには、初期化に関連する DMA リクエストのパラ メータすべてが含まれていますが、ランタイム時のパラメータ(開 始アドレスなど)はここで管理されません。

GPIO 設定タブは、GPIO のパラメータや機能、ピンのフィルタリ ングを定義したり、識別しやすいように各信号にラベルをつける ために使用します。

			N۱	/IC	设定ノ	パネル 🔤
	STM32CubeMX mp1 project.	ioc*: STM32MP157CACx STM32N	IP157C-DK2			
	STM32	File	Window	Help	(19)	F 🗗 🤘 🔆 🗸
<ul> <li>すべての割込みを1つのコン</li> </ul>	CubeMX	57040. OTHOUDUST		Direct D Or Counting		
	Hume STWS2WF1	STCACX - STWSZWF157C	-DK2 mp1 project.ioc	- Pinout & Configuration		NERATE CODE
トロールハネルで設定します。	Pinout & Con	figuration	Clock Configuration	Projec	ct Manager	Tools
	Options Q			NVIC Mode and Confi	guration	1
。	Categories A->Z			Mode		
* 愛儿順位 やりノ 愛儿反と自生	Sustan Care V	Boot time:		Runtime contexts:		
します。	System Cole	Boot ROM	Boot loader	Cortex-A7 secu	re Cortex-A7 non sec	ure Cortex-M4
	V DMA			Configuration		
	GIC	Sode gen	eration			
• 一覧で割込みの検索、フィルタ	GPI0	Priority Group 4 bits for p	pre-emption priority 0 bits for subpri	ority	✓ □ \$	ort by Premption Priority and Sub Priority
		Search Search /C	rt(+F)		0 0 0	Show only enabled interrupts
リング、ノートをしまり。	/WDG1					
	VIWDG2		NVIC Interrupt Table	Enable	d Preemption Priority Sul	Priority Uses FreeRTOS functions
	V MDMA	Non maskable interrupt			0 0	
っいけ はんづてすいひょの 如	NVIC	Hard fault interrupt		24	0 0	
コート主成ダノで刮込みの例	A RUG	Pre-fetch fault memory ac	ness fault		0 0	
期ルナカフクフィブズキナナ	W00024	Undefined instruction or ille	gal state		0 0	
朔16をハヘダマイへでさまり。		System service call via SV	/ instruction		0 0	
		Debug monitor			0 0	
	Analog	Pendable request for syste	m service	M	15 0	
		Time base: System tick tir	ner		15 0	2
	N.S. au	RCC global interrupt			5 0	
	ADC1	USART2 global interrupt			5 0	
	ADC2	FPU global interrupt			5 0	
		IPCC RX1 occupied interru	pt		5 0	
	✓ DTS	IPCC TX1 free interrupt			5 0	
	VREFBUF	HSEM interrupt 2			5 0	
		Cortex-A7 send event inter	rupt through EXTI line 66		5 0	
	1 Characteristics	RCC wake-up interrupt			5 0	
fe.augmented			Enabled P	reemption Priority 🔽 S	ub Priority 🔽 🔲 Uses Fr	eeRTOS functions

使用可能な割込みや有効になった割込みの概要とそれらの優先 順位がわかりやすく示された中心となる場所こそが、 STM32CubeMX のもう1つのメリットです。このウィンドウは、選 択したペリフェラルの割込みを有効化したり、優先順位を設定し たりするために使用します。

	_		D	MA	、設定	定パス	ネル
	STM32CubeMX mp1 project.	ioc*: STM32MP157CACx STI File	M32MP157C-DK2 Window	Help		💿 F	□   □   □
	Home STM32MP1	57CACx - STM32MP	157C-DK2 💙 mp1 project.io	oc - Pinout & Cor		GENERATE C	ODE
<ul> <li>メモリ間を含むすべて</li> </ul>	Pinout & Con	figuration	Clock Configuration		Project Manager		Tools
の DMA リクエストを 管理します。	Options Q Categories A->Z System Core ✓	DMA1 M4 DMA2 M4	Additional Sotwares	Pinout DMA Mod	e and Configuration Mode		~ ~
・ 方向、優先順位、 その他を設定します。	✓ DDR ✓ DMA GIC GPIO ✓ HSEM ✓ IPCC M/DG1	DMA1, DMA2     DMA F     USART2_RX	Request DMA1 Stream 0	Cc Stream	Direction Direction Peripheral To Memory	n Low	Priority
	<ul> <li>✓ IWDG2</li> <li>✓ MDMA IVVIC</li> <li>▲ RCC</li> <li>✓ SYS</li> <li>₩WDG1</li> </ul>	Add De DMA Request Set Mode Circular	Theorem 1		Increment Addres	Peripheral	Memory
	Analog ~	DMA Request Ger	erator Settings	· ·	Burst Size	Single ~	Single
	ADC2 DAC1 VREFBUF	Request generatio Signal polarity Request number	n Signal				× ×
augmented	Timers ~	DMA Request Syn Enable synchroniz	chronization Settings				

対応する DMA チャネルのタブを選択し、[追加] ボタンをクリック して指定されたペリフェラルの DMA リクエストを追加します。す べての設定オプションを確認します。これで DMA チャネルを設 定できますが、DMA 転送について網羅しているわけではないこ とに注意してください。これはアプリケーションコードで対応する 必要があります。

			GF	210	設定	パネノ	
	STM32	File	Wind	jow He	łp	🐵 🖬 🗗	*
• / ノリケーンヨンは、   取も多	Home STM32MP1570	ACx - STM32MP	157C-DK2 > m	1p1 project joc - Pino	ut & Configuration	GENERATE CODE	
い つりつ パニィータの 栓山	Distance of				Decision	-	
い GPIO ハファータの検出	Pinout & Configu	iration	Clock Con	nfiguration	Project Manag	ger lo	ools
マセスブラックレはナション	Ontione O		Additional Softwa	ares 🗸	CPIO Mede and Configuration	- 1.10 A - A	
じざるアノオルト個を設定し	Categories A-57				GPIO Wode and Conliguration	shift チーか	CIRL 7-
	Chicgonics Pro-2		- 21		Configuration	▶ を押しながら	選択します。
ようとします。	System Core 🗡	Group By Periph	erals				
	÷	SDMMC2	O TIM15	UART4	O USART2		USB_OTG_HS
	✓ DMA	O GPIO	Single Mapped S	Signals O ADC	1 O ADC2 O DD		ST O ETHI
。 ニフェッレ はけロ ニフピード	GIC						
・ナノオルト値はロースヒート	GPIO V HSEM	Search Signals					how only Modified Dine
	V IPCC	Search (GrtI+F)					now only widdlied Pins
かつノルアツノなしで選択さ	IWDG1	Pin Name *	Signal on Pin ETH1 RX CLK	GPIO mode Alternate function	GPIO Pull-up/Pull-do Maximu No pull-up and no pull n/a	ETH RX CLK IRTL8	Modified
	V IWDG2	PA2	ETH1_MDIO	Alternate Function P.	No pull-up and no pul Low	ETH_MIO [RTL8211F	
れます	NVIC	PA7	ETH1_RX_CTL	Alternate function	No pull-up and no pul n/a	ETH_RX_DV [RTL82	
100 7 0	A RCC	PB0 2B1	ETH1_RXD2 ETH1_RXD3	Alternate function	No pull-up and no pul n/a	ETH_RXD2 [RTL8211 ETH_RXD3 [RTL8211	
	V SYS	PB11	ETH1 TX CTL	Alternate Function P.	No pull-up and no pul High	ETH TX EN [RTL821	
	WWDG1	PC1	ETH1_MDC	Alternate Function P.	No pull-up and no pul High	ETH_MDC [RTL8211	
<ul> <li>         ・ 複数のピンを選択して 同じ     </li> </ul>		PC2	ETH1_TXD2	Alternate Function P.	No pull-up and no pul High	ETH_TXD2 [RTL8211	
後気のビノビビバロし、同じ	Analog 🗸	PC5	ETH1_RXD1	Alternate function	No pull-up and no pul n/a	ETH_RXD1 [RTL8211	
	•	PE2	ETH1_TXD3	Alternate Function P.	No pull-up and no pul High	ETH_TXD3 [RTL8211	
シリーズチェイ	ADC1	PA2 Configuration :-					
設定にできます。	ADC2	GPIO mode			Alternate Function Pu	ush Pull	~
設定にできます。	0101				No cull up and no cul	l deux	
設定にできます。	DAC1	0000 0	10001		INO DUII-UD and no DUI	II-down	
設定にできます。	DAC1 DTS VREFBUF	GPIO Pull-up/Pull-de	2007				
設定にできます。	DAC1 DAC1 DTS VREFBUF	GPIO Pull-up/Pull-de Maximum output sp	eed		Low		~
設定にできます。	DAC1 VREFBUF	GPIO Pull-up/Pull-de Maximum output sp	eed		Low	. 1401	
設定にできます。	DACT	GPIO Pull-up/Pull-di Maximum output sp User Label	eed		Low ETH_MIO [RTL8211F]	_MIO]	

ピン設定ウィンドウの GPIO タブによって、各ピンの設定と初期 化設定が容易になっています。

各ピンは、ユーザラベルとともにピン設定の概要を示した表形式 で一覧化されます。

ドロップダウンメニューを使用して選択したピンに対してソート、検索、変更を適用します。

ツールによって割り当てられたデフォルト値は安全ですが、特定 のペリフェラル設定と連動しない場合があります。

ペリフェラルの通信速度に対して、ツールによって選択された GPIOの速度が十分であること、必要に応じて内部プルアップ接 続が選択されていることを確認します。

もっと迅速に設定を割り当てるには、ピンを個別に設定するより、 ピンのグループを選択してみましょう。タブを使用して、特定のペ リフェラルに特化したピングループを取得します。

初期化中に適用される設定はランタイム時に変更できますが、 STM32CubeMX ツールの対象外であることに注意してください。

		<b>-</b> 1 × 1		<u>د میں ج</u>
		ニトル	<b>ノブエアの</b>	設正 🗖
	STM32CubeMX mp1 project.ioc*: STM32	MP157CACx STM32MP157C-DK2		
	STM32	File Window	Help 🚳 📑	• 🔰 🔆 🌆
• サホートされ (いる谷ソノト	Home > STM32MP157CACx -	STM32MP157C-DK2 🔰 mp1 proje	ect.ioc - Pinout & Configuration 🔪 GENE	RATE CODE
ウェアコンポーネント別のオ	Pinout & Configuration	Clock Configuration	Project Manager	Tools
		Additional Softwares	✓ Pinout	
ノンヨンを衣示しより。	Options Q	F	REERTOS Mode and Configuration	1
	Categories A->Z		Mode	
	÷ Bo	Boot POM Boot loader	Runtime contexts:	Cottex M4
すべての設定が論理的なグ	GRYP1	But town But loader	Collex Al secure	
	CRYP2 Inter	face CMSIS_V1		~
ループに整理されています。	✓ ETZPC	L and the second se	Configuration	
	HASH1			
	✓ RNG1	et Configuration		
当明わ 割約について 条昭 に	RNG2	Tasks and Queues OTimers :	and Semaphores Conductors	FreeRTOS Heap Usage User Constants
記明に前前について参照し	Configu	re the following parameters:		
やすくなっています。	Computing ~			•
	÷	rren (Unt+F)		v .
	✓ CRC1	FreeRTOS API	CMSIS v1	
	GRC2 Vers	sions		
	DESDMT	FreeRTOS version	10.0.1	
	✓ Ken	nel settings	1.02	
	Middleware	USE_PREEMPTION	Enabled	
	÷	CPU_CLOCK_HZ	SystemCoreClock	
	FREERIOS	MAX PRIORITIES	7	
	✓ RESMGR UTL.	MINIMAL_STACK_SIZE	128 Words	
		MAX_TASK_NAME_LEN	16	
life.gugmented				

ミドルウェアのソフトウェアコンポーネントごとに異なるオプション がありますが、それらすべてが同様の形式で表示されており、初 期化オプションにアクセスしやすく、説明も確認できます。



メインウィンドウの [設定] タブには、STM32CubeMX でセット アップできる設定可能なハードウェアとソフトウェアのコンポーネ ントすべての概要が表示されています。

設定オプションにアクセスする各ボタンは、設定状態を示す小さ なアイコンとともに表示されます。

デフォルトの状態は未設定です。ペリフェラルやミドルウェアのボ タンをクリックすると、設定オプションが表示されます。

正しく設定されている場合でも、さらに変更できます。

誤った設定は警告記号で通知され、この状態でコードが生成された場合、ペリフェラルは機能しません。

重大なエラーは赤い「X」で示され、続行するには設定を変更する 必要があります。

ペリフェラルやコンポーネントを追加するには、[ピン配置] タブに 戻ります。



クロック設定タブでは、すべてのクロック・ソース、分周回路、および逓倍回路とともにクロックのパスの概要が表示されます。実際のクロック速度を確認できます。

アクティブで有効になっているクロック信号は青色でハイライトされます。

ドロップダウンメニューとボタンを使用して、実際のクロック設定を変更します。



設定値が範囲外である場合、すぐに赤色に変わり、問題をハイラ イトします。

また別の機能として、必要なクロック速度を青い枠内に入力する と、その速度が得られるようにソフトウェアによって分周回路と逓 倍回路が再設定されます。青色のクロック値を右クリックすれば、 その値をロックして変更されないようにします。



すべての入力、出力、ペリフェラルを設定したら、コードの生成準 備完了です。

まず、メインウィンドウのプロジェクトメニューにある設定を確認します。

Arm M コアには STM32Cube HAL 初期化コードが、Arm アプ リケーションコアにはデバイスツリーソースが生成されます。 複数のサポート開発ツールから 1 つを選択して、生成されたプロ ジェクトを引き継ぎます(Keil、IAR、Atollic のツールチェーンを含 む)。

カスタムコードに影響を与えずに STM32Cube MX で初期化設 定を変更するために、ユーザコードは「USER CODE」コメントブ ロックの間に記述する必要があります。



このウィンドウはプロジェクトの保存時(名前を付けて保存)に使 用できます。ツールチェーンフォルダは、実際のツールチェーンア プリケーションの場所ではなく、ツールチェーンを配置するワーク スペースの場所を参照します。Alt+P のショートカットでこのダイ アログウィンドウの制限付きバージョンを使用してプロジェクト設 定を表示できます。

Ly/



STM32Cube HAL ライブラリは、さまざまな方法でプロジェクトと 関連付けることができます。プロジェクトをコンパクトパッケージと して移行する必要がある場合や、ライブラリコードをカスタマイズ する必要がある場合は、コピーオプションを選択します。ライブラ リを元の場所に保存したままにすることで、複数のプロジェクト間 で最新バージョンのライブラリを共有しやすくなります。

また、stm32mp1xx\_hal\_msp.c ファイルですべてのペリフェラル の初期化コードをまとめて生成したり、ペリフェラルごとにファイ ルを1つ生成したりできます。

旧ファイルのバックアップや削除のためのオプションは、推奨 ワークフローにおいて重要です。このオプションは再生成機能と 結びついていることを心に留めておきましょう。これは、[再生成 時にユーザコードを維持する] オプションが有効になっている場 合も当てはまります。

[すべての空きピンをアナログに設定] 設定は、消費電力を抑え るのに役立ちますが、SWD/JTAG インタフェースが具体的にピ ン配置タブで選択されていない場合、このオプションによってデ バッグインタフェースが無効になります。 「フルアサート」は HAL 関数に渡すパラメータを確認でき、過度な デバッグを行わずにユーザコードのバグを発見するのに役立ちま す。

#### 警告と免責条項 22

- 時折、STM32 ファミリ全体に普遍的に気を配ることで、ツールが特定の製品の特定の機能に集中することを防ぎます。
- STM32CubeMX GUI ツールはリファレンスマニュアルやデータシートの代わりでは ありません。
  - ・ 詳細については、必ずテクニカルドキュメントを参照してください。
  - ・ 重要な機能は製品や HAL で使用できることが多いですが、GUI では使用できないことがあります。
- GUI はプロジェクトの開始や動作設定の初期化に役立ちますが、設定はランタイム時に動的に変化する場合があります(GPIO、NVIC 優先度、クロック設定など)。

life.augmented

ユーザインタフェースは素晴らしいツールで、すべての STM32 マイクロコントローラを普遍的にサポートします。しかし、多岐に わたる STM32 ポートフォリオの役立つ概要を示す一方で、各製 品の詳細すべてを取り扱うことはできません。 疑問点がある場合、詳細や正確な情報についてはリファレンスマ ニュアルやデータシートを参照してください。詳しく知るためにア プリケーションノートや例をお読みください。通常、試作品をすぐ に動作させるためには STM32CubeMX とともにアプリケーショ ンを起動し、動的な変化が必要な場合はコードを変更します(通 常は同じアプリケーションで異なるクロックや新しい GPIO 設定 をサポートするため)。 STM32CubeMX ジェネレータによって定義されたユーザ領域内 にユーザがコードを書き込んだ場合、ユーザインタフェースの最 上位でいくつか変更が必要となったときに、初期の STM32CubeMX セットアップに戻すことができます。通常、これ には GPIO ピン設定の追加、別のクロックの選択、NVIC 優先度

などが含まれます。



組込みアプリケーションを開発しているときに、よく低い消費電力 が主な設計目標となります。データシートから消費電力レベルを 抽出するのは、時間がかかる上に面倒な作業です。消費電力計 算機能なら、データシートからスマートグラフィックツールに参照 値を抽出して、この作業を簡略化し、設定可能な使用例から有益 な推定値を提供します。外部メモリのタイミング設定では、自動 の DDR メモリテスタも使用できます。 祝要 24
・ 消費電力計算機能(PCC)は標準的な値のデータベースを使用して、消費電力、 DMIPS、STM32 MCU のバッテリ寿命を推定します。
・ グラフィックツールは STM32CubeMX スイートに統合されています。
・ 有効性確認付きの使用例は高度に設定可能です。
・ バッテリセレクタを使用したり、カスタムバッテリを定義したりできます。
・ その他の MCU/MPU やその他の電力オプションと容易に比較できます。
・ レポートのインポート、エクスポート、生成が可能です。



消費電力計算機能で、主電源や補助電源として使用されるバッ テリの寿命を推定できます。シーケンスは容易にインポートした りエクスポートしたりできます。不正な状態遷移も検出されます。 2 つの異なる MCU や MPU のシーケンス実行を比較してレ ポートを生成することもできます。



消費電力計算機能は、STM32CubeMX メインウィンドウの4番目のタブです。このウィンドウは、いくつかのペインに分かれています。

全般設定ペインには、標準的な動作条件と現在使用されている MCU タイプがまとめられています。

2番目のペインには、シミュレーションシーケンスとそのコント ロールが表示されています。

シミュレーションを実行するボタンはありません。結果はすぐに確認できます。

• STM32CubeMX から取得された MCU 選択	STM32MP157CACx		
<ul> <li>データシートへの直接リンクで詳細な情報を確認できます。</li> </ul>	Series Line <u>Datasheet</u>	STM32MP1 STM32MP157 DS12505_Rev0	
• パラメータ選択	T <sub>J</sub> 25°C / V <sub>DD</sub> 3.3V		
<ul> <li>温度や電圧の選択は、選択した MCU によって制限される場合があります。</li> </ul>	Li-SOCL2(A3400) (1 Change	x1) Reset	
<ul> <li>バッテリ選択 – 既存のものか独自に定義したものを選択</li> <li>・バッテリは、容量、電圧、自己放電、電流制限によって定義されます。</li> </ul>	In Series 1 🜲 Capacity	In Parallel 1 🜲 3400.0 mAh	
<ul> <li>情報ノート</li> </ul>	Self Discharge Nominal Voltage	0.08 %/month 3.6 V	
<ul> <li>・ 推定値制限に関して警告するために使用されます。</li> </ul>	Max Cont Current	100.0 mA	
	Information Notes		
	Help		

全般 PCC 設定ペインには、選択した MCU やデフォルトの電源 がまとまっており豊富な情報があります。

選択した MCU や使用可能な消費電力データに応じて、温度や 電圧などのパラメータも定義できます。

バッテリ選択ペインは、バッテリタイプの選択や定義に使用され ます。バッテリソースはオプションであり、定義した場合、選択し たシーケンスステップでのみ使用でき、デバイスの電源が独立し ている場合と外部電源に接続している場合のデバイス動作をシ ミュレーションできます。

情報およびヘルプのセクションには、ユーザに役立つメモが含まれています。

				シ-	ーケンスの	の構築7
・シー	ーケンスとは、順	番が付けられ	れたステッ	ップのセットです	F	
既存加またしいこ	のステップを追 とはコピーして新 ステップを作成し ます。 Step-	既存のシーク スをロードし 適用します	シ て Sequence-	シーケンスを異なる 製品と比較します。	提案され プの移行 か自動 Transitions Checker	れた電力ステッ 行が有効である で確認します。
57	Sequence Table           Step         Mode           1         RUN           2         STANDBY           3         LOWPOWER_RUN           4         LOWPOWER_SLEEP           5         VBAT           6         RUN           7         SLEEP           8         STOP0	V <sub>DD</sub> Range/Scale 18 Range1-High 18 NoRange 18 NoRange 30 NoRange 30 NoRange 18 Range2-Medium 18 Range2-Medium 30 NoRange	Memory FLASH FLASH FLASH Flash-Power FLASH SRAM1 Flash FLASH Flash-Power	CPU/Bus Fr.         Clock Config           16 MHz         HSE BYP           16 MHz         HSI           2 MHz         HSI Regulator_LP           1 MHz         HSI Regulator_LP           1 MHz         HSI Regulator_LP           16 MHz         HSI Regulator_LP           4 MHz         HSE BYP           8 MHz         HSE BYP           16 MHz         HSL REQULATOR_LP	Peripherals         Step Cr           ADC1:fs_10_Ksps GPI         2.55 mL           ADC1:fs_10_Ksps GPI         2.57 mL           GPIOA GPIOB GPIOC G         496.73 μJ           IOPORT_Bus RTC RTC         243.3 μA           CPIOA GPIOB GPIOC G         592.26 μJ           GPIOA GPIOB GPIOC G         559.26 μJ           GPIOA GPIOB GPIOC G         592.26 μJ           GPIOA GPIOB GPIOC G         592.26 μJ           GPIOA GPIOB GPIOC G         592.26 μJ	Duration           1 ms           1 ms           2 ms           1 ms           2 ms           1 300 µs           500 µs

[シーケンステーブル] では、異なる継続時間や設定を持つ一連のステップを定義します。この長さは実質無制限です。シーケンスはロード、変更、再利用が可能です。

シーケンスはロート、変更、冉利用かり能じり。

各ステップはユーザインタフェースを使用してシーケンス内でコ ピーして位置を変更できます。

有効にした場合、すべての状態遷移が基本的な有効性規則に 対して確認され、周波数や電力の範囲での不正な跳ね上がりを 防ぎます。問題のあるステップは、[シーケンステーブル] ですぐ にハイライトされます。

詳細を表示するには、[ログを表示] ボタンをクリックします。 [比較] 機能では、保存されたシーケンスの現在のシナリオでの 電力と性能の比較が表示されます。異なる MCU を含んだ異な る設定を互いに評価できます。



電力ステップは、このダイアログウィンドウで追加・編集できます。 トランジションチェッカを有効にした場合、新しいステップが許容 値にプリセットされます。

電力ステップは、最も重要である電力モードとともに複数の特性 で決まります。各電力モードの可用性と特性は、指定のリファレ ンスマニュアルやデータシートに記載されています。電力モード の選択は、その他の設定の可用性、インタフェース、電力/性能 のバランスに最も大きく影響します。

電圧レギュレータは、コアの電圧を設定します。電圧が低いほど、 システムクロック周波数は制限されますが、多くの場合、消費電 カが大幅に下がります。詳細については、データシートを参照し てください。

命令によって取得されたアドレスおよび関連する設定も、消費電 カや使用可能なクロック速度に影響する場合があります。

消費電力を計算する際に使用される電源電圧です。実際の電圧が使用できない場合は、一番近い想定値を使用します。

最後のオプションは、たとえばデバイスがバッテリ消費モデルで USBに接続されている場合を除外するために存在します。 電力モードの詳細については、システム電力制御モジュールのト レーニングプレゼンテーションを参照してください。



消費電力計算機能には、強力なプレゼンテーションツールが搭載されています。[外部ディスプレイ] ボタンをクリックして別のウィンドウにレポートを表示できます。消費電流推定値をグラフィック形式で描画できる数多くの方法があります。デフォルトの方式は、電力ステップシーケンスと消費電力の時間経過に基づいています。

別の方式として、それぞれのモードで消費されるエネルギー率を グラフ化できます。円グラフで各モードのシェア率を表示したり、 RUN モードと低電力モードのみに表示を分けたりできます。 ペリフェラルの消費電力も分けてグラフ化できます。デジタルペリ フェラルのみ、アナログペリフェラルのみ、両方の描画も可能で す。

	STM32CubeMX DDR.ioc*	STM32MP157AAAx				
	Cube MX	File	DDR locDDR Test Suite			
	Pinout 8	Configuration	Clock Configuration	Project Manager	Tools	DDR Test Suite
	DDR In	teractive P	SYSRAM Loading 🜵 🔕	Target Information	P	
• 設定	CDM4 ~	Disconnect	Load U-Boot SPL en SYSRAM fest Pot selection. USB UART Select COM U-Boot SPL file Select Time	Config name: DDR3-1066 DDR Size: 8 GBits DDR Freq: 533000 kHz	/888 bin G 2x4Gb 533MHz v1.40	
	Target	ld Test type	Test name	Details		
• テフト	DDR Tuning	1 Basic	Simple DataBus	Name	DataBusWaRing0	
	DOR Tests	2 Basic	DataBusWahong0	Purpose	Verifies each data bus signal can be driven low	. Francis and Annual Contraction Contraction
		4 Basic	AddressBus	rest sequence	address, read back given address and check the pat	dem is OK. Write then "111111111111111111111111111111111111
		5 Intensive	MemDevice	Param1	given address, read back given address and check t (Address) The memory address where the test is ever	he pattern is OK, and so on. ecuted. All writes and reads are performed on this address. The olven
		6 Intensive	SimultaneousSwitchingOutput Noise	Durand	address should be located in the DDR memory regis	In [DDR base address, DDR base address + DDR size]
		8 Intensive	NoiseBurst	Parama	g_oop[ reumber of test iteration before verbict, pame t	ast is repeated (Loop) times, verdict OK it an tests are OK, KD
* - 神 筆		9 Intensive	Random	Execution		
		10 Intensive with Stress Co 11 Intensive	BlockSequential	Parameter(s)	Value(s)	
		12 Intensive	Checkerboard	A03/055	0xC0000000 R	un test 🖓
		13 Intensive	Bitlpread	1.00p	1	and a second sec
		15 Intensive	WaikingOnes			
		15 Intensive	WalkingZeroes			
				Verdict		
				item(s)	Info	
				Loop(n)	1	
				Address	0xC0000000	
				Result	Pass	
				Result details	no error for 1 loops	

次のスライド 3 枚は新しい STM32CubeMX 機能に関する概要 です。現状、STM32MP1 MPU に特化しています。標準的な外 部 DDR メモリへの接続を設定、テスト、微調整できます。



STM32CubeMX のその他の機能とは違い、これには物理的な ボード接続とロードするためのバイナリが必要になります。スター タパッケージの基本的な U-Boot SPL バイナリイメージが使用で きます。ディスカバリボードを使用している場合、シンプルな STLink の仮想 Com ポート(VCP)で接続できます。ユーザ固有 のボードをテストする場合、U-Boot SPL で接続に使用されるデ フォルトのポートは UART4 ポートになります。

ストは U-	Boot SE				
		2L で実行されます	۲ <u> </u>		
			9		
TM32Cul	peMX ツ	ールは、テストを	設定して結果	を表示するた	ごけです。
Pinout &	Configuration	Clock Configuration	Project Manager	Tools	DDR Test Suite
DDR In	teractive 🎐	SYSRAM Loading 🧈 🙋			
COM4			Target Information	-,p	
CUM4 ~		Load U-Boot SPL on SYSRAM first	Target Information	D	
	Disconnect	Load U-Boot SPL on SYSRAM first     Port selection: US8 UART Selection: US8	Target Information Config name: DDR3-106 DDR Size: 8 GBits	€/888 bin G 2x4Gb 533MHz v1.40	
Connected	Disconnect	Load U-Boot SPL on SYSRAM first     Port selection: USB UART Sele     U-Boot SPL file:	Target Information Config name: DDR3-106 DDR Size: 8 GBis DDR Freq: S33000 kHz Select fires	50 6/888 bin G 2x4Gb 533MHz v1.40	
Connected	Disconnect	Load U-Boot SPL on SYSRAM first Port selection: USB UART Sele U-Boot SPL file:      Test name	Inter COM Config name: DDR3-106 DDR Size: 8 GBits DDR Freq: 533000 Mitz	50 6/888 bin G 2x4Gb 533MHz v1.40	
Connected	Disconnect Id Test type 0 All	Load U-Boot SPL on SYSRAM first     Post selection: US0 UART Sel     U-Boot SPL Be:     Tost name     At	Target Information Config name: DDR-166 DDR Stars: 4 GBis DDR Freg: 533000 kHz Details	50 6/888 bin G 2x4Gb 533MHz v1.40	
Connected Target DDR Tuning	Disconnect	Load U-Boot SPL on SYSRAM first     Post selection: USB UART Sel     U+Boot SPL file: Sel     Al     Simple DataBox     DataBox     Simple Da	Target Information Config name: DDR3 Tote: 8 GBits DDR Size: 8 GBits DDR Freq: 533000 kHz Details Name		
Connected Target DDR Tuning DDR Tests	Disconnect  Id Test type 0 All 1 Basic 2 Basic 2 Basic	Load U-Boot SPL on SYSRAM first Port selection: USB UART Sele U-Boot SPL file: S      Al     Simple DataBlus     DataBlus/sylaling0     DataBlus/statione1	Internation Config name: DDR3 Size: 2 GBis DDR Size: 2 GBis DDR Freq: 533000 MHz Details Name Purpose Test Reserve	O     O	1 bit differe forc.
Connected Target DOR Tuning DDR Tests	Lid Test type 0 All 1 Basic 2 Basic 3 Basic	Load U-Boot SPL on SYSRAM first     Post selection: US0 UART Selection: US0     Al Simple DataBus     DataBusWaterg0     D	Target Information Config name: DDR3 fore & Gelis DDR Stare & Gelis DDR Freg: 53300 kHz Details Name Purpose Test Sequence	-D 66888 bin G 2x4Gb 533MHz v1.40 DataBustValhing0 Verifies each data bus signal can Writes paterns with "moving" or verifiest paterns with "moving" or verifiest paterns with "moving" or v	be driven low: n 32 data bus width: Example: write 1111107 at Johan address, read back civen address and mark the
Connected Target DDR Tuning DDR Tests	Id         Test type           0         All           1         Basic           2         Basic           3         Basic           4         Basic           6         Massic		Inter COM Configuration Config	DataBusYahing0     United search and bus signal can     Writes each data bus signal (can     Writes each data bus signal)     Writes each data bus signal (can     Writes each data bus signal)	i be driven low. n 322 data bus width. Example: write 1111110 at piven address, read back given address, read back given
Connected Target DDR Tuning DDR Tests	Id         Test type           0         All           1         Basic           2         Basic           3         Basic           4         Basic           5         Intensive           6         Intensive		Inter COM Config name: DDR3 Tote: 2 GBis DDR Stree: 4 GBis DDR Free; 533000 kHz Details Name Purpose Test Sequence	DataBusWatking0     DataBusWatking0     Verifies each data bus signal can     Wites paterns with "moving" 0 or     11111111111111111111111111111111	i be driven low. a 32 data bus width. Example: write 11111101 al given address, read back given 111111111111111111111111111111111111
Connected Target DOR Tuning DDR Tests	Disconnect Id Test type 0 All 1 Basic 2 Basic 3 Basic 4 Basic 5 Whenshe 6 Whenshe 7 Whenshe	Load U-Boot SPL on SYSRAM first     Post selection: USB UART Sel     U-Boot SPL file: Sel     Sel     Al     Simple DataBox     DataBoxValating0     DataBoxValating1     AddressBox     MemDAkce     SimultaneousSwitchingOutput     Klice	Intercent information       Configures       Select files         Details       Name       Purpose       Test Sequence       Param1	DataBustVahing0     DataBustVahing0     Verifier each data bus signal car     Within patient with moving? 0 or     Vithing patient withing? 0 or     Vithing patient withing? 0 or	i be driven low. s 32 data bos width. Example: write 1111110 at given address, read back given address, read back giver OK, and a con. where the test is executed. All writes and reads are performed on DB
Connected Target DDR Tuning DDR Tests	Disconnect           Id         Test type           0         All           1         Basic           2         Basic           3         Basic           4         Basic           5         Whensive           6         Intensive           7         Intensive           8         Mensive		Internation Config name: DDR3 Size: 2 GBis DDR Size: 2 GBis DDR Freg: 533000 MHz DEalls Name Purpose Test Sequence Param1	DataBusWalking0     DataBusWalking0     Verifies each data bus signal can     Writes pateres with moving to or     right111111111111111111111111111111111111	be driven low. a 32 data bus width. Example: write 111111 at a playen address, read back given address and check the 111111111111111111111111111111111111
Connected Target DDR Tuning DDR Tests	Disconnect		Intercent information       Config name: DDR3 fire: 4 GBis DDR Size: 4 GBis DDR Freg: 53300 kHz       Details       Name       Purpose       Test Sequence       Param1	DataBustValning0     DataBustValning0     Verifies each data bus signal can     Writes paterns with "moving" to o     111111111111111111111111     address paterns with "moving" to a     dress. The given address is     address. The given address.	be driven low. a 32 data bus width. Example: write 1111101 all youn address, read back given address and check the 111111111111111111111111111111111111
Connected Target DOR Tuning DDR Tests	Disconnect           Id         Test type           0         All           1         Basic           2         Basic           4         Basic           5         Infensive           6         Infensive           8         Infensive           8         Infensive           9         Infensive           10         Infensive	Load U-Boot SPL on SYSRAM first     Port selection: US8 U UART Sele     U-Boot SPL file: Sele     Test name     Al     Simple DataBus     DataBusWaining0     DataBusWaining1     AddressBus     MemDPakce     SimutaneousSwitchingOutput     NoiseBurst     Random     Random     Contenture     Random     ContinueSelectivePatern	International Configuration Co	DataBusYMIning0     DataBusYMIning0     Writes each data bus signal car     Writes each data bus signal car     Writes each data bus signal car     Writes and the signal car     wites and the signal car     dotess. The given address site     base address + DDR site)	Lee dilven fow. a 3.2 data bots width. Example: write. a 3.2 data bots width Example: read back given address, read back given DK; and so on. where the test: executed. All writes and reads are performed on the uld be located in the DDR memory region (DDR base address, DDI
Connected Target DDR Tuning DDR Tests	Disconnect           Id         Test type 0           0         Al           1         Basic           2         Basic           3         Basic           4         Basic           5         Intensive           6         Intensive           7         Intensive           9         Intensive           10         Intensive Implement	Load U-Boot SPL on SYSRAM first     Post selection: US0 UART Selection: US0 UART Selection: US0 UART Selection: Selection: US0 UART Selection: Select	Internation Config name: DDR Size: 2 GBis DDR Size: 2 GBis DDR Freg: 533000 kHz Name Purpose Test Sequence Param1 Execution	Book and the second secon	i be driven low. n a 32 data bus width. Example: write 1111101 al given address, read back given address, and back given 0K, and so on. where the test is executed. All writes and reads are performed on thi uid be located in the DDR memory region (DDR base address, DDI
Connected Target DOR Tuning DDR Tests	Disconnect           Id         Test type           0         All           1         Basic           2         Basic           3         Basic           5         Intensive           6         Intensive           8         Intensive           9         Intensive           10         Intensive           11         Intensive           12         Intensive	Load U-Boot SPL on SYSRAM first     Post selection: USB U UART Sel     U-Boot SPL file: Sel     Sel     Sel     U-Boot SPL file: Sel     S	Internation Configuration DRS Side Configuration Configuration DRS Side Configuration Configuration DRS Side Configuration Configuration DRS Freq: 533000 MHz DRS FRE	DataBusVahing0     DataBusVahing0     Verifies each data bus signal can     Weise seach data bus signal with     weise seach data bus signal with     patren is 0K. Weite Bene 111111     address and check the pattern     is 0K. Weite Bene 111111     address and check the pattern     is 0K. Weite Bene 111111     address and check the pattern     is 0K. Weite Bene 111111     address and check the pattern     is 0K. Weite Bene 111111     address and check the pattern     is 0K. Weite Bene 111111     address and check the pattern     is 0K. Weite Bene 111111     address and check the pattern     base address the     base address     base address the     base address     base address     base a	I be driven fork. Is 32 data bus width Exampler write 1111110 at given address, read back given address, and check the 111111111111111111111111111111111111
Connected Target DDR Tuning DDR Tests	Disconnect  Id Test type 0 Al 1 Basic 2 Basic 3 Basic 4 Basic 5 Intensive 6 Intensive 8 Intensive 9 Intensive 10 Intensive 11 Intensive 12 Intensive 13 granusa		Internation Config name: DDR3 Size 2: 6Gis: DDR Size: 2: 6Gis: DDR Freg: 533000 MHz Balect Hes Details Name Purpose Test Sequence Param1 Execution Param1	DataBusWalking0     DataBusWalking0     Verifies each data bus signal can     Wittes patients with moving 00     Verifies each data bus signal can     Wittes patients with moving 00     Verifies and data bus signal can     Wittes patients and data. The given address a     address - DDR atag	be driven low. a 32 data bus width. Example: write 11111101 at given address, read back given Ack and as on. where the test is executed All writes and reads are performed on this ad be located in the DDR memory region DDR base address. DDR Run test
Connected Target DDR Tuning DDR Tests	Disconnect           Id         Test type           0         All           1         Basic           2         Basic           3         Basic           5         Infensive           6         Infensive           0         Infensive           1         Infensive           1         Infensive           1         Infensive           11         Infensive           12         Infensive           13         Infensive           14         Infensive	Load U-Boot SPL on SYSRAM first     Post selection: US0 U-MAT Selection: U-MAT S	Intercent information     Config name: DRA Joe       DOR Size: GdBit     DOR Freq: 533000 MHz       Select files     Details       Name     Purpose       Test Sequence     Param1       Execution     Param1       Execution     Parameter(s)       Address     Loop	DataBustValking0     Verifies each data bus signal can     Writes each data bus signal can     Writes patterns with "rowong" or     Writes and check the pattern is     patterns is OK. Write there is     patterns     patterns is     patterns     patterns is     patterns is     patterns is     patterns is     patterns is     patterns is     patterns     patterns     patterns     patterns     patterns     patterns     patterns     patt	be driven low: n 3/2 data bus width Exampler: write. 11111110 al yhen address, read back given address and check the 111111111111111111111111111111111111
Connected Target DOR Tuning DDR Tests	Disconnect           Id         Test type           0         All           1         Basic           2         Basic           3         Basic           4         Basic           5         Intensive           6         Intensive           9         Intensive           10         Intensive with Sites           11         Intensive           12         Intensive           13         Intensive           14         Intensive           15         Intensive		International Configuration Co	DataBus Walting0     DataBus Walting0     Verifies each data bus signal can     Writes patients with "moving" to or     native with "moving" to or     native with the patients     data and the patients     Address: The given address ship     base address - DDR size]     Value(s)     value(s)     value(s)     1	be driven low. n 3 20 data bus width. Example: write 11111110 at journ address, read back given address, and back given 111111111111111111111111111111111111

この機能でさまざまなテストを実行して、動的なメモリで想定され る障害を容易に検出・特定できます。基本テストとストレステスト が U-Boot SPL で使用でき、STM32CubeMX スイートから実行 可能です。

DDR Interactive 🥠				
COM4  Unisconnect Connected	SYSRAM Loading P • • • • • • • • • • • • • • • • • •	Select COM V Select Com Config name: DDR3 1066/888 bin G 2x4Gb 533MHz v1.40 DDR Size: G GBias DDR Freq: 533060 kHz		
Target DDR Tuning all After tuning opt DDR Tests	ows to fine tune delays for each data bits and to center th ration, you can choose to incorporate or not the tuned par	e DQS signal in the middle of the eye. Start Tuning Save Tuning to c ameters to your DDR configuration.	onfiguration	
O DQS Gatin	9		>	
S Eye Center	ring		>	

• 詳細については、アプリケーションノート AN5168 および AN5122 を参照してください。

ife.augmented

DDR 調整は、DDR メモリインタフェースの細かい設定を決定し、 等しくないルート長やその他の要素を補う半自動のプロセスです。 詳細については、アプリケーションノート AN5168 および AN5122 を参照してください。詳細は、STM32CubeMX の関連 資料でも確認できます。

出力ま ・オプションのステップとして、PDF レポートの 生成があります。	S この Consumption Calculator report 34
• PDF レポートは PCC なしでも使用できます。	Series STM32MP1 Line STM32MP157
<ul> <li>保存されるプロジェクト作業一式には次が含ま れています。</li> </ul>	MCU         STM32MP157CACx           Datasheet         DS12505           6.2. Parameter Selection
Project.ioc	Temperature 25 Vdd 3.3
<ul> <li>Project.pdf</li> <li>Project.tht</li> </ul>	6.3. Battery LI-SOCL2(A3400) Capacity 3400.0 mAh
<ul> <li>Project.txt</li> <li>Project.jpg</li> </ul>	Self Discharge         0.08 %/month           Nominal Voltage         3.6 V           Max Cont Current         100.0 mA
<ul> <li>サポートされる開発環境用に生成されるブロジェクト</li> </ul>	Max Pulse Current         200.0 mA           Cells in series         1           Cells in parallel         1
life.augmented	

拡張子 .ioc のファイルには、静的な初期化設定が含まれています。電力シーケンスは .pcs の拡張子で保存されます。 簡単なテキストやピン配置を記した個別の JPG 画像ファイルとともに PDF レポートが生成されます。



STM32CubeMX コード生成ツールの使用に関する詳細は、 www.st.com でこのスライドに列挙されている関連資料がダウン ロードできます。