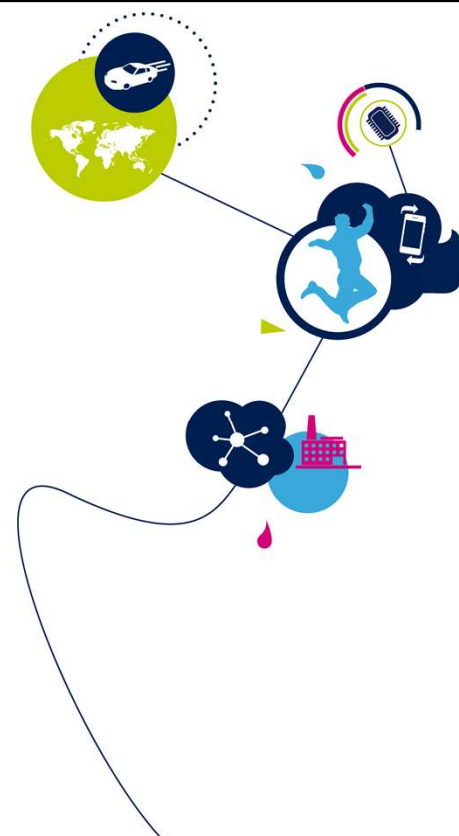


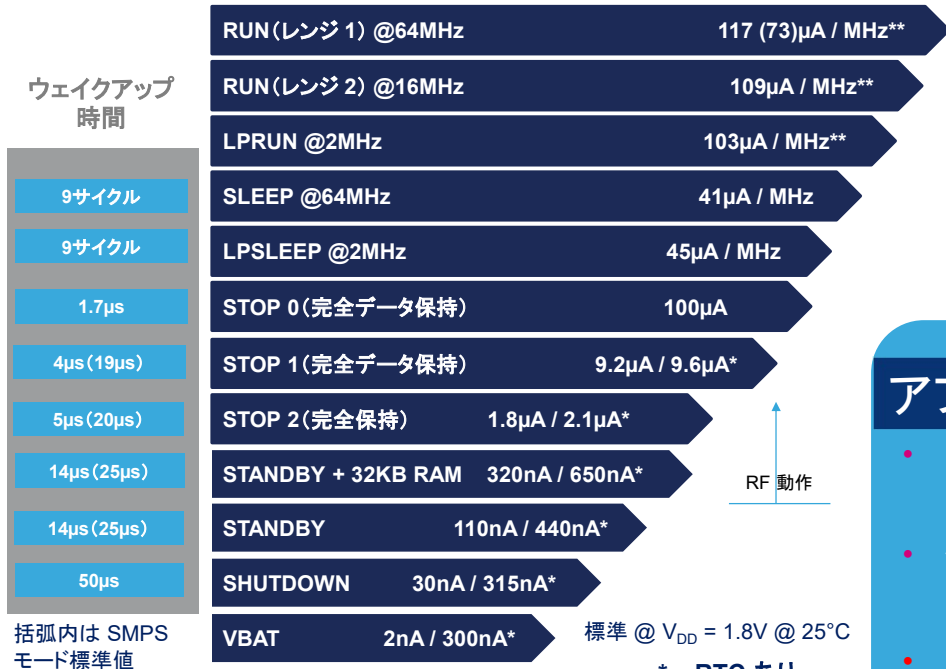
STM32WB- PWR

電源コントローラ

1.0 版



STM32WB 電源コントローラのプレゼンテーションによろこそ。電源管理機能とすべての電源モードについてもこのプレゼンテーションで説明します。



FlexPowerControl

- 効率的実行
- 8 種類の低電力モード、いくつかのサブモード
- 高い柔軟性

アプリケーション側の利点

- 高性能
→ CoreMark スコア = 219
- 優れた電力効率
→ ULPbench スコア = 303
- RF と SMPS ON 時
M4 コア消費電流 = 53 µA/MHz

STM32WB デバイスは FlexPowerControl を特徴としており、電源モード管理の柔軟度が拡大し、アプリケーション消費電流全体が一層低下します。RUN モードは、最高 64MHz のシステムクロックに対応しており、わずか 117µA/MHz となっています。

STM32WB デバイスは、低電力 RUN、SLEEP、低電力 SLEEP、STOP 0、STOP 1、STOP 2、RAM 保持 STANDBY、STANDBY と SHUTDOWN のシャットダウンモードの 8 種類の低電力モードに対応しています。各モードはいろいろな方法で設定可能であり、追加でいくつかのサブモードを備えています。RF 動作では、最小限のセットの内容が維持される必要があるため、システムを RAM 保持 STANDBY モードより下にはできないことに注意してください。

また、STM32WB デバイスは、VBAT と呼ばれるバッテリーバックアップドメインに対応しています。

柔軟性の高い電源により、CoreMark スコアで 219 の高性能と、ULPBench スコア が 313 という優れた電力効率とが同時に得られます。

RF と SMPS が ON である場合、M4 コアの消費電流は 53µA/MHz となります。



- 8 種類の低電力と高速ウェイクアップ
 - I/O ウェイクアップでは最小 30nA
 - 32KB RAM 保持では最小 320nA
 - 多数のペリフェラルからのウェイクアップ
- SMPS と RF が ON であるとき、Flash メモリからの RUN モードで最小 53 μ A/MHz
- RTC とバックアップレジスタによる VBAT バッテリバックアップモード
- 柔軟な電源配分

アプリケーション側の利点

- アクティブなペリフェラル、求められる性能、必要なウェイクアップソースに合わせた低消費電力に対する高い柔軟性
- バッテリ寿命の延長
- 自動無線動作
- 外部シフトとコンポーネントの削減による BOM コストの節減



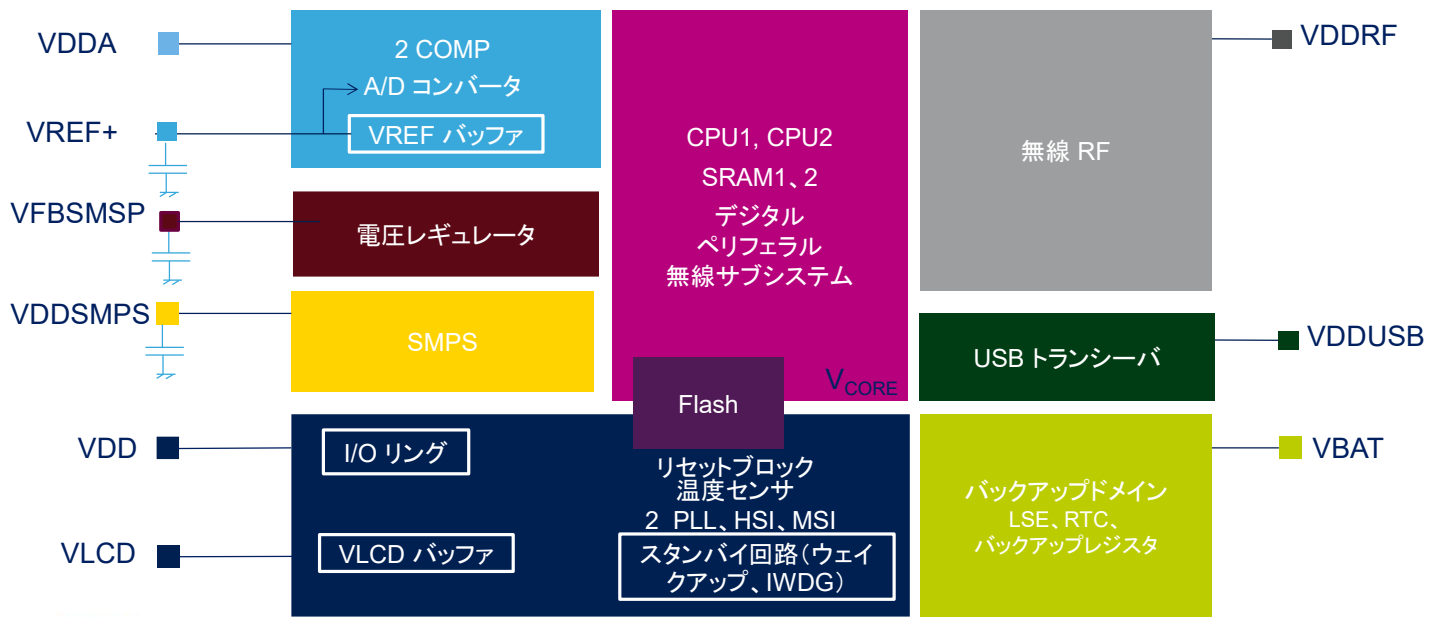
STM32WB には、I/O 上のイベントによる MCU のウェイクアップが可能でありながらも最小 30nA の低電力モードなど、電源管理に関するいくつかの主要機能があります。

わずか 320nA で、32KB の SRAM を保持することができます。数多くのペリフェラルは、各種の低電力モードからウェイクアップ可能です。

SMPS と RF が ON であるときの Flash メモリからの実行で、動的消費電流は最小 53 μ A/MHz です。

VBAT と呼ばれるバッテリバックアップドメインには RTC と特定のバックアップレジスタが含まれます。

いくつかの電源は独立であり、より高い電圧がいくつかのペリフェラルに供給されていても、MCU の消費電流を低減可能です。電源モードの数が多いため、STM32WB デバイスは、消費電流を最小化して、アクティブなペリフェラル、求められる性能、必要なウェイクアップソースに合わせて調整することが可能な高い柔軟性を有しています。



life.augmented

STM32WB デバイスには、独立した電源が複数あり、異なる電圧に設定することも、互いに接続することもできます。

主電源は V_{DD} であり、すべての I/O、リセットブロック、温度センサー、すべての内部クロックソースに供給されます。さらに、ウェイクアップロジック、独立型ウォッチドッグ、および無線が含まれているスタンバイ回路にも電源供給を行います。 V_{DD} は、BORS 回路によってモニタされています。

V_{DDSMPS} は、スイッチモード電源ステップダウンコンバータに電源供給を行います。その出力である V_{FBSMPS} は、CPU ならびに大半のデジタルペリフェラルと SRAM に電源供給を行います。

Flash メモリは V_{FBSMPS} と V_{DD} の両方から電源供給を受けます。STM32WB はペリフェラル用独立電源として、アナログペリフェラル用の V_{DDA} 、USB トランシーバ用の V_{DDUSB} 、無線用の V_{DDRF} を備えています。

LCD ドライバ用の V_{LCD} は、内部で生成することも、外部電源から供給を受けることも可能です。

アナログブロックが使用する内部基準電圧は、VREF+ ピンから出力して、アプリケーション用外部回路への電源供給が可能です。

バックアップバッテリーを VBAT ピンに接続し、バックアップドメインに電源供給することができます。

電力効率を向上

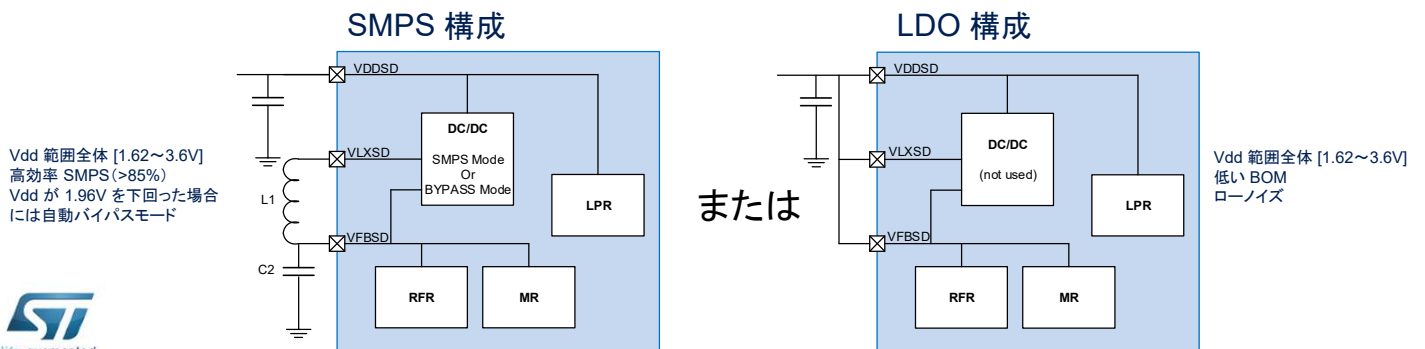
- SMPS は V_{DD} 電源の降圧に用いられます。
- SMPS はデジタルコアと無線 LDO (標準: 1.4V) に電源供給を行います。
- SMPS モードは、 V_{DD} 電源が BOR[1~4] 閾値を上回る場合に用いられます。
 - この閾値未満では、バイパスモードが用いられます。動作中切換えに対応しています。
 - OFF への切換えは HW メカニズムにより行われますが、ON への切換えは SW でレジュームする必要があります。
- SMPS はデバイスの動作モードに従います。
 - ON となるのは、RUN、低電力 RUN、SLEEP、低電力 SLEEP、STOP0 の各モードのみです。
 - STOP1、STOP2、STANDBY、SHUTDOWN の各モードでは、SMPS は自動的にオープンモードとなります。
 - 起動時に、移行前に使用されていたモードに自動的にレジュームします。



SMPS はデジタルコアと無線 LDO に電源供給を行います。
SMPS は動作中切換えに対応しています。 V_{DD} 電源が 2.1V を下回ると、自動的にバイパスモードとなります。
SMPS の動作モード (ON と OFF) はデバイスのモードに従います。
A/D コンバータ 変換中に SMPS からのノイズを除去するには、ソフトウェアが SMPS モードを動作中に切り換えることができます。

性能とコストの間で柔軟性の高い選択

- SMPS による高性能
 - 外付けコンデンサとコイルを追加して、SMPS を消費電力の削減に用います。
- LDO のみを用いた低コスト
 - SMPS 入力をショートカットすることにより、LDO は V_{DD} から直接電源供給されます。全体的な消費電力の増加を犠牲にしてコンデンサとコイルのコストが削減されます。



STM32WB の電源設定は、ハードウェアによって選択されます。
 性能を最高とするには、SMPS 構成を使用します。
 コストを最小とするために LDO 構成を用いることもできます。

独立した電源供給によって電源と性能が最適化

- V_{DD} 、 V_{DDSMPS} 、 V_{DDRF} は 1.71~3.6V (パワーダウン時は 1.6V まで低下)
- V_{FBSMPS} は 1.4~3.6V (Tx = 5.5dBm では $\geq 1.7V$)
- V_{DDA} は 1.62~3.6V
 - A/D コンバータまたは COMP 使用時は最小 1.62V
 - VREFBUF 使用時は最小 2.4V
- LCD 用 V_{LCD} 電圧の 2.5~3.6V は外部から供給することも、内部で生成することも可能 ($V_{DD} > 2.0V$ の場合には最高 3.6V)
- USB トランシーバ用 V_{DDUSB} は 3~3.6V
- RTC と 80 バイトバックアップレジスタを含む V_{BAT} は 1.55~3.6V



主電源 V_{DD} によって 1.71~3.6V のすべての電源モードでフル装備の機能が確保され、外付けの 1.8V ($\pm 5\%$) レギュレータによる電源供給も可能となっています。デバイスの機能は、その後ブラウンアウトリセットが生成される最低電圧である 1.61V まで保証されます。

RF の動作は、1.71~3.6V の電圧範囲全体で可能です。

その他の独立電源は、ペリフェラルが異なる電圧で動作可能とするために供給されます。

V_{DDSMPS} は V_{DD} と同じ電源に接続されます。

アナログ電源 V_{DDA} は、 V_{DD} 以外のあらゆる電圧に接続できます。A/D コンバータやコンパレータが使用される場合には、 V_{DDA} 電圧が 1.624V よりも高い必要があります。電圧リファレンスバッファが使用される場合には、 V_{DDA} が 2.4V よりも高い必要があります。

LCD 電圧は、内部で生成することも、外部から供給することも可能です。

USB 電源 V_{DDUSB} は、 V_{DD} 以外のあらゆる電圧に接続できます。USB が使用される場合には、 V_{DDUSB} は 3V よりも高い必要があります。ポート A[13~11] の 3 本の IO は、 V_{DD} から独立した V_{DDUSB} によって電源供給されます。

バックアップドメインは VBAT により電源供給されますが、この電圧は 1.55V よりも高い必要があります。バックアップドメインには、RTC、32.768kHz LSE 外付けオシレータ、80バイトバックアップレジスタが含まれています。

電源の監視により動的電源管理が可能

- 供給電圧の監視対象:
 - POR/PDR、BOR(リセット/動作中切換)、PVD(AIEC 上の閾値割込み)経由の V_{DD}
 - PVM(AIEC 上の閾値割込み) 経由の V_{DDA}
 - PVM(AIEC 上の閾値割込み) 経由の V_{DDUSB}
 - A/D コンバータ 経由の V_{BAT}
 - V_{BKUP} は V_{BAT} または V_{DD} (リセット)をモニタ
 - レベル検出器(リセット) 経由の V_{FBSMPS} SMPS 安定化電源



電源の監視により動的な電源管理が可能となります。

STM32WB デバイスには、メイン V_{DD} 、アナログ V_{DDA} 、 V_{BAT} 電源入力、スイッチモード電源 V_{FBSMPS} 、USB インタフェース V_{DDUSB} 電源ラインに対する電源管理が実装されています。

メイン V_{DD} の監視により、 V_{DD} が選択された閾値をクロスした場合に、電源電圧検出器(PVD)を通じたリセット管理と電圧検出が可能となります。PVD は、STANDBY モードを除くすべてのモードで有効にできます。7 種類の閾値は、ソフトウェアで選択できます。ブラウンアウトレベルを用いると、 V_{DD} が停止して閾値レベルを下回った場合に、動作中に SMPS の切換えが行えます。

アナログ V_{DDA} 電源に対しては、PVM を通じて選択された監視回路によって、 V_{DDA} が閾値をクロスした瞬間の検出が行われます。PVM は、STANDBY モードを除くすべてのモードで有効にできます。

V_{BAT} 電源に対しては、PVM を通じて選択された監視回路によって、 V_{BAT} が閾値をクロスした瞬間の検出が行われます。

SMPS V_{FBSMPS} 電源に対しては、電源電圧が低すぎる場合(<1.4V)に、監視回路によってコアがリセットされます。

USB インタフェース V_{DDUSB} 電源に対しては、A/D コンバータの測定により USB インタフェース電源が存在することが確認されます。USB 電源測定は、RUN モードでのみ有効にできます。

安全で超低電力のリセット管理

- ブラウンアウトリセットは、SHUTDOWN モードを除くすべてのモードで常に有効となっています。
 - オプションバイト **BOR_LEV[2:0]** により、 $V_{BOR0} = 1.7V$ から $V_{BORH4} = 2.95V$ までの 5 種類の閾値を選択
 - オプションバイトに従った BOR1 から BOR4 によって：
 - V_{DD} の傾きによらず、選択された閾値未満まで MCU が低下すると直ちにリセットすることが保証されます。
 - または、 V_{DD} が閾値未満となると、自動的に SMPS をバイパスモードに切り換えます。
 - SHUTDOWN モードでは、BOR0 (1.7V) は常にアクティブです。BOR0 の消費電流はすべてのデータシートの図に含まれています。
- 電源電圧検出器は、STANDBY モードと SHUTDOWN モード以外のすべてのモードでアクティブです。
 - 7 種類の閾値がソフトウェアで選択可能



電源スーパーバイザにより、安全で超低電力のリセット管理が保証されます。

STM32WB デバイスには、超低電力のブラウンアウトリセット (BOR) が実装されており、SHUTDOWN モードを除くすべてのモードで常に有効となっています。BOR によって、 V_{DD} の傾きによらず、選択された閾値未満まで V_{DD} が低下するとリセットが生成されることが保証されます。Flash メモリにプログラムされたオプションバイトによって、1.7~2.95V の 5 種類の閾値が選択されます。

電源電圧検出器は、 V_{DD} が選択された閾値をクロスしたときに割込みを生成できます。PVD は、STANDBY モードと SHUTDOWN モードを除くすべてのモードで有効にできます。7 種類の閾値は、ソフトウェアで選択できます。さらに、外部ピンを使用して電圧を比較できます。

1.7V 閾値における BOR の消費電流はデータシートに含まれています。

電源の監視

- V_{DDA} および V_{DDUSB} = コンパレータと選択された閾値との比較に対するペリフェラル電圧モニタ (STOP モードからのウェイクアップ機能付き)

PWM	電源	PVM の閾値
PVM1	V_{DDUSB}	VPVM1: 1.22V
PVM3	V_{DDA}	VPVM3: 1.65V

- デフォルトで、独立した電源は電氣的に絶縁されており、それらから電源が供給されるペリフェラル/IO は使用できません。電源絶縁は SW によって解除される必要があります。



STM32W MCU には、独立電源が存在するか否かを検出するための 4 つのペリフェラル電圧モニタが実装されています。これらのコンパレータには、STOP モードからのウェイクアップ機能が備わっています。PVM1は、 V_{DDUSB} 電圧を 1.22V 閾値と比較します。PVM3は、 V_{DDA} 電圧をコンパレータおよび A/D コンバータ用である 1.65V 閾値と比較します。PVM2 と PVM4 は予約済みです。

アプリケーションのあらゆる電源シーケンスを保証するために、電源の絶縁が実装されており、デフォルトでアクティブとなっています。電源の絶縁を解除して必要な電源を有効化するのは、ソフトウェアの役割です。

アナログ性能のための独立した電圧リファレンス電源

- VREF+: A/D コンバータ 用基準電圧
 - 外部基準電圧か内部電圧リファレンスにより供給可能です。
 - VREF+ ピンと内部電圧リファレンスは、48ピンパッケージでは使用できません。このパッケージでは、このピンは V_{DDA} に二重にボンディングされており、外部リファレンスか V_{DD} に接続可能です。内部電圧リファレンスバッファは使用できず、無効に保つ必要があります。
- アプリケーション SW は、A/D コンバータの変換中のノイズを低減するために SMPS をバイパスモードとするかどうかを選択することが可能です。SMPS モードは、動作中に変更することができます。



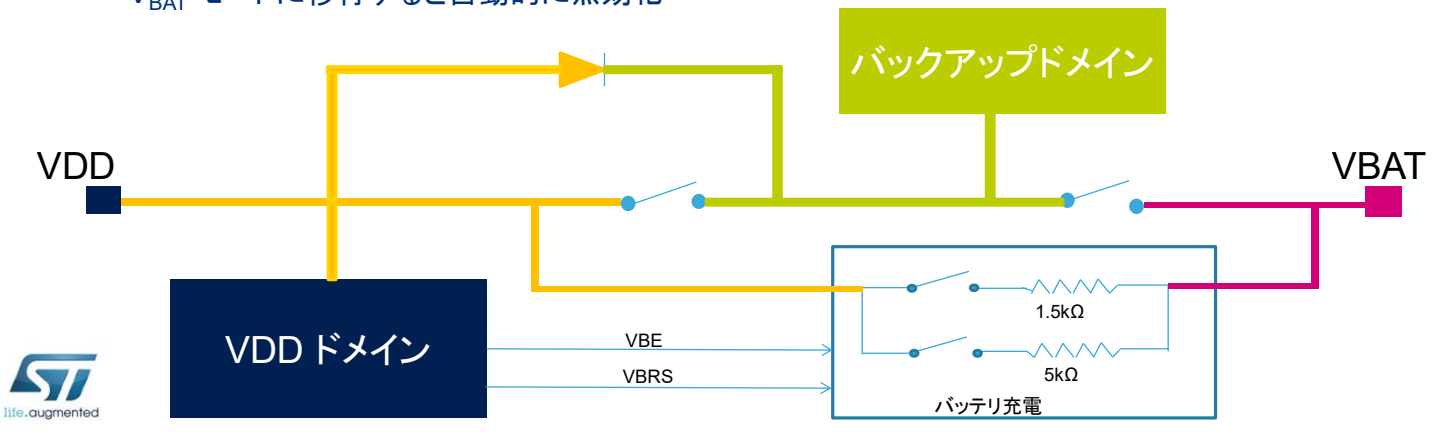
life.augmented

A/D コンバータと D/A コンバータ の電圧リファレンスは、外部電源電圧か内部リファレンスバッファによる供給が可能です。これにより、絶縁されている独立の基準電圧を供給することで、コンバータの性能が向上します。VREF+ ピンと内部電圧リファレンスは、48ピンパッケージでは使用できません。このパッケージでは、VREF+ は V_{DDA} に二重にボンディングされており、内部電圧バッファは無効に保つ必要があります。電圧リファレンスは、このパッケージの V_{DDA} ピンを通じて供給できます。

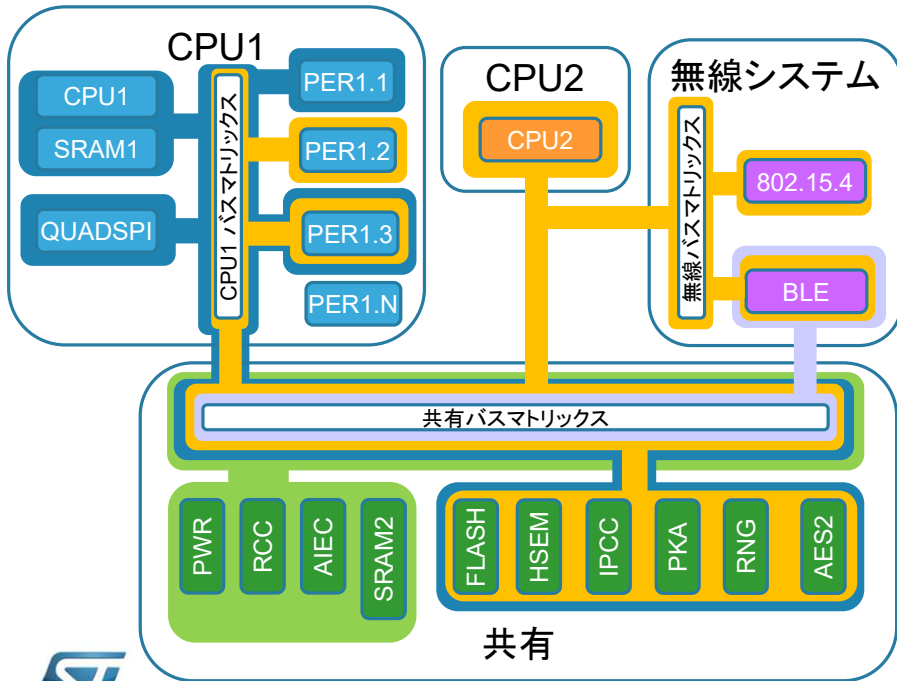
アプリケーションソフトウェア は、A/D コンバータ の変換中のノイズを低減するために SMPS をバイパスモードとするかを決定可能です。

タイムキーパの動作

- V_{BAT} に接続されたバックアップバッテリーは V_{DD} から充電出来ます。
 - アプリケーションソフトウェアにより有効化
 - 2 種類の充電抵抗値 (5kΩ、1.5kΩ) から選択
 - V_{BAT} モードに移行すると自動的に無効化



バッテリー充電機能により、V_{DD} 電源が存在する場合に、VBAT ピンに接続されたスーパーキャパシタを内部抵抗を通じて充電できます。充電はソフトウェアにより有効化され、ソフトウェア次第で 5kΩ または 1.5kΩ を通じて行われます。バッテリー充電は、VBAT モードでは自動的に無効になります。



- 3 サブシステム
 - CPU1 Cortex®-M4 (青)
 - CPU2 Cortex-M0+ (橙)
 - 無線システム (紫)
- 常時クロック供給 (緑)
- 独立動作モード
 - CRun
 - CSleep
 - CStop
- RCC のイネーブルビットによる CPU ペリフェラルの割当て (RCC プレゼンテーション参照)



STM32WB システムには 3 つのサブシステムが含まれています。それは、CPU1 Cortex-M4 と CPU2 Cortex-M0+ と 無線サブシステムです。3 つのサブシステムはそれぞれ独立して動作可能であり、その動作モードは CRun、CSleep、CStop のいずれかです。関連するサブシステムが CRun モードにあるか、SLEEP モードで有効化されていて CSleep モードにある場合にのみ、ペリフェラルにクロックが供給されます。共有バスに接続された RCC、PWR、AIEC、SRAM2 などのシステムリソースには、システムが RUN モードにあれば常にクロックが供給されます。共有バス上のそれ以外のペリフェラルは、有効化により CPU1 もしくは CPU2、またはその両方との動作が可能です。CPU1 バスマトリックス上の SRAM1 と QSPI ペリフェラルは、CPU1 プロセッサとのみ関連づけることができます。それ以外の CPU1 バスマトリックスペリフェラルは、CPU1 もしくは CPU2、またはその両方との動作が可能です。無線システムバスマトリックスは、CPU2 プロセッサとのみ関連づけることができます。無線システム BLE ペリフェラルは、両方の CPU が CSleep モードと CStop モードにある場合に動作可能であり、この場合、共有バス上のシステムリソースのみにクロックが供給されます。

自動電源モード管理

- 各 CPU が、どの低電力モード(STOP0、STOP1、STOP2、STANDBY、SHUTDOWN)を使用するかを独立に選択可能です。
- 各 CPU が、どの IT ソースまたは RTC、RF(CPU2 のみ)、GPIO 信号をウェイクアップするかを選択可能です。
- 両方の CPU が WFI(または WFE)に移行した場合、HW メカニズムが互換性のあるリクエストを実行します。2 つの CPU 要件に適合した最高の低電力モードを選択します。
- もう一方の CPU をウェイクアップする必要なく、片方の CPU をウェイクアップできます。
 - STM32WB が割り込みソースに従って STOP X モードからウェイクアップした場合、この IT ソースに登録された CPU のみが再起動され、もう一方の CPU はクロック停止状態で WFI(または WFE)のままとなります。
 - STM32WB がソースに従って STANDBY モードからウェイクアップした場合、このソースに登録された CPU のみが再起動され、もう一方の CPU は RESET モードのままとなります。



life.augmented

各 CPU が、どの低電力モード(STOP 0、STOP 1、STOP 2、STANDBY、SHUTDOWN)を使用するかを独立に決定可能です。

各 CPU が、どの IT ソースまたは RTC、RF(CPU2 のみ)、GPIO 信号をウェイクアップするかを選択可能です。

両方の CPU が WFI(または WFE)に移行した場合、ハードウェアメカニズムが互換性のあるリクエストを実行します。両方の CPU 要件に適合した最高の低電力モードを選択します。

必要がなければ、もう一方の CPU をウェイクアップする必要なく、片方の CPU をウェイクアップできます。

STM32WB が割り込みソースに従って STOP X モードからウェイクアップした場合、この IT ソースに登録された CPU のみが再起動され、もう一方の CPU はクロック停止状態で WFI(または WFE)のままとなります。

STM32WB がソースに従って STANDBY モードからウェイクアップした場合、このソースに登録された CPU のみが再起動され、もう一方の CPU は RESET モードのままとなります。

RUN モード(Run レンジ 1、Run レンジ 2、低電力 Run)と周波数選択の変更は、矛盾する設定を防止するため、片方の CPU に集約されています。これには、システムクロックに加えて、LP イネーブル、電圧範囲、Flash メモリの設定が含まれます。

自動電源モード管理

- 無線は自動的に低電力モードへの移行と終了が行えます。
- 無線低電力タイマがウェイクアップを行います。
- 両方の CPU と無線がすべて CStop モードである場合、システムは CPU の選択に従って、STOP、STANDBY、SHUTDOWN のいずれかのモードに移行します。
- 無線は、CPU を必要とせずに、STOP モードと STANDBY モードからウェイクアップ可能です。



life.augmented

それぞれの無線サブシステムは自動的に動作し、それ自身で低電力モードへの移行と終了が行います。

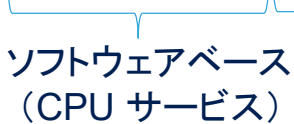

無線低電力タイマが、無線サブシステムのウェイクアップソースとなります。

両方の CPU と無線サブシステムが CStop モードである場合、システムは CPU の選択に従った低電力モードに移行します。

CPU 状態要件と割当て

電源状態マトリックス

CPU1 CPU2 または RF	RUN / SLEEP	低電力 RUN/ 低電力 SLEEP	STOP0	STOP1	STOP2	STANDBY RAM	STANDBY	SHUTDOWN
RUN / SLEEP	RUN / SLEEP							
STOP0	STOP0							
STOP1	STOP1							
STOP2	STOP2							
STANDBY RAM	STANDBY RAM							
STANDBY	SHUTDOWN							

 <p>ソフトウェアベース (CPU サービス)</p>	 <p>ハードウェアベース</p>
---	---



CPU1、CPU2、RF の各システムの要件に基づいて、STM32WB が所定の状態に到達する方法を、PWR ハードウェアメカニズムが管理します。つまり、CPU1 が STANDBY モードを許可して、CPU2 が STOP2 モードのみを許可している場合、システムは STOP2 モードに移行します。

システムを低電力 RUN モードか低電力 SLEEP モードとすることが可能なのは CPU のみであることに注意してください。無線は SHUTDOWN モードに対応しておらず、SHUTDOWN モードに移行する前に無効とする必要があります。

制御デバイス電源

- 動作モード
 - CPU モード (CRun、CSleep、CStop)
 - CPU は WFI または WFE を経由して低電力モードに移行します。
 - CPU は割り込み、イベント、リセットからウェイクアップします。
 - 無線 (CRun、CStop)
 - 無線は自動的に低電力モードに移行します。
 - 無線は BLE ウェイクアップタイマトリガからウェイクアップします。
 - システムモード (RUN、STOP、STANDBY、SHUTDOWN)
 - システムは 3 つのサブシステムの動作モードに従って低電力モードに移行します。
 - システムは AIEC または PWR 経路でウェイクアップソースからウェイクアップします。
- 電圧スケーリング
 - RUN モード電圧スケーリング (VOS) によって、2 つのレンジと低電力 RUN モードが提供されます。
 - レンジ 1 (高性能): 最高 64MHz
 - レンジ 2 (低消費電力): 最高 16MHz
 - 低電力 RUN モード: 最高 2MHz



電源管理によって、システム動作モードに基づいてデバイスの電源を制御できます。システムの動作モードは、個々の CPU と無線の動作モードに依存します。3 つのサブシステムの 1 つが CRun モードか CSleep モードである場合、システムは常に RUN モードとなります。3 つのサブシステムがすべて CStop モードである場合、システムは STOP モードか STANDBY モードに移行します。

システムが RUN モードである場合、デバイスの電源は求められる性能 (レンジ 1 では最高 64MHz、レンジ 2 では最高 16MHz、低電力 RUN モードでは最高でも 2MHz まで) に基づいてスケーリング可能です。

- CPU が CStop モードに移行した場合
 - もう一方の CPU が CRun モードか CSleep モードであり、ペリフェラルの割り当てがある場合には、CPU クロックドメインにはクロックが供給される可能性があります。
 - システムは次の可能性があります。
 - 他のドメイン CPU または無線システムが CRun モードか CSleep モードであるか、ウェイクアップソースがアクティブのままである場合、RUN モードのままとなります。
 - STOP モードに移行します。
 - 両方の CPU から許可されている場合、STANDBY モードに移行します。
- システムの動作モードは、両方の CPU と無線システムに依存します。



DEEPSLEEP ビットがセットされた状態で割込み待ち (WFI) またはイベント待ち (WFE) を実行中である場合、CPU は CStop モードに移行します。システムの状態も、もう一方の CPU と無線システムの動作モードに依存します。CPU1 クロックドメインにはもう一方の CPU に割り当てられたペリフェラルがないか、もう一方の CPU も CStop モードである場合にのみ、CPU1 バスマトリックスクロックが停止します。もう一方の CPU と無線システムの両方が CStop モードである場合にのみ、システムは STOP モードか STANDBY モードに移行することがあります。両方の CPU から許可されている場合にのみ、システムは STANDBY モードに移行します。

CPU の Cstop からのウェイクアップ

- CPU が CStop モードからウェイクアップするときのシステム低電力モードを決定するために、フラグが提供されています。
- 各 CPU には独自のフラグセットが備わっています。
 - CxSTOPF
 - システムは STOP モードからウェイクアップしています。
 - CPU に対するウェイクアップ割込みが AIEC またはペリフェラルで保留されています。
 - CxSBF
 - システムは STANDBY モードからウェイクアップしています。
 - CPU はリセットから起動し、AIEC で保留されているウェイクアップ割込みはありません。
- システムの動作モードを決定するには、両方の CPU のフラグをチェックする必要があります。



life.augmented

CPU がその CStop モードからウェイクアップする際には、ドメインとシステムがどのモードからウェイクアップしたのかを知る必要があります。この目的で、CPU には専用フラグビットとして、SBF_D1、SBF_D2、SBF、STOPF が備わっています。CPU は、これらのビットから、システムの状態および再初期化が必要な可能性のある部分(クロック、ペリフェラル)に関する通知を受けます。

ウェイクアップシステムモード検出

システムモード	C1SBF	C1STOPF	C2SBF	C2STOPF	CPU1 ウェイクアップ
RUN	0	0	x	x	RUN からのウェイクアップ
	0	1	0	0	RUN からのウェイクアップだが、システムは CPU2 によってすでに RUN となっている
	1	0	0	0	STANDBY からのウェイクアップだが、システムは CPU2 によってすでに RUN となっている
	1	1	0	0	STANDBY に続けて、STOP からのウェイクアップだが、システムはすでに RUN となっている
STOP	0	1	x	1	STOP からのウェイクアップ (CPU2 は CStop のまま)
	1	1	0	1	STANDBY に続けて、STOP からのウェイクアップ (CPU2 は CStop のまま)
STANDBY	1	0	1	0	STANDBY からのウェイクアップ (CPU2 は CStop のまま)

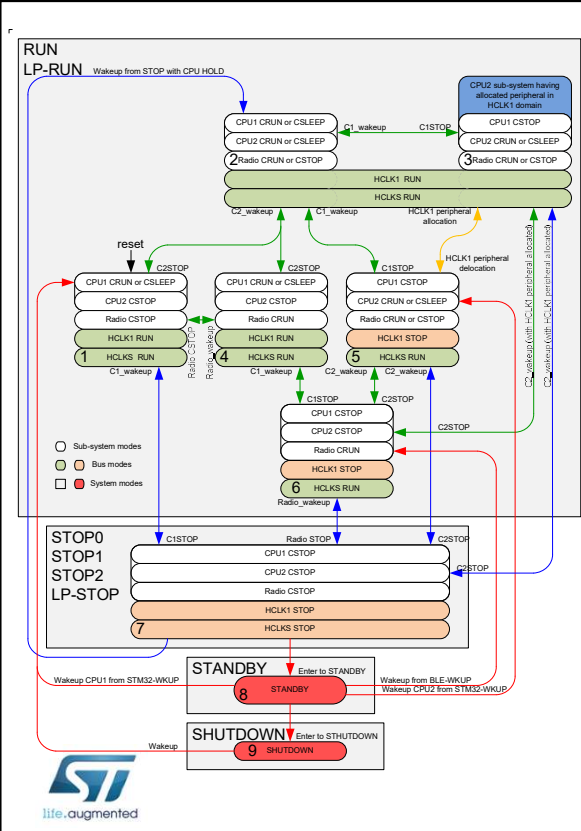
たとえば、CPU1 が STOP モードへの移行を選択している場合:

- ウェイクアップ時に C1STOPF=0 が読み出されますが、このことは、システム STOP には絶対に移行していないことを意味します。したがって、ペリフェラル (PLL など) を再初期化する必要はありません。
- C1STOPF=1 かつ C2STOPF=0 が読み出される場合、システム STOP に移行しており、その間に CPU2 がシステムをウェイクアップしている (そして、おそらくいくつかのペリフェラルを再初期化している) ことを意味します。



CxSBT (STANDBY) フラグと CxSTOPF (STOP) フラグは、STOP モードまたは STANDBY モードからウェイクアップするときに、CPU ソフトウェアによってテストされる必要があります。それらによって、CPU1 アプリケーションがそのコンテキスト (RAM、ペリフェラル、クロック) を選択的に再プログラムすることができます。

- 電源状態は、両方の CPU と無線から制御されます。
 - RUN モード:
 - 少なくとも 1 つのサブシステムが CRun モードまたは CSleep モードにある
 - STOP モード:
 - すべてのサブシステムが CStop モードにあり、LPMS が STOP を選択
 - STANDBY
 - すべてのサブシステムが CStop モードにあり、LPMS が STANDBY を選択
 - SHUTDOWN
 - すべてのサブシステムが CStop モードにあり、LPMS が SHUTDOWN を選択
 - STOP と STANDBY からは、各サブシステムは独立にウェイクアップ可能
 - SHUTDOWN と RESET からは、CPU1 Cortex-M4 のみウェイクアップ



この図は、CPU と無線の動作モードとの関係で電源モードの全体概要を示しています。1 つのサブシステムが CRun モードまたは CSleep モードにある場合には、システムは常に RUN モードとなります。低電力 STOP、STANDBY、SHUTDOWN の各モードには、3 つのサブシステムがすべて CStop モードである場合にのみ移行します。低電力モードは、低電力モード選択 (LPMS) ビットによって選択します。各 CPU にはそれぞれ特有の低電力モード選択ビットが備わっており、システムは、選択された低電力モードのうち消費電力が最大のものに移行します。STOP モードと STANDBY モードからは、各サブシステムはそれぞれ特有の有効なウェイクアップソースから独立にウェイクアップ可能です。SHUTDOWN モードと RESET モードからは、CPU1 Cortex-M4 のみがウェイクアップされます。CPU1 Cortex-M0+ と無線サブシステムのウェイクアップは、Cortex-M4 アプリケーションソフトウェアに依存します。

必要性能と消費電力の間の柔軟性

- 各ペリフェラルクロックは ON または OFF に設定可能
 - リセット後、Flash インタフェースクロックを除くすべてのペリフェラルクロックは OFF になります。
 - RUN モードでは SRAM1 クロックと SRAM2 クロックは常時 ON となります。
- SRAM1 (CPU1のみ) または SRAM2 からの動作時、低電力 RUN では：
 - Flash メモリはパワーダウンモードに設定可能 (いずれの CPU も使用していない場合)
 - Flash メモリクロックは停止可能
 - 割り込みベクタも SRAM に再マッピング必要



RUN モードと低電力 RUN モードでは、各ペリフェラルクロックは ON または OFF に設定可能です。デフォルトでは、Flash インタフェースクロックを除くすべてのペリフェラルクロックは OFF になります。RUN モードでは SRAM1 クロックと SRAM2 クロックは常時 ON となります。

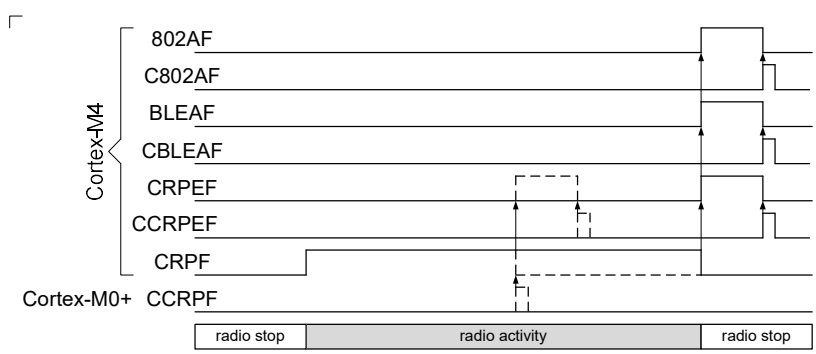
(低電力 RUN モードで) SRAM1 または SRAM2 からの動作時には、Flash メモリはソフトウェアによってパワーダウンモードに設定可能であり、Flash メモリクロックは停止可能です。Flash メモリが OFF になっている間はアクセスできません。その結果として、CPU ベクタテーブルオフセットレジスタを用いて SRAM に割り込みをマッピングする必要があります。

割込みイベント	説明	利用可能性
WKUP[5:1]	GPIO ウェイクアップピンに対する外部ウェイクアップ	RUN、STOP、STANDBY
PVDO	AIEC 経由のプログラム可能な電圧検出	RUN、STOP
PVMO[3,1]	AIEC 経由のペリフェラル電圧モニタ	RUN、STOP
CPU2 ホールド	CPU2 解放前にシステムを再初期化するための CPU1 のウェイクアップ	STOP、STANDBY
重要無線フェーズ	重要無線フェーズの終了	RUN
BLE アクティビティ	BLE 無線アクティビティの終了	RUN
802.15.4 アクティビティ	802.15.4 無線アクティビティの終了	RUN

ここでは、PWR 制御関連割込みの概要を示します。

無線サブシステムにより生成される割込み

- アプリケーションは PWR からリアルタイム無線情報を取得可能
 - 重要フェーズ有効割込みと無線重要フェーズ終了割込み (PWR_EXTSCR.CRPF、PWR_SR1.CRPEF)
 - 無線 BLE アクティビティ終了割込み (PWR_SR1.BLEAF)
 - 無線 IEEE802.15.4 アクティビティ終了割込み (PWR_SR1.802AF)



無線アクティビティフラグと割込みは Cortex-M4 が利用可能であり、無線の重要フェーズの間に Flash メモリの動作が実行されないように、無線のリアルタイム動作の制御に用いることができます。

必要性能と消費電力の間の柔軟性

電圧範囲	CPU	HCLK1 HCLK2	MSI	HSI	PLL
レンジ1	CPU1 CPU2	最大 64MHz 最大 32MHz	48MHz レンジ	16MHz	64MHz VCO max = 344MHz
レンジ2	CPU1 CPU2	最大 16MHz 最大 16MHz	24MHz レンジ	16MHz	16MHz VCO max = 128MHz
低電力 RUN	CPU1 CPU2	最大 2MHz 最大 2MHz	2MHz レンジ	設定許可	設定禁止



電圧スケーリングによる RUN モード、ならびに低電力 RUN モードでは、必要性能と消費電力の間の柔軟性が提供されています。

RUN モードレンジ 1 においては、システムクロックが 64MHz に制限されており、内部と外部のオシレータならびに PLL の使用が可能です。RUN モードレンジ 2 においては、システムクロックが 16MHz に制限されており、内部と外部のオシレータならびに PLL の使用が可能です。低電力 RUN モードでは、システムクロックは 2MHz に制限する必要があります。

SLEEP および低電力 SLEEP モード

26

すべてのペリフェラルが使用可能、ウェイクアップ時間最短

- コアが停止し、各ペリフェラルクロックをONまたはOFF にできる。
- WFI (Wait For Interrupt) または WFE (Wait For Event) の実行により移行
- このモードに移行するための 2 つのメカニズム:
 - SLEEP NOW:MCU は、WFI/WFE 命令の実行直後に SLEEP モードに移行
 - SLEEP ON EXIT:MCU は、最も優先度の低い ISR の終了直後に SLEEP モードに移行
 - スタックは、SLEEP モードへの移行前にもポップされず、次の割込み発生時にもプッシュされませんので、動作時間が削減されます。
 - Cortex システム制御レジスタ [SLEEPONEXIT] により制御



SLEEP モードおよび低電力 SLEEP モードでは、すべてのペリフェラルを使用可能であり、ウェイクアップ時間が最小となります。これらのモードでは CPU が停止し、各ペリフェラルクロックは、ソフトウェアによって、SLEEP モードと低電力 SLEEP モードの間に ON または OFF に設定可能です。

これらのモードには、WFI (Wait For Interrupt) 命令または WFE (Wait for Event) 命令を実行することにより移行します。低電力 RUN モードで実行されると、デバイスは低電力 SLEEP モードに移行します。

Cortex M4 システム制御レジスタの SLEEPONEXIT ビット設定次第では、

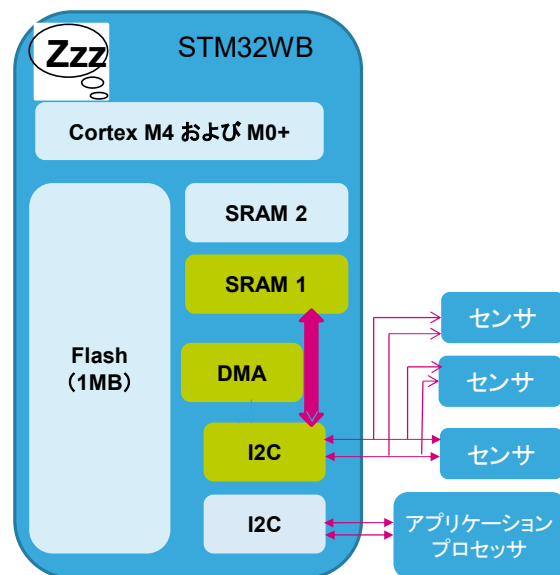
命令の実行直後か、最も優先度の低い割込みサブルーチンの終了直後に MCU が SLEEP モードに移行します。この最後の命令では、スタックのポップとプッシュの必要を省くことによって、時間と消費電力の削減が可能です。

Batch Acquisition Mode (BAM)

27

デバイスの残り部分を低電力モードとした上で、
通信ペリフェラルを用いたデータ転送に最適化されたモード

1. SLEEP モードにおいて必要な通信ペリフェラルと DMA 1 つと SRAM 1 つのみのクロックが有効となります。
2. 両方の CPU が SLEEP モードである場合には、Flash メモリがパワーダウンモードとなり、SLEEP モード中は Flash メモリクロックがゲートオフされます。
3. SLEEP モードまたは低電力 SLEEP モードに移行します。
 - 低電力 SLEEP モードであっても I2C クロックを 16MHz に設定可能であり、1MHz 高速モードプラスへの対応が可能であることに注意してください。U(S)ART/LPUART クロックも HSI が可能です。



Batch Acquisition Mode は、データ転送に最適化されたモードです。

SLEEP モードにおいて必要な通信ペリフェラルおよび DMA 1 つと SRAM1 または SRAM2 のみのクロックが有効となります。Flash メモリがパワーダウンモードとなり、SLEEP モード中は Flash メモリクロックがゲートオフされます。

SLEEP モードまたは低電力 SLEEP モードに移行可能です。低電力 SLEEP モードであっても I2C クロックを 16MHz に設定可能であり、1MHz 高速モードプラスへの対応が可能であることに注意してください。USART クロックと LPUART クロックも高速内部オシレータをベースにすることもできます。標準的なアプリケーションはセンサハブです。

完全保持の最低電力モード

- すべてのメモリおよびすべてのペリフェラルレジスタが保持
- すべての高速クロックが停止
 - STOP モードで動作可能なペリフェラルのカーネルクロックとして使用される HSI を除く
- LSE (32.768kHz 外部オシレータ) と LSI (32 kHz 内部オシレータ) をイネーブル可能
- 複数のペリフェラルのアクティブ化と STOP モードからのウェイクアップが可能
- ウェイクアップ時のシステムクロックは、最高 48MHz の HSI または MSI (RAM 上のウェイクアップ時間は 1 μ s、Flash メモリ上では 5 μ s、SMPS 使用時には 10 μ s を加算)
- STOP 2 は低消費電力であり、STOP 1 と STOP 0 では追加のアクティブペリフェラルに対応



STM32WB デバイスは、STOP 0、STOP 1、STOP 2 の 3 種類の STOP モードを備えています。これらのモードは、完全保持で、最高 48MHz の RUN モードへのウェイクアップ時間が高速である最低電力モードです。

SRAM とすべてのペリフェラルレジスタの内容は、すべての STOP モードで保持されます。

STOP モードで動作可能なペリフェラルのカーネルクロックとして使用されるものを除く、すべての高速クロックは停止します。

32.768kHz 外部オシレータと 32kHz 内部オシレータをイネーブル可能です。

複数のペリフェラルのアクティブ化と STOP モードからのウェイクアップが可能です。

ウェイクアップ時のシステムクロックには、最高 48MHz の 内部高速オシレータとマルチスピードオシレータが可能であり、SRAM と Flash メモリからのウェイクアップ時間はそれぞれ 1 μ s と 5 μ s のみです (SMPS 使用時には 10 μ s を加算)。

STOP 2 は STOP 1 と STOP 0 よりも低消費電力ですが、対応するアクティブウェイクアップペリフェラルは少なくなります。

STOP モードの比較

電圧範囲	STOP 0	STOP 1	STOP 2
消費電流	25°C、3V		
	100μA	9.2μA(RTCなし)	1.8μA(RTCなし)
32MHz へのウェイクアップ時間 ⁽¹⁾	Flash メモリにて 1.7μs RAM にて 2μs	Flash メモリにて 4.7μs RAM にて 3.4μs	Flash メモリにて 5.1μs RAM にて 5μs
ウェイクアップクロック	MSI は最大 48MHz、HSI は 16MHz に設定可能		
レギュレータ	メインレギュレータ	低電力レギュレータ	
ペリフェラル	RF IP、RTC、I/O、BOR、PVD、PVM、IWDG		
	USB (サスペンド、ADP) 2LP タイマ 1LP UART (開始、アドレス一致またはバイト受信) UART (開始、アドレス一致またはバイト受信) 2I2C (アドレス一致)	1LP タイマ (LPTIM1) 1LP UART (開始、アドレス一致またはバイト受信) 1I2C (I2C3) (アドレス一致)	

(1) SMPS 使用時はウェイクアップ時間に標準で10μs加算



STOP モードを比較すると:

STOP 0 モードは、メインレギュレータが ON に維持されるため消費電流が最大となります。

STOP 1 モードの消費電流はSTOP 2 モードよりも大きくなりますが、ウェイクアップ時間は短く、アクティブペリフェラルの個数も多くなります。

サスペンドからの USB レジュームイベントまたは接続検出によって STOP 0 モードまたは STOP 1 モードからウェイクアップ可能ですが、STOP 2 モードには対応していません。

I2C アドレス認識はどちらの STOP モードでも機能し、アドレス一致時にウェイクアップイベントを生成可能です。STOP 2 モードで対応可能な I2C は 1 本のみですが、それ以外の STOP モードでは 2 本に対応しています。

UART バイト受信はどちらの STOP モードでも機能し、開始検出、バイト受信、またはアドレス一致イベントの場合にウェイクアップイベントを生成可能です。STOP 2 モードで対応可能であるのは、低電力 UART のみです。それ以外の STOP モードでは、すべての UART と低電力 UART がウェイクアップイベントを生成可能です。

内部または外部の低速オシレータからクロックを供給されている場合や、外部ピンからクロックを供給されている場合には、低電力タイマがすべてのイベントで MCU をウェイクアップ可能です。STOP 0 および STOP 1 モードでは、どちらの低電力タイマにも対応していますが、STOP 2 モードで対応しているのは LPTIM1 のみです。

CPU1 がクロックシステムを再初期化可能

- STOP モードからウェイクアップすると、クロックシステムはリセットされます。
- STOP ホールド機能によって、CPU1 がクロックシステムを再初期化可能となります。
 - CPU2 に対するウェイクアップ割込みによって CPU2 はホールドされ、ウェイクアップホールド割込みが CPU1 に発行されます。
 - クロックシステムを再初期化した後、CPU1 は CPU2 に対するホールドを解除します。



STOP モードの終了時に CPU1 がクロックシステムを再初期化可能とするため、CPU1 がシステムを再初期化し終わるまで、STOP ホールド機能によって CPU2 がホールドされます。これを保証するため、STOP モードからのウェイクアップ割込みは CPU2 をホールドし、ウェイクアップホールド割込みで CPU1 をウェイクアップします。CPU1 がシステムを再初期化し終わったら、CPU2 のホールドを解除します。

SRAM2 の保持、 V_{BAT} への切換え、I/O 制御が可能な最低電力モード

- RTC と 80バイトバックアップレジスタは常時保持
- SRAM2a の 32KB は保持可能
- ウェイクアップソース:
 - 無線 IP (CPU2 のみウェイクアップ)
 - RTC (両 CPU)
 - 5本のウェイクアップピン: 5本のウェイクアップピンの極性は設定可能 (両 CPU)
- 超低電力 BOR0 は常時 ON: V_{DD} の傾きによらない安全なリセット
- 各 I/O は、プルアップ、プルダウン、なしに設定可能
 - APC が PWR_CR3 レジスタにセットされている場合、PWR_PUCRx / PWR_PDCRx レジスタ (x = A, B, ... H) を適用
 - => 外部コンポーネント入力状態の制御が可能
- ウェイクアップクロックは 16MHz の HSI



STANDBY モードは、32KB の SRAM2 が保持可能で、 V_{DD} から V_{BAT} への自動切換えに対応しており、I/O レベルがプルアップ回路とプルダウン回路に独立に設定可能である最低電力モードです。

デフォルトで、電圧レギュレータはパワーダウンモードとなっており、SRAM とペリフェラルレジスタは失われます。80バイトバックアップレジスタは常時保持されます。

超低電力ブラウンアウトリセットは常時 ON となっており、 V_{DD} の傾きによらない安全なリセットが保証されます。

各 I/O はプルアップまたはプルダウン付きか無しに設定可能であり、APC 制御ビットによって適用とリリースが行われます。これにより、たとえ STANDBY モードの間であっても外部コンポーネントの入力状態の制御が可能です。

無線 IP が CPU2 をウェイクアップ可能です。

両方の CPU を STANDBY モードからウェイクアップするために、5本のウェイクアップピンが利用可能です。5本のウェイクアップピンそれぞれの極性は設定可能です。

ウェイクアップクロックは周波数が 16MHz の HSI です。

低電力モード: 30 nA !!

- STANDBY と類似しているが、
 - 電力モニタリングなし
 - BOR なし
 - VBAT への切換えなし
 - LSI なし、IWDG なし
 - RF IP からのウェイクアップなし
 - SHUTDOWN モード終了時に BOR リセットを生成
 - => バックアップドメインにあるもの以外のすべてのレジスタはリセットされます。
 - => NRST パッド上で較正済みリセットパルスを生成
- 80バイトバックアップレジスタ
- ウェイクアップソース:
 - 5本のウェイクアップピン
 - RTC および 3タンパ
- ウェイクアップクロックは MSI 4MHz



SHUTDOWN モードは、1.8V においてわずか 30nA の STM32WB の最低電力モードです。

このモードは STANDBY モードに類似していますが、電力モニタリングはありません。SHUTDOWN モードでは、ブラウンアウトリセットは無効となっており、V_{BAT} への切換えにも対応していません。

LSI は使用できず、その結果として独立型ウォッチドッグも使用できません。デバイスが SHUTDOWN モードを終了するときにブラウンアウトリセットが生成されます。バックアップドメインにあるもの以外のすべてのレジスタとリセットはリセットされ、パッド上リセット信号が生成されます。

SHUTDOWN モードでは、80バイトバックアップレジスタは保持されます。

ウェイクアップソースは、5本のウェイクアップピンと RTC です。SHUTDOWN モード終了時のウェイクアップクロックは 4MHz の MSI です。

RTC は動作を継続し、 V_{DD} が失われてもバックアップレジスタは保持

- バックアップドメインに含まれるもの：
 - 32.768kHz LSE オシレータからクロックの供給を受ける RTC
 - 侵入検知用タイムスタンプ付きの 3 本のタンパ検出ピン
 - 80バイトバックアップレジスタ
- V_{BAT} が V_{BKUP} 閾値を下回るとデバイスリセットがリセット
- V_{DD} がパワーダウンとパワーアップを行うと V_{BAT} と V_{DD} との間で内部的に自動切換え



バックアップドメインによって、VBAT ピンに接続されたバックアップバッテリーのおかげで、 V_{DD} 電源がダウンした場合にも RTC の機能を維持し、バックアップレジスタを保持することができます。バックアップドメインには、32.768kHz のロースピード外部オシレータからクロック供給を受ける RTC が含まれています。VBAT モードでは 3 本のタンパピンが機能しており、侵入が検知された場合には、VBAT ドメインにも含まれている 80 バイトバックアップレジスタが消去されます。

バックアップドメインには、RTC クロック制御ロジックも含まれています。

V_{DD} がある特定の閾値を下回った場合、バックアップドメインの電源は自動的に V_{BAT} に切り換わります。 V_{DD} が正常に復帰すると、バックアップドメインの電源は自動的に V_{DD} に戻ります。バックアップバッテリーレベルをモニタするため、 V_{BAT} 電圧は内部で A/D コンバータ 入力に接続されています。

V_{DD} が存在する場合、 V_{BAT} に接続されたバッテリーは V_{DD} 電源から充電可能です。

モード	レギュレータ	RF	CPU	Flash	SRAM	クロック	ペリフェラル
RUN	R1	可能	可能	オン	オン	任意	すべて
	R2	なし					USB、RNG、RF 以外のすべて
LPRUN	LPR	なし	可能	オン ⁽¹⁾	オン	任意 PLL を除く	USB、RNG、RF 以外のすべて
SLEEP	R1	可能	不可	オン	オン ⁽²⁾	任意	すべて
	R2	なし					任意の IT または イベント
LPSLEEP	LPR	なし	不可	オン ⁽¹⁾	オン ⁽²⁾	任意 PLL を除く	USB、RNG、RF 以外のすべて 任意の IT または イベント
STOP 0	R1/R2	可能	不可	オフ	オン	LSE/LSI	リセットピン、すべての I/O BOR、PVD、PVM、RTC、IWDG、USARTx、LPUART、 I2Cx、LPTIMx、USB
STOP 1	LPR	可能	不可	オフ	オン	LSE/LSI	リセットピン、すべての I/O BOR、PVD、PVM、RTC、IWDG、 USARTx、LPUART、I2Cx、LPTIMx、USB
STOP 2	LPR	可能	不可	オフ	オン	LSE/LSI	リセットピン、すべての I/O BOR、PVD、PVM、RTC、LCD、IWDG、LPUART、I2C3、 LPTIM1
STANDBY + RAM	LPR	可能	ダウン	オフ	SRAM2a	LSE/LSI	RF IP、リセットピン、5本の WKUPx ピン BOR、RTC、IWDG
STANDBY	オフ	なし			ダウン		
SHUTDOWN	オフ	なし	ダウン	オフ	ダウン	LSE	リセットピン、5本の WKUPx ピン、RF RTC



ここには、すべての STM32WB 電源モードのまとめが示されています。

不要な低電力モード移行の回避

- 次に示す所定の低電力モードを禁止するため、Flash オプションバイトの中で 3 個のオプションビットを設定できます。
 - nRST_SHDWN: クリアされると、SHUTDOWN モード移行時にリセットを生成
 - nRST_STDBY: クリアされると、STANDBY モード移行時にリセットを生成
 - nRST_STOP: クリアされると、任意の STOP モードへの移行時にリセットを生成



所定の低電力モードを禁止するために、Flash オプションバイトの中の 3bit を使用可能です。クリアされると、SHUTDOWN モードへの移行時のリセット生成が、1 つのオプションビットにより設定されます。別のビットで STANDBY モードへの移行時のリセット生成が設定され、3 番目のビットで STOP 1 モードまたは STOP 2 モードへの移行時のリセット生成が設定されます。リセット (STM32L4 ファミリと同様) としてか、SMPS をバイパスモードに自動で切り換えるかの BORHx 閾値の動作設定に 1bit が用いられます。VDD 上昇時の SMPS モードへの復帰はアプリケーション依存であることに注意してください。

低電力モードでデバッグを保持

- DBGMCU_CR レジスタの 3bit により、SLEEP、STOP、STANDBY、SHUTDOWN の各モードでのデバッグが可能です。
 - DBG_SLEEP: セットされると、SLEEP モードと低電力 SLEEP モードで HCLK と FCLK が ON に維持されます。
 - DBG_STOP: セットされると、STOP モードで HCLK と FCLK が内部 RC から電源供給を受けて ON に維持されます。
 - DBG_STANDBY: セットされると、STANDBY モードと SHUTDOWN モードではデジタル部に電源が供給されず、HCLK と FCLK が内部 RC から電源供給を受けて ON に維持されます。さらに、STANDBY/SHUTDOWN 中には MCU がシステムリセット状態となります。
- これらのビットがセットされると、低電力モードの間、デバッグとの接続は維持されます。ウェイクアップ後も、デバッグは可能です。



life.augmented

SLEEP、STOP、STANDBY、SHUTDOWN の各モードでのデバッグのために、デバッグ制御レジスタの 3ビットも利用可能です。関係するビットがセットされると、STANDBY モードと SHUTDOWN モードでレギュレータが ON に維持され、HCLK クロックと FCLK クロックが ON に維持されてデバッグをアクティブに保ちます。これによって、低電力モードの間にデバッグとの接続が維持され、ウェイクアップ後にもデバッグを継続します。これらのビットがセットされると、クロックとレギュレータが強制的に有効に保たれて、すべての低電力モードで消費電流が増加することから、MCU がデバッグ中ではない場合には、これらのビットをクリアすることを忘れないでください。

- 電源モードに対する依存関係の詳細については、ペリフェラルトレーニング資料の以下のリストを参照してください。
 - リセットおよびクロック制御(RCC)
 - 割込み(NVIC AIEC)
 - コンパレータ(COMP)
 - 液晶ディスプレイコントローラ(LCD)
 - 低電力タイマ(LPTIM)
 - 独立型ウォッチドッグ(IWDG)
 - リアルタイムクロック(RTC)
 - I2C(Inter-integrated circuit) インタフェース
 - USART(Universal synchronous asynchronous receiver transmitter)
 - 低電力ユニバーサル非同期レシーバトランスミッタ(LPUART)
 - USB フルスピード(USB_FS)



このトレーニングに加えて、リセットおよびクロック制御と割込みのトレーニング、さらには、STOP と STANDBY からのウェイクアップ機能を備えるすべてのペリフェラルのトレーニングも参照可能です。