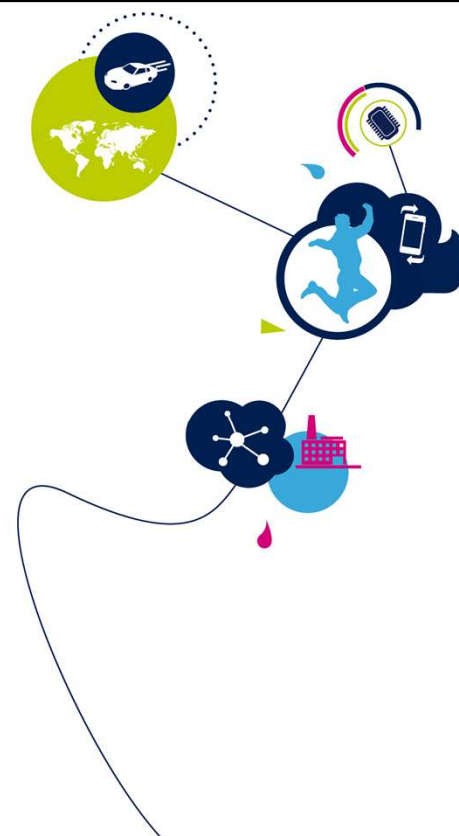


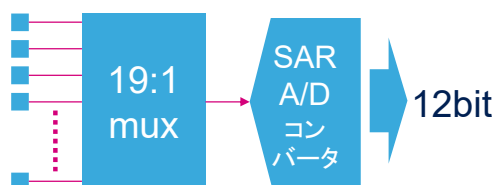
# STM32WB - A/D コンバータ

A/D コンバータ

1.0 版



こんにちは。STM32WB A/D コンバータブロックのプレゼンテーションによろこそ。このブロックの主な機能について説明します。このブロックは、センサー出力のような外部のアナログ電圧をデジタル値に変換して、デジタルドメインでさらに処理するために使用します。



オーバーサンプリング回路

アナログウォッチドッグ

DMA/割込み生成

- アナログ／デジタル変換を提供
  - 16の IO 入力
  - 12bit 分解能、オーバーサンプリングで 16bit の分解能
  - 最大で4.26M サンプル/s (12bit)
  - 3つのアナログウォッチドッグ
  - DMA リクエストの生成
  - 割込みの生成

### アプリケーション側の利点

- 超低消費電力: 190 $\mu$ A @ 1M サンプル/s
- フレキシブルトリガ、CPU の負荷低減のためのデータ管理



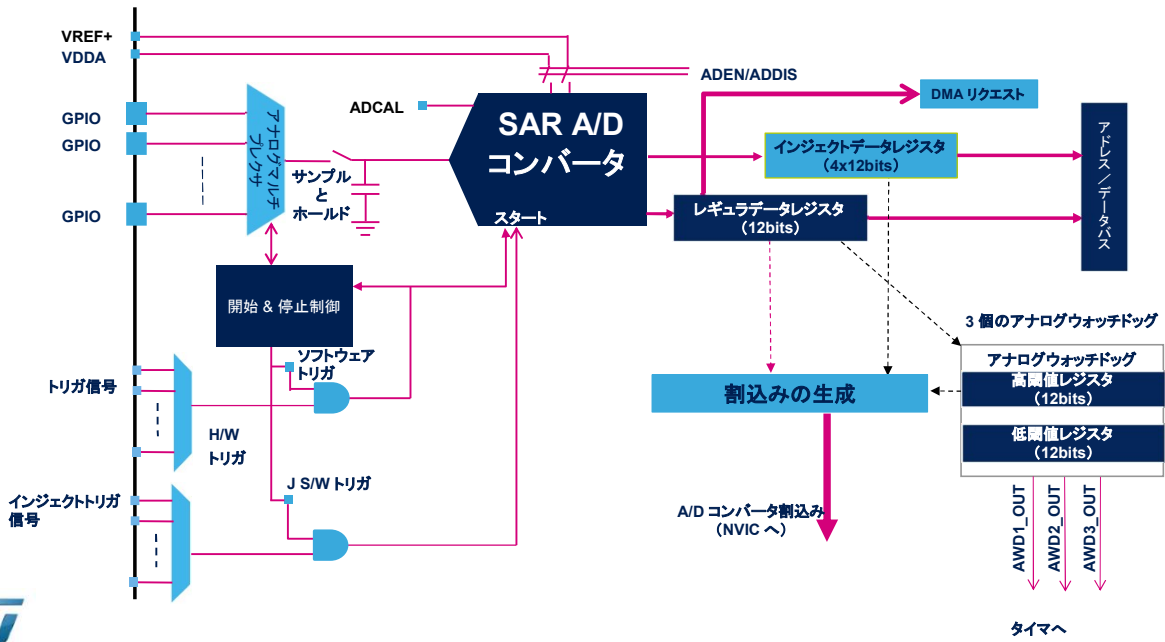
life.augmented

STM32 製品内部の A/D コンバータにより、マイクロコントローラはセンサ出力のようなアナログ値を受け入れ、デジタルドメインに信号を変換できます。A/D コンバータ 1個につき、デバイスによって 16 のアナログ入力があります。各 A/D コンバータモジュールは、オーバーサンプリングハードウェアを加えた12bit の逐次比較型コンバータです。一定の条件下では、オーバーサンプリングによる出力結果は 16bit となります。サンプリングスピードは、4M サンプル/秒を超えます。A/D コンバータモジュールには、3個のアナログウォッチドッグが組み込まれています。データは、DMA 動作か割込みのいずれかにより利用できます。この A/D コンバータは、低消費電力および高性能に向けて設計されています。多くのトリガメカニズムを備え、また CPU の負荷が最小になるようデータ管理を設定できます。

A/D コンバータ ユニット	1モジュール
入力チャンネル	最大 16 の外部チャンネル(GPIO)、シングル/差動
テクノロジー	12bit 逐次比較
変換時間	234nS、4.26M サンプル/s ( $f_{ADC\_CLK} = 64\text{MHz}$ のとき)
機能モード	シングル、連続、スキャン、不連続、またはインジェクト
トリガ	ソフトウェアまたは外部トリガによる(タイマと IO から)
特別な機能	ハードウェアオーバーサンプリング、アナログウォッチドッグ
データ処理	割込みの生成、DMA リクエスト
低電力モード	ディープパワーダウン、自動遅延、電力消費はスピードで変化



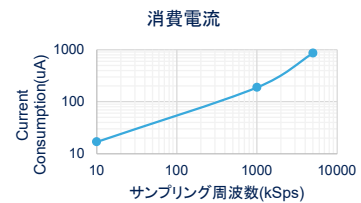
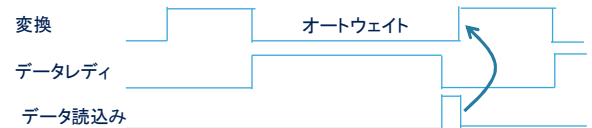
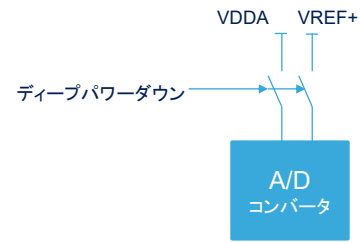
STM32WB 製品の内部に1つの A/D コンバータが組み込まれています。入力チャンネルは、シングルエンドか差動モードのいずれかで信号を変換できる最大 16 の GPIO チャンネルに接続されます。A/D コンバータは、1 秒あたり 5M サンプル以上の速さで信号を変換できます。機能モードには数種類あり、それは後で説明します。トリガにもいくつかの方法があります。CPU の負荷低減のため、A/D コンバータは3つのアナログウォッチドッグにより閾値をモニタします。A/D コンバータはまた、最終的な変換値に寄与するビット数を増やすため、オーバーサンプリングにも対応しています。消費電力への配慮が特に必要なアプリケーション用に、A/D コンバータは多くの低消費電力機能を備えています。



このスライドは、STM32WB マイクロコントローラに組み込まれた A/D コンバータの一般的なブロック図を示しています。

## 次の低電力機能を実装

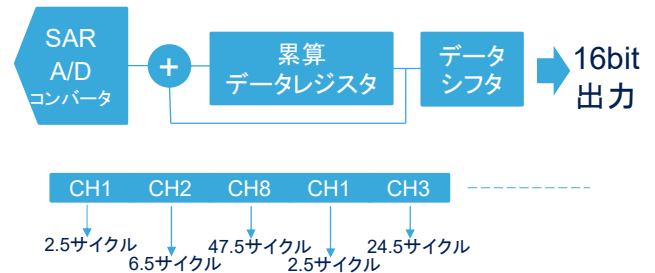
- ディープパワーダウンモード
  - A/D コンバータへの内部電源供給は、漏れ削減のためパワースイッチにより無効化できます。
- 自動遅延変換
  - A/D コンバータは、最終データの読み込みが完了するまで自動的に待機します。
- 消費電力はサンプリング時間で変動
  - 860 $\mu$ A @ 4.26Mサンプル/s、190 $\mu$ A @ 1Mサンプル/s、17 $\mu$ A @ 10kサンプル/s



STM32WB の A/D コンバータは、ディープパワーダウンモードをサポートします。A/D コンバータの不使用时にはパワースイッチで分離して、漏れ電流をさらに削減できます。自動遅延モードは、最後の変換データの読み込みが完了するまでの間、次の変換まで A/D コンバータを待機させます。これにより不必要な変換を回避でき、消費電力の削減に役立ちます。消費電力はサンプリング周波数に応じて変わります。サンプリングレートが低いときは、消費電流はほぼ比例して低下します。

## 次のハイパフォーマンス機能を実装

- 64MHz の A/D コンバータクロックで4.26Mサンプル/s
- ハードウェアによるオーバーサンプリング
  - アキュムレータとビットシフトにより、CPU のサポートなしに 16bit のデータの出力が可能
- フレキシブルシーケンサ
- オフセット低減のための自己較正



A/D コンバータは、1 秒あたり最大で 4.27メガのサンプル変換をサポートします。A/D コンバータは、CPU のサポートなしでデータを蓄積し分割するオーバーサンプリングハードウェアを備えています。オーバーサンプリング回路は 2~256 回分のサンプルを収容し、1~8bit の右シフトができます。ユーザはシーケンサにより、望む順序で最大 16チャンネルを変換できます。また、各チャンネルごとに異なるサンプリング期間を設定できます。A/D コンバータは自己較正のメカニズムを備えています。アナログ電圧の供給が絶たれ再度開始される、RESET または低消費電力状態からの立ち上げ時など、基準電圧が10%を超えて変化する場合、アプリケーションの較正を実施するようおすすめします。

# A/D コンバータ変換スピード

7

## 変換スピードは分解能に依存

- A/D コンバータは、サンプル期間に最低で  $2.5_{ADC\_CLKs}$ 、変換(12 bit) に  $12.5_{ADC\_CLKs}$  を必要とします。
- 64MHz の最大クロックと 4.26Mサンプル/s で 15サイクルの結果を取得。
- 低分解能による高速化
  - 10bit:  $10.5_{ADC\_CLKs} (+2.5) \Rightarrow 4.92M$  サンプル/s
  - 8bit:  $8.5_{ADC\_CLKs} (+2.5) \Rightarrow 5.81M$  サンプル/s
  - 6bit:  $6.5_{ADC\_CLKs} (+2.5) \Rightarrow 7.11M$  サンプル/s

分解能	$t_{変換}$
12bit	12.5サイクル
10bit	10.5サイクル
8bit	8.5サイクル
6bit	6.5サイクル



A/D コンバータは、サンプル期間に最低で2.5クロックサイクル、変換に12.5クロックサイクルを必要とします。64MHz の A/D コンバータクロックで 4.27M サンプル/s を実現します。分解能を6bit に下げることによって、サンプリングのスピードを 7.11M サンプル/s にまで上げられます。

## プログラム可能なサンプリング時間

- サンプリング時間は以下から選択できます。
  - 2.5サイクル
  - 6.5サイクル
  - 12.5サイクル
  - 24.5サイクル
  - 47.5サイクル
  - 92.5サイクル
  - 247.5サイクル
  - 640.5サイクル
- スキャンモードを選択すると、チャンネルごとに異なるサンプリング時間を設定できます。
  - 単一の A/D コンバータは、ソースのインピーダンスに関係なく異なる入力ソースをスキャンできます。

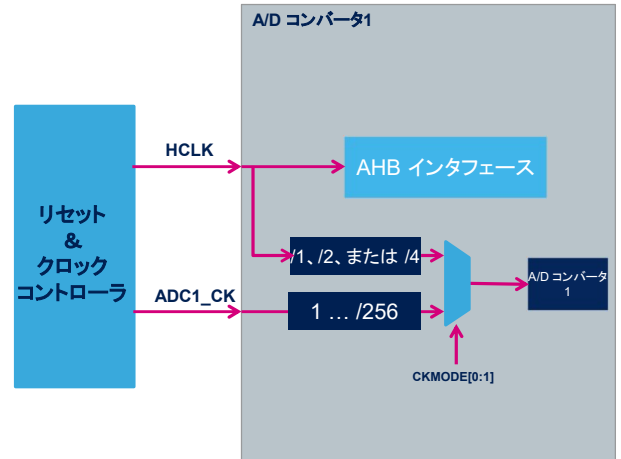


サンプリング時間は、A/D コンバータの入力チャンネルごとに個別にプログラムが可能です。このスライドで A/D コンバータクロックサイクルとして一覧表示したサンプリング時間を利用できます。高インピーダンスの信号を確実に正しく変換するには、サンプリング時間を長くします。



## クロックのフレキシブルな選択

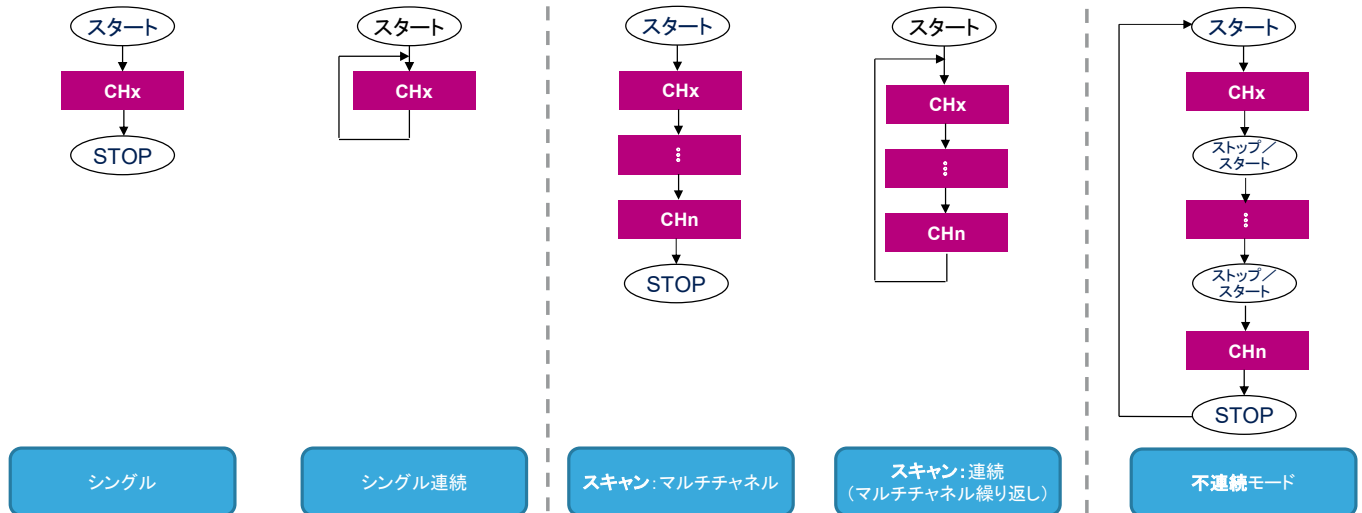
- A/D コンバータクロックは、以下から選択できます。
  - 1、2、または 4 で割った AHB クロック  
トリガイベントが AHB クロックに依存する場合、イベントから変換開始までの遅延時間は確定しています。
  - 専用の A/D コンバータクロック  
システムクロックから独立し、かつ非同期。A/D コンバータがフルスピードで稼働していても CPU は低速での稼働が可能。



A/D コンバータは選択可能なクロックソースを持っています。システムが同期して実行する必要がある場合、AHB クロックソースは最適な選択となります。CPU は低速で稼働させる一方で A/D コンバータのサンプリングレートは高くする必要がある場合、専用の A/D コンバータクロックを選択できます。

# A/D コンバータ変換モード

10



A/D コンバータは以下の変換モードをサポートしています。

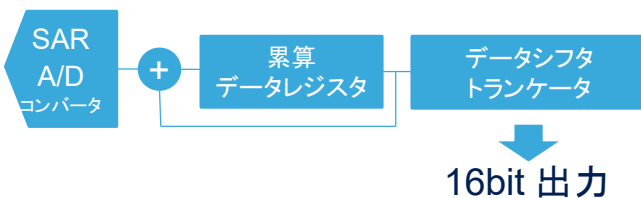
- シングルモード: シングルショットまたは連続モードで1つのチャンネルのみを変換します。
- スキャンモード: シングルショットまたは連続モードで、あらかじめ定義した入力チャンネル一式を変換します。
- 不連続モード: あらかじめ定義しプログラムした入力チャンネルのリストから、各トリガ信号で単一のチャンネルのみを変換します。

# ハードウェアによるオーバーサンプリング

11

## CPU の負荷を軽減するデータの前処理

- プログラム可能なオーバーサンプリング比率:  
x2, x4, x8, x16, x32, x64, x128, x256



- プログラム可能なデータシフト & トランケータ  
0~8bit の右シフト

- 最大 16bit での A/D コンバータ結果

- 平均化、データレート低減、SNR 改善、  
基本的フィルタリング

オーバーサンプリング比率	出力分解能	等価サンプリング周波数最大
x4	13bit	1.06bit/s
x16	14bit	266kサンプル/s
x64	15bit	66.6kサンプル/s
x256	16bit	16.6kサンプル/s

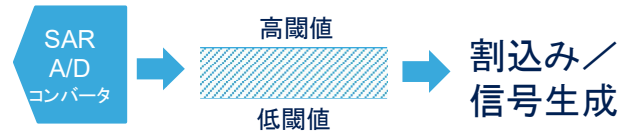


A/D コンバータは、ハードウェアでのオーバーサンプリングをサポートしています。CPU のサポートなしで 2、4、8、16、32、64、128、256 倍のサンプリングができます。変換データはレジスタに蓄積され、その出力はデータシフトとトランケータで処理が行われます。

12bit データは、拡張すれば 16bit データとして提示できます。この機能は平均化の用途の他に、データレートの低減、SN 比改善、さらに基本的なフィルタリングを目的に使用できます。

## ソフトウェアオーバーヘッドの低減

- A/D コンバータは、3 つのウィンドウコンパレータを備えています。
  - 1 つの 12bit のアナログウォッチドッグは、選択したチャンネル 1 つかすべての有効チャンネルをモニタできます。
  - 2 つの 8bit のアナログウォッチドッグは、選択した複数のチャンネルをモニタできます。
- 各ウォッチドッグは、閾値の上か下かの状態を連続的にモニタし、割込み、外部信号、タイマ停止のいずれかを生成します。



各 A/D コンバータは、高閾値および低閾値の設定ができる 3 つの内蔵アナログウォッチドッグを備えています。A/D コンバータの変換値はこのウィンドウ閾値と比較され超過が判明した場合、割込みまたは外部信号を生成するか CPU の介在なしにタイマをすぐに停止させることができます。

## ソフトウェアオーバーヘッドの低減

- レギュラ変換データは 16bit のデータレジスタに保存されます。
  - ソフトウェアのポーリング、割込み、DMA リクエストは、データの移動に使用します。
  - OVERRUN フラグは、先に変換したデータを現在のデータで上書きするときにセットされます。
  - アナログウォッチドッグは各データを処理する必要はありません。OVERRUN フラグは無効にできます。
- インジェクト変換データは 4 つの 16bit のデータレジスタに保存されます。
  - インジェクト変換データは専用レジスタに保存されます。レギュラデータシーケンスは、インジェクト変換が発生してもそのまま維持されます。



life.augmented

A/D コンバータの変換結果は 16bit のデータレジスタに保存されます。システムは、CPU ポーリング、割込み、DMA を使用して変換データを使用できます。次の変換データがレディーになる前にデータの読み込みが完了していない場合、オーバーランフラグを生成できます。インジェクトチャンネル変換に対して、4 つの専用のレジスタを使用できます。

## A/D コンバータ変換中の割り込み

- A/D コンバータは、レギュラ変換の実行中でもインジェクトトリガを受け付けできます。
  - トリガにより、レギュラ変換が停止しインジェクト変換が開始します。1つのトリガで最大 4 つのインジェクト変換を実行できます。
  - インジェクト変換が終了すると自動レジュームが発生します。
  - インジェクト変換の結果に対して 4 つの 16bit 専用レジスタを使用できます。
  - 割り込み、またはユーザファームウェアで使用するフラグを生成します。
  - インジェクト変換のキューは進行中に再プログラムできます。



インジェクト変換はレギュラ変換に割り込みを行い、最大 4 つのチャンネル変換を挿入します。インジェクト変換が終了すると、レギュラ変換シーケンスに復帰します。インジェクト変換の結果はデータレジスタに保存されます。変換終了またはシーケンス終了時にフラグと割り込みを使用できます。インジェクトチャンネルの選択は進行中に再プログラムできます。レギュラ変換またはインジェクト変換が進行中の場合でも、キューに別のチャンネルを追加して、次のインジェクトチャンネルが前のチャンネルと異なるようにできます。

割り込みイベント	説明	割り込みイベント	説明
ADRDY	A/D コンバータ変換レディ	AWDx	アナログウォッチドッグの閾値超えを検出
EOC	レギュラ変換終了	EOSMP	サンプリングフェーズ終了
EOS	レギュラ変換グループシーケンス終了	OVR	データオーバーラン発生
JEOC	インジェクト変換終了	JQOVF	インジェクトシーケンスのコンテキストキューオーバーフロー
JEOS	インジェクト変換グループシーケンス終了		

- チャンネルのそれぞれの変換後に、DMA リクエストを生成できます。



それぞれの A/D コンバータは、次の 9 個の異なる割り込みを生成できます。A/D コンバータレディ、変換終了、シーケンス終了、インジェクト変換終了、インジェクトシーケンス終了、アナログウォッチドッグ、サンプリング終了、データオーバーラン、インジェクトドシーケンスのコンテキストキューのオーバーフロー。

DMA リクエストは、A/D コンバータ出力データがレディのとき、それぞれの変換の終了時に生成されます。

モード	説明
RUN	アクティブ
SLEEP	アクティブペリフェラル割込みによって、デバイスは SLEEP モードを終了します。
低電力 RUN	アクティブ
低電力 SLEEP	アクティブペリフェラル割込みによって、デバイスは低電力 SLEEP モードから復帰します。
STOP 0 / STOP 1	使用不可ペリフェラルレジスタの内容は保たれます。
STOP 2	使用不可ペリフェラルレジスタの内容は保たれます。
STANDBY	パワーダウン状態です。ペリフェラルは、STANDBY モード終了後に再初期化する必要があります。
SHUTDOWN	パワーダウン状態です。ペリフェラルは、SHUTDOWN モード終了後に再初期化する必要があります。

- ディープパワーダウンモードでは、各 A/D コンバータのアナログ部はオンチップパワースイッチによりスイッチオフされます。較正データは維持されます。



A/D コンバータは、RUN、SLEEP、低電力 RUN、および低電力 SLEEP の各モードでアクティブとなります。STOP 0、STOP 1、またはSTOP 2モードでは A/D コンバータは使用不能となりますが、そのレジスタの内容は維持されます。A/D コンバータは STANDBY または SHUTDOWN モードではパワーダウンされるため、高パワー状態に戻すには再初期化する必要があります。各 A/D コンバータ単位でディープパワーダウンモードを備え、オンチップパワースイッチを切断して漏れを低減します。これは、A/D コンバータ未使用時におすすめるモードです。



	状態	データ(typ)	単位
サンプリングレート	12bit モード	4.26	M サンプル/s
	6bit モード	7.11	M サンプル/s
DNL		+/-1	LSB
INL		+/-1.5	LSB
ENOB	シングルエンド	10.5	bit
	差動	10.9	bit
消費電流	4.26M サンプル/s	860	$\mu$ A
	1M サンプル/s	190	$\mu$ A
	10k サンプル/s	17	$\mu$ A



次の表に A/D コンバータの性能パラメータを示します。

- このペリフェラルに関連するペリフェラルのトレーニングは以下を参照してください。
  - DMA-ダイレクトメモリアクセスコントローラ
  - 割込み
  - GPIO-汎用入出力
  - RCC-クロックモジュール
  - TIM-割込みとイベントトリガ用タイマ



A/D コンバータと組み合わせて正しく使用するには、これらのペリフェラルの個別設定が必要になることがあります。詳しくは、対応するペリフェラルトレーニングモジュールを参照してください。

- 詳細については、以下の資料を参照してください。
  - AN2834: How to get the best ADC accuracy in STM32 microcontrollers
  - AN4073: How to improve ADC accuracy when using STM32F2xx and STM32F4xx microcontrollers
  - AN2668: Improving STM32F1 Series, STM32F3 Series and STM32Lx Series ADC resolution by oversampling
  - AN4629: ADC hardware oversampling for microcontrollers of the STM32 L0 and L4 series



life.augmented

A/D コンバータ専用のアプリケーションノートを利用できます。  
A/D コンバータの詳細については、逐次比較型 A/D コンバータについて説明した、広範囲にわたるウェブページにアクセスしてください。